

(19)世界知的所有権機関
国際事務局(43)国際公開日
2001年2月1日 (01.02.2001)

PCT

(10)国際公開番号
WO 01/08319 A1(51)国際特許分類: H04B 3/04, 7/005, H03F 1/32,
H03G 3/30, H04L 27/00, H04J 1/00

Takeshi) [JP/JP]. 長谷和男 (NAGATANI, Kazuo) [JP/JP]. 久保徳郎 (KUBO, Tokuro) [JP/JP]. 大高義 (ODE, Takayoshi) [JP/JP]; 〒211-8588 神奈川県川崎市中原区上小田中4丁目1番1号 Kanagawa (JP).

(21)国際出願番号: PCT/JP99/04036

(22)国際出願日: 1999年7月28日 (28.07.1999)

(74)代理人: 斎藤千幹 (SAITO, Chimoto); 〒262-0033 千葉県千葉市花見川区幕張本郷1丁目14番10号 幸栄パレス202 斎藤特許事務所 Chiba (JP).

(25)国際出願の言語: 日本語

(81)指定国(国内): JP, US.

(26)国際公開の言語: 日本語

(84)指定国(広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

(71)出願人(米国を除く全ての指定国について): 富士通株式会社 (FUJITSU LIMITED) [JP/JP]; 〒211-8588 神奈川県川崎市中原区上小田中4丁目1番1号 Kanagawa (JP).

添付公開書類:
— 国際調査報告書

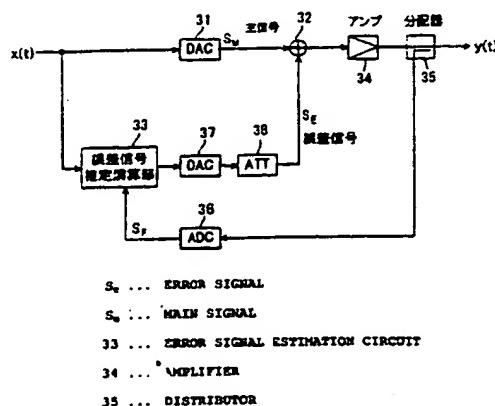
(72)発明者: および

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(75)発明者/出願人(米国についてのみ): 大石泰之 (OISHI, Yasuyuki) [JP/JP]. 高野 健 (TAKANO,

(54)Title: RADIO DEVICE WITH DISTORTION COMPENSATION

(54)発明の名称: 歪補償機能を備えた無線装置



(57)Abstract: A radio device is capable of compensating for nonlinear distortion of its power amplifier for transmission. The output signal from the power amplifier for transmission is fed back to a distributor. Using transmission signals and feedback signals, an error signal estimation circuit estimates the error signals due to the nonlinear distortion of the power amplifier. The signals for transmission and the error signals are converted by separate D/A converters, respectively. The output signals from the D/A converters are combined, and the resulting signal is input to the power amplifier for transmission. Thus, distortion compensating is achieved.

(57)要約:

送信電力増幅器の非線形歪を補償する無線装置において、分配器は送信電力増幅器の出力信号をフィードバックし、誤差信号推定演算部はディジタル演算により送信信号とフィードバック信号を用いて電力増幅器の非線形歪みに起因する誤差信号を推定し、送信信号と誤差信号を別々のDA変換器でDA変換し、合成部は各DA変換器の出力信号を合成し、合成信号を送信電力増幅器に入力して歪補償する。

WO 01/08319 A1

明細書

歪補償機能を備えた無線装置

技術分野

本発明は送信電力増幅器の非線形歪補償機能を備えた無線装置に関する。

無線通信に用いられる線形変調信号を増幅する電力増幅器には、スペクトラム特性や信号歪みに起因する伝送特性の劣化を抑えるため、線形性の高い増幅器が要求される。一方、ほとんど全ての用途において増幅器には常に高い電力効率が求められる。一般にアンプの線形性と効率は相反する特性であり、これを両立させるため様々な歪補償方式が考案されている。

特に本発明が有効な分野として、W-CDMA方式による次世代携帯電話システム(1MT-2000等)がある。W-CDMAでは変調方式として直接スペクトラム拡散変調、多元接続方式として符号分割多重方式が用いられる。このため現行の第二世代携帯電話(PDC)などで用いられてきた狭帯域変調、時分割多重方式に比較して、送信信号はより広帯域、高ダイナミックレンジな信号となる。よってW-CDMA装置に用いる電力増幅器には、これまで以上の線形性と高効率性が要求される。

背景技術

図29は従来の無線装置の一例を示すブロック図であり、送信信号発生装置1はシリアルのデジタルデータ列を送出し、シリアル／パラレル変換器(S/P変換器)2はデジタルデータ列を1ビットづつ交互に振り分けて同相成分信号(I信号: In-phase component)と直交成分信号(Q信号: Quadrature component)の2系列に変換する。DA変換器3はI信号、Q信号のそれぞれをアナログのベースバンド信号に変換して直交変調器4に入力する。直交変調器4は入力されたI信号、Q信号(送信ベースバンド信号)にそれぞれ基準搬送波とこれを90°移相した信号を乗算し、乗算結果を加算することにより直交変換を行って出力する。周波数変換器5は直交変調信号と局部発振信号をミキシングして周波数変換し、送信電力増幅器6は周波数変換器5から出力された搬送波を電力増幅して空中線(アンテナ)7より空中に放射する。

かかる送信装置において、送信電力増幅器の入出力特性は図30(a)の点線で示すように非直線性になる。この非直線特性により非線形歪が発生し、送信周

波数 f_0 周辺の周波数スペクトラムは図 30 (b) の点線に示すようにサイドロープが持ち上がり、隣接チャネルに漏洩し、隣接妨害を生じる。このため、各種歪補償技術が提案されており、その1つにプリディストータ（歪補償装置）がある。プリディストータは、送信電力増幅器の歪みの逆特性をあらかじめ入力信号に付加することにより、該送信電力増幅器から歪みのない希望信号を出力する方式である。

図31はプリディストータの従来例としてデジタルカルテジアン方式を用いた非線形歪補償機能を備えた無線装置のブロック図である。送信信号発生装置1から送出されるデジタルデータは、S/P変換器2においてI信号 v_i 、Q信号 v_q の2系列に変換されてプリディストータ8に入力される。プリディストータ8は、入力ベースバンド信号 v_i, v_q に応じた歪補償値 $\Delta v_i(n), \Delta v_q(n)$ を歪補償テーブル8a, 8bから読み出して信号 v_i, v_q に加算してDA変換器3に入力する。DA変換器3は入力されたI信号 v_i とQ信号 v_q をアナログのベースバンド信号に変換して直交変調器4に入力する。直交変調器4は入力されたI信号、Q信号にそれぞれ基準搬送波とこれを 90° 移相した信号を乗算し、乗算結果を加算することにより直交変換を行って出力する。周波数変換器5は直交変調信号と局部発振信号をミキシングして周波数変換し、送信電力増幅器6は周波数変換器5から出力された搬送波信号を電力増幅して空中線（アンテナ）7より空中に放射する。送信信号の一部は方向性結合器9を介して周波数変換器10に入力され、ここで周波数変換されて直交検波器11に入力される。

直交検波器11は入力信号にそれぞれ基準搬送波とこれを 90° 移相した信号を乗算して直交検波を行い、送信側におけるベースバンド信号 v'_i, v'_q を再現してAD変換器12に入力する。このとき移相器13は復調ベースバンド信号 v'_i, v'_q の位相が入力信号 v_i, v_q の位相と一致するように位相調整する。AD変換器12は直交検波により得られた復調ベースバンド信号 v'_i, v'_q をAD変換してプリディストータ8に入力する。プリディストータ8は復調ベースバンド信号 v'_i, v'_q と入力ベースバンド信号 v_i, v_q と比較し、その誤差から歪補償テーブル8a, 8bの歪補償値を更新し、更新後の歪補償値 $\Delta v_i(n+1), \Delta v_q(n+1)$ をメモリ8a, 8bに記憶する。以後、上記動作が繰り返される。

以上説明したディジタルカルテジアン方式では、送信電力増幅器の歪みを直交座標系における各軸成分の誤差として求め、その逆特性を各軸の成分に加算することによりプリディストーションを行う。

図32はフィードフォワード(FF)方式による歪補償方式の従来例である。FF方式では主アンプ(送信電力増幅器)6で増幅した信号の一部を方向結合器9で分岐し、演算部15で分岐信号と遅延線14で入力信号を遅延調整、レベル調整して得られた信号との差を演算する。この差分信号は主アンプ6によって発生した非線形歪み成分となる。この差分信号を線形な補助アンプ16で増幅し、合成部18において主アンプ出力を遅延線17で遅延させた信号に補助アンプ出力を逆相で合成する。これにより歪み成分が打ち消し合い歪補償が行われる。

・従来技術の問題点

従来のプリディストータでは、アンプ(送信電力増幅器)の振幅歪みを補償するため、プリディストーションを施した信号には原信号に比較して大きなダイナミックレンジが要求される。このため、プリディストーション信号をDA変換するDA変換器には、より高いビット精度が必要となる。特にW-CDMAに用いる電力増幅器では、原信号が符号多重された振幅変動の大きな信号であることに加えて、直接スペクトラム拡散変調により広帯域信号となっている。このため、従来のプリディストーション方式ではDA変換器に高いビット精度と同時に、高速の変換速度が要求され、かかる要求が満たされない場合には、歪補償特性に劣化が生じる問題がある。

また、複数のキャリアを共通増幅するマルチキャリアW-CDMAに使用する電力増幅器のプリディストーションにおいては、DA変換器に、更に高速、高ビット精度の性能が要求される。このため、現在開発されているW-CDMA装置への適用を考えた場合、現状のDA変換器の性能では高速、高ビット精度の要求を実現できない問題がある。

以上の問題は、DA変換器だけでなく、歪補償係数を更新するためのフィードバック信号をサンプルするAD変換器に対しても同様の問題がある。

又、アンプの歪みを入力電力に対する関数として補償するプリディストータを備えた無線装置において、直交変調器や直交復調器をアナログ回路で構成すると

、これら直交変復号器の不完全性により、アンプ歪みの推定誤差が大きくなり、充分な歪補償特性が得られない問題がある。

又、FF方式では、高い線形性を要求される効率が低い補助アンプ使用する必要があること、遅延線や結合器にロスがあることなどの理由で、歪補償装置全体としての効率が低下する問題がある。。

以上から本発明の目的は、DA変換器やAD変換器に高速、高ビット精度を必要としなくとも、送信電力増幅器の歪みをプリディストーション方式で補償できる無線装置を提供することである。

本発明の別の目的は、デジタル直交変調器やデジタル直交復調器を使用してアナログの直交変復調器の不完全性をなくし十分な歪補償特性が得られる無線装置を提供することである。

本発明の別の目的は、補助アンプや遅延線を使用せず、効率の良い歪補償装置を備えた無線装置を提供することである。

発明の開示

本発明の無線装置では、送信信号(主信号)と該主信号に付加する歪み成分(誤差信号)をそれぞれ独立にDA変換した後、合成して送信電力増幅器に入力する。このようにすれば、アンプの歪みの逆特性を主信号に付加したプリディストーション信号の振幅に対して、誤差信号の振幅は小さいため、誤差信号のみを出力するDA変換器のビット精度を低くできる。又、主信号のみを出力するDA変換器にも大きなダイナミックレンジが不要であり、該DA変換器のビット精度も低くできる。

又、複数の送信信号を搬送するマルチキャリア信号を増幅して送信する送信電力増幅器の非線形歪を補償する場合には、各送信信号のDA変換信号にキャリア間隔によって定まる周波数シフト演算を施して多重した周波数多重信号に、誤差信号をDA変換した信号を合成して送信電力増幅器に入力する。このようにすれば、各送信信号と誤差信号を独立にDA変換して合成するため、各DA変換器に広いダイナミックレンジが不要でありビット精度を低く押えることができる。

本発明の無線装置では、歪補償係数テーブルから歪補償係数を読み出し、該歪補償係数を用いて送信信号を歪補償するプリディストーション処理と、AD変換

器によりサンプルされたフィードバック値（アンプ出力信号）を用いて歪補償係数テーブルを更新する係数更新処理を時間的に分離して行う。このように、歪補償係数更新とプリディストーション処理を時間的に分離して行うことにより、実時間でのフィードバックループが形成されず、このためAD変換器でサンプルする値として、時間的に連続したサンプル値を必要とせず、AD変換器の高速要求が軽減できる。又、プリディストーション処理により歪補償するから、FF方式の効率改善の妨げとなっていた、補助アンプ、遅延線などが不要になるため、歪補償を行った送信電力増幅器全体の効率を向上できる。

又、本発明の無線装置では、フィードバック値をサンプルするAD変換器の入力側に広帯域のサンプルホールド回路を設ける。AD変換器の入力に広帯域なサンプルホールド回路を接続し、該回路により非線形歪みに起因してスペクトラムが広がった広帯域信号をサンプルすれば、ナイキストレートより低いサンプル速度でのAD変換が可能となる。つまりサンプル帯域は歪みを受けた信号を観測できるように充分に広くする必要があるが（ナイキストレート以上）、サンプル速度（単位時間当たりのサンプル数）はナイキストレートとは関係なく設定でき、AD変換器の高速要求を軽減できる。

本発明の無線装置では、直交変調器、直交復調器をデジタル演算により実現する。デジタル直交変復調器の採用により、直交復調器の誤差をDA変換器、AD変換器の1 LSB以下にすることができるため、直交復調器の不完全性に起因する歪補償特性の劣化をなくすことができる。

図面の簡単な説明

図1は本発明の第1実施例の無線装置である。

図2は誤差信号推定演算部の実施例（カルテジアン方式）である。

図3は誤差信号推定演算部の実施例（ポーラループ方式）である。

図4は誤差信号推定演算部の実施例（LMSアルゴリズムによる方式）である。

図5は誤差信号推定演算部の実施例（過去の送信信号値を考慮した例）である。

。

図6は送信信号を直交信号に変換して処理する場合の第2実施例（アナログ直交変復調器使用）である。

図 7 は送信信号を直交信号に変換して処理する場合の第 3 実施例(ディジタル直交変復調器使用)である。

図 8 はディジタル直交変調器の原理図である。

図 9 はディジタル直交復調器の原理図である。

図 10 は本発明の第 4 実施例の無線装置である。

図 11 は遅延調整を加味した誤差信号推定演算部の構成図である。

図 12 は本発明の第 5 実施例の無線装置である。

図 13 は本発明の第 6 実施例の無線装置の構成図であり、複数の送信信号をマルチキャリア信号を用いて送信する場合の実施例である。

図 14 は周波数変換説明図である。

図 15 は送信信号を直交信号に変換して処理する場合の第 7 実施例(アナログ直交変復調器使用)である。

図 16 は送信信号を直交信号に変換して処理する場合の第 8 実施例(ディジタル直交変復調器使用)である。

図 17 は送信信号を直交信号に変換して処理する場合の第 9 実施例(サンプルホールド回路、アナログ直交変復調器使用)である。

図 18 は送信信号を直交信号に変換して処理する場合の第 10 実施例(サンプルホールド回路、ディジタル直交変復調器使用)である。

図 19 は参照信号の振幅、位相を補正する機能を備えた無線装置の第 11 実施例である。

図 20 は補正回路の構成図である。

図 21 は第 7 実施例の無線装置に適用できる補正回路の構成図である。

図 22 は第 8 実施例の無線装置に適用できる補正回路の構成図である。

図 23 は第 12 実施例の無線装置の構成図である。

図 24 は第 13 実施例の無線装置の構成図である。

図 25 は第 14 実施例の無線装置の構成図である。

図 26 は第 15 実施例の無線装置の構成図である。

図 27 はサンプリングレート変換器の原理図である。

図 28 はサンプリングレート変換器の実施例である。

図29は従来の送信装置の構成図である。

図30は送信電力増幅器の非直線性による問題点の説明図である。

図31は従来のディジタル非線形歪補償機能を備えた送信装置の構成（カルデジアン方式）である。

図32はフィードフォワード方式の従来例の構成図である。

発明を実施するための最良の形態

(A) 第1実施例

図1は本発明の第1実施例の構成図である。送信信号発生部（図示せず）から出力したディジタルの送信信号 $x(t)$ はDA変換器31によりアナログ信号（主信号 S_M ）に変換され、合成部32において誤差信号推定演算部33から出力する誤差信号 S_E と合成されて電力増幅器（アンプ）34に入力される。アンプ出力の一部は方向結合器等の分配器35によって分岐され、AD変換器36によりサンプルされてフィードバック信号 S_F となる。誤差信号推定演算部33は、送信信号 $x(t)$ とフィードバック信号 S_F を用いてアンプの非線形歪みに起因する誤差信号を計算する。DA変換器37は得られた誤差信号をDA変換し、アッテネータ38は誤差信号のレベルを調整し、しかる後、合成部32は主信号 S_M と誤差信号 S_E を合成してアンプに入力する。尚、合成部32から出力する合成信号をRF信号に周波数変換(IF→RF)してからアンプ34に入力し、分配器35からのアンプ出力信号をIF信号に周波数変換(RF→IF)してからAD変換器36に入力する構成も可能である。

以上によりアンプ入力信号は、アンプの非線形歪みの逆特性を付加された（プリディストーションを施された）信号となるため、アンプ出力において線形な増幅出力信号が得られる。

図2は誤差信号推定演算部の第1の実施例であり、ディジタルカルデジアン方式によるプリディストーターを用いた例である。誤差信号推定演算部33は、誤差信号($v_{err,i}, v_{err,q}$)を等価ベースバンド信号(複素数)として直交座標系を用いて演算するもので、メモリテーブル33a, 33bには送信ベースバンド信号(x_i, x_q)の各成分に応じた誤差信号が記憶されている。

送信信号 $x(t)$ が発生すれば、メモリテーブル33a, 33bから送信ベース

バンド信号(x_i, x_q)に応じた誤差信号($v_{err, i}, v_{err, q}$)が読み出され、合成部32(図1)において送信信号(x_i, x_q)にベクトル加算され、プリディストーションが行われる。演算部33c, 33dは、送信ベースバンド信号(x_i, x_q)とフィードバック信号($x_{i'}, x_{q'}$)の差ベクトル($x_{i'} - x_i, x_{q'} - x_q$)を演算し、乗算部33e, 33fは差ベクトルにステップサイズパラメータ μ ($0 < \mu < 1$)を乗算し、加算器33g, 33hは、誤差信号($v_{err, i}, v_{err, q}$)に乗算器出力を加算し、加算結果を送信ベースバンド信号(x_i, x_q)の各軸成分に応じたメモリアドレスに記憶して更新する。

図3は誤差信号推定演算部の第2の実施例であり、ポーラループ方式によるプリディストータを用いた例である。誤差信号推定演算部33は、誤差信号($v_{err, i}, v_{err, q}$)を等価ベースバンド系において極座標系を用いて演算するもので、メモリテーブル33a, 33bには送信ベースバンド信号(x_i, x_q)を極座標変換した(r, ϕ)に応じた誤差信号(r_{err}, ϕ_{err})が記憶されている。

送信ベースバンド信号(x_i, x_q)が入力すれば、直交極座標変換回路33iは該送信ベースバンド信号を極座標(r, ϕ)に変換し、メモリテーブル33a, 33bから送信信号(r, ϕ)に応じた誤差信号(r_{err}, ϕ_{err})が読み出される。極直交座標変換回路33jは誤差信号(r_{err}, ϕ_{err})を直交座標系の誤差信号($v_{err, i}, v_{err, q}$)に変換し、合成部32(図1)は送信ベースバンド信号(x_i, x_q)に該誤差信号($v_{err, i}, v_{err, q}$)をベクトル加算してプリディストーションを行う。

直交極座標変換回路33kは、フィードバック信号($x_{i'}, x_{q'}$)を極座標(r', ϕ')に変換する。演算部33c, 33dは、送信信号(r, ϕ)とフィードバック信号(r', ϕ')の差ベクトル($r' - r, \phi' - \phi$)を演算し、乗算部33e, 33fは差ベクトルにステップサイズパラメータ μ ($0 < \mu < 1$)を乗算し、加算器33g, 33hは、誤差信号(r_{err}, ϕ_{err})に乗算器出力を加算し、加算結果を送信信号(r, ϕ)の各成分に応じたメモリアドレスに記憶して更新する。

図4は誤差信号推定演算部の第3の実施例であり、適応形プリディストータを用いた例である。適応形プリディストータは、LMS適応アルゴリズムを用いてアンプの歪みを推定し、その逆特性を複素乗算により送信信号に付加してプリディ

ストーションを施す方式である。

誤差信号推定演算部33において、乗算器33mは送信信号 $x(t)$ に歪補償係数 $h_{n-1}(p)$ を乗算し、演算部33nは送信信号 $x(t)$ から $h_{n-1} \cdot x(t)$ を減算して誤差信号 v_{err} ($= h_n(p) x(t) - x(t)$) を出力する。演算部33pは送信信号 $x(t)$ のパワー p ($= x(t)^2$) を演算し、歪補償係数記憶部33qは送信信号 $x(t)$ の各パワーに応じた歪補償係数 $h(p)$ を記憶し、送信信号 $x(t)$ のパワー p に応じた歪補償係数 $h_{n-1}(p)$ を出力する。又、歪補償係数記憶部33qは、LMSアルゴリズムにより求まる歪補償係数 $h_n(p)$ で歪補償係数 $h_{n-1}(p)$ を更新する。

33rは共役複素信号出力部、33sは送信信号 $x(t)$ と帰還復調信号 $y(t)$ の差 $e(t)$ を出力する減算器、33tは $e(t)$ と $u^*(t)$ の乗算を行う乗算器、33uは $h_{n-1}(p)$ と $y^*(t)$ の乗算を行って $u^*(t)$ を出力する乗算器、33vはステップサイズパラメータ μ を乗算する乗算器、33wは $h_{n-1}(p)$ と $\mu e(t) u^*(t)$ を加算する加算器である。上記構成により以下のLMSアルゴリズムに従った演算が行われる。

$$h_n(p) = h_{n-1}(p) + \mu e(t) u^*(t) \quad (1)$$

$$e(t) = x(t) - y(t)$$

$$y(t) = h_{n-1}(p) x(t) f(p)$$

$$u(t) = x(t) f(p) \doteq h_{n-1}^*(p) y(t) \quad h_{n-1}(p) h_{n-1}^*(p) \doteq 1$$

$$\mu = |x(t)|^2$$

ただし、

$x(t)$: 入力ベースバンド信号（送信信号）

$f(p)$: アンプの歪関数

$h(p)$: 推定歪補償係数

μ : ステップサイズ・パラメータ

$y(t)$: 帰還信号

$u(t)$: 歪みを受けた信号

x, y, f, h, u, e は複素数、*は共役複素数である。 $u(t)$ はアンプの振幅歪みがあまり大きくないと仮定して($h_{n-1}(p) \cdot h_{n-1}^*(p) \doteq 1$)、近似する。

上記演算処理を行うことにより、送信ベースバンド信号 $x(t)$ と帰還信号 $y(t)$

の差 $e(t)$ のパワーが最小となるように歪補償係数 $h(p)$ が(1)式により更新され、最終的に最適の歪補償係数値に収束し、送信電力増幅器の歪が補償される。

図5は誤差信号推定演算部の第4の実施例であり、適応形プリディストータを用いた例であり、図4の実施例と同一部分には同一符号を付している。異なる点は、(1) 歪補償係数記憶部33qに現在の瞬時電力 $|x(t)|^2$ と、現在と過去の入力の関数 $g(x)$ との組み合わせに対応させて歪補償係数を記憶、更新する点、(2) 関数 $g(x)$ を演算する演算部33xを設けている点、である。図5では今回と前回の電力の差 Δp を関数 $g(x)$ ($\Delta p = |x(t)|^2 - |x(t-1)|^2$)とした例を示している。

図5のプリディストータは、アンプの周波数非対称な歪みを補償するためにアンプを記憶をもつ歪み伝送路として取り扱い、LMS適応アルゴリズムを用いてその歪みを推定、その逆特性を複素乗算により送信信号に付加してプリディストーションを施している。過去の入力振幅の影響を受けた歪みを補償するため、歪補償係数は現在の瞬時電力 $|x(t)|^2$ と、現在と過去の入力の関数 $g(x)$ ($= \Delta p$)との二次元に対するテーブルとして記憶、更新される。

この実施例の適応プリディストータによって、歪補償された送信信号 $h_{n-1} \cdot x(t)$ から送信信号 $x(t)$ を減算することにより、誤差信号 $v_{err}(t) = h \cdot x(t) - x(t)$ が得られる。

(B) 第2実施例

図6は送信信号 $x(t)$ を直交信号に変換して処理する場合の第2実施例であり、図1の第1実施例と同一部分には同一符号を付している。第2実施例において第1実施例と異なる点は、送信信号、誤差信号、フィードバック信号を等価ベーブンド系（複素座標系）において演算する点である。このため、送信信号 $x(t)$ を1ビットづつ交互に振り分けて直交信号(I信号、Q信号)に変換するS/P変換器41、直交変調器42、43、直交復調器44が設けられている。又、DA変換器31として直交信号の各成分をDA変換するDA変換器31a、31bが設けられ、DA変換器37として誤差信号の各成分をDA変換するDA変換器37a、37bが設けられ、AD変換器36としてフィードバック信号の同相成分、直交成分をAD変換するAD変換器36a、36bが設けられている。

S/P変換器41は送信信号 $x(t)$ を直交信号に変換し、DA変換器31a、31bは直交信号の各成分をアナログ信号に変換して直交変調器42に入力する。直交変調器42はDA変換器31a、31bから入力する同相成分及び直交成分(I, Q信号)に直交変調を施して主信号 S_M を発生する。合成部32は主信号 S_M と誤差信号推定演算部33から出力する誤差信号 S_E を合成して電力増幅器(アンプ)34に入力する。アンプ出力の一部は方向結合器等の分配器35によって分岐され、直交復調器44に入力する。直交復調器44は入力信号に直交復調処理を施して送信側におけるベースバンド信号を再現し、I, Q信号をAD変換器36a, 36bに入力し、各AD変換器はI, Q信号をAD変換してフィードバック信号 $y(t)$ として誤差信号推定演算部33に入力する。

誤差信号推定演算部33は、送信信号 $x(t)$ とフィードバック信号 $y(t)$ を用いてアンプの非線形歪みに起因する誤差信号を計算する。DA変換器37a, 37bは得られた誤差信号の同相成分、直交成分をそれぞれDA変換して直交変調器43に入力する。直交変調器43はDA変換器37a, 37bから入力する同相成分、直交成分(I, Q信号)に直交変調を施して誤差信号 S_E を発生する。アンテナタ38は誤差信号のレベルを調整し、かかる後、合成部32は主信号 S_M と誤差信号 S_E を合成してアンプに入力する。

尚、合成部32から出力する合成信号をRF信号に周波数変換(IF→RF)してからアンプ34に入力し、分配器35からのアンプ出力信号をIF信号に周波数変換(RF→IF)してからAD変換器36に入力する構成も可能である。

以上によりアンプ入力信号は、アンプの非線形歪みの逆特性を付加された(プリディストーションを施された)信号となるため、アンプ出力において線形な増幅出力信号が得られる。

(C) 第3実施例

図7は送信信号を直交信号に変換して処理する場合の第3実施例であり、図1の第1実施例と同一部分には同一符号を付している。第3実施例において第1実施例と異なる点は、送信信号、誤差信号、フィードバック信号を等価ベースバンド系(複素座標系)において演算する点であり、送信信号 $x(t)$ を1ビットづつ交互に振り分けて直交信号(I信号、Q信号)に変換するS/P変換器41、ディジ

タル直交変調器45、46、ディジタル直交復調器47が設けられている。

S/P変換器41は送信信号 $x(t)$ を直交信号に変換し、ディジタル直交変調器45はS/P変換部から入力する同相成分及び直交成分(I, Q信号)に直交変調を施し、DA変換器31はディジタルの直交変調信号をアナログに変換して主信号 S_m を発生する。合成部32は主信号 S_m と誤差信号推定演算部33から出力する誤差信号 S_e と合成して電力増幅器(アンプ)34に入力する。アンプ出力の一部は方向結合器等の分配器35によって分岐され、AD変換器36に入力する。AD変換器36は入力信号をデジタルに変換してディジタル直交復調器47に入力し、ディジタル直交復調器47は入力信号に直交復調処理を施して送信側におけるベースバンド信号を再現し、同相成分、直交成分をフィードバック信号 $y(t)$ として誤差信号推定演算部33に入力する。

誤差信号推定演算部33は、送信信号 $x(t)$ とフィードバック信号 $y(t)$ を用いてアンプの非線形歪みに起因する誤差信号を計算し、その同相成分、直交成分をディジタル直交変調器46に入力する。ディジタル直交変調器46は入力する同相成分、直交成分(I, Q信号)に直交変調を施し、DA変換器37はディジタルの直交変調信号(誤差信号)をアナログに変換して誤差信号 S_e を発生する。アッテネータ38は誤差信号のレベルを調整し、かかる後、合成部32は主信号 S_m と誤差信号 S_e を合成してアンプ34に入力する。

尚、合成部32から出力する合成信号をRF信号に周波数変換(IF→RF)してからアンプ34に入力し、分配器35からのアンプ出力信号をIF信号に周波数変換(RF→IF)してからAD変換器36に入力する構成も可能である。

以上によりアンプ入力信号は、アンプの非線形歪みの逆特性を付加された(プリディストーションを施された)信号となるため、アンプ出力において線形な増幅出力信号が得られる。

図8はディジタル直交変調器の実施例である。符号付け部45aは同相成分 v_i に符号を付加し、符号付け部45bは直交成分 v_q に符号を付加する。セレクタ45cはベースバンド信号を $v_i(t), -v_q(t+Ts), -v_i(t+2Ts), v_q(t+3Ts)$ 等の順番に従ってで選択して(Tsはサンプリング周期)、DA変換器31に入力し、DA変換器31は入力信号をアナログ信号に変換し主信号 S_m として出力する。

ここで得られる出力変調信号の周波数 f_{IF} と DA 変換器 3 1 のサンプル周波数(セレクタの切替周波数) f_{sample} は下式

$$f_{sample} = 4 \times f_{IF} \quad (2)$$

に示す関係がある。以上によりディジタル直交変調が行われ変調信号が生成される。

図 9 はディジタル直交復調器の実施例である。受信 IF 信号(あるいは RF 信号)は AD 変換器 3 6 でサンプルされる。この時、下式

$$f_{sample} = 4 \times f_{IF} / (4m+1) \quad (3)$$

の条件を満たすように IF 周波数 f_{IF} と f_{sample} を選ぶことにより、直交復調を行う。ただし、 m は自然数とする。上記の条件で得られるサンプル値は同相成分を v_i 、直交成分を v_q とすれば、セレクタ 4 7 a は入力信号を $v_i(t), -v_q(t+Ts), -v_i(t+2Ts), v_q(t+3Ts)$ 等の順番に従って出力する。すなわち、セレクタ 4 7 a は、出力のサンプル系列を偶数サンプル、奇数サンプルに分け、偶数サンプルを符号反転部 4 7 b に入力し、奇数サンプリングを符号反転部 4 7 c に入力し、符号反転部 4 7 b, 4 7 c は入力信号に交互に符号反転を施すことにより、直交復調結果である v_i, v_q を発生する。ここで v_i, v_q は同相成分、直交成分であり、サンプル時刻がずれたサンプル系列として得られるため、インターポレーション(補間)とフィルタリング処理により所望のタイミングのサンプル値を内挿して求める。以上によりディジタル直交検波が行われ、等価ベースバンド信号(複素信号)が得られる。

(D) 第 4 実施例

図 10 は本発明の第 4 実施例の構成図であり、図 6 の第 2 実施例と同一部分には同一符号を付している。第 2 実施例と異なる点は、直交復調器 4 4 から出力する同相成分、直交成分をサンプルホールドするサンプルホールド回路 4 8 a, 4 8 b を AD 変換器 3 6 a, 3 6 b の前段に設けた点である。

AD 変換器 3 6 a, 3 6 b のサンプルクロック f_{sample} と、サンプルホールド回路 4 8 a, 4 8 b の制御信号 f_{SH} は独立に供給される。サンプル帯域はサンプルホールド回路 4 8 a, 4 8 b のサンプリングゲートを制御する制御信号 f_{SH} のパルス幅で決定され、サンプル速度(単位時間当たりのサンプル数)は AD 変換器

のサンプルクロック f_{sample} で決定される。

得られたサンプル系列はフィードバック値として誤差信号推定演算部 33 に入力し、歪補償係数の更新に用いられる。誤差推定演算推定部 33 は図 11 に示すように時間的に連続したフィードバック値を必要としない構成が可能なため、サンプル速度をサンプル帯域で決まるナイキストレートより低く設定した間引きサンプルが可能となる。尚、図 11 の誤差推定演算推定部 33 は図 4 の構成に対して遅延回路 DLY を付加したものである。

サンプルホールド回路 48a, 48b は直交復調器 44 から出力する同相成分、直交成分を制御信号 f_{sh} に従ってサンプル、ホールドし、AD 変換器 36a, 36b はホールドされた信号をサンプルクロック f_{sample} に従ってデジタル信号に変換してフィードバック値を得る。このときサンプルホールド回路 48a, 48b のサンプル時間は、サンプリングする入力歪み信号の帯域特性によって決まる。ホールド時間は保持された信号を AD 変換するのに必要な変換時間で決まる。又、誤差信号推定演算部 33 へフィードバックされるデジタル信号のレートは、AD 変換速度に対応したレートとなる。

誤差信号推定演算部 33 は参照信号（送信信号）を遅延回路 DLY で遅延させてフィードバック信号に対応する時刻の参照信号にし、該遅延参照信号とフィードバック信号の差が零となるように LMS 適応アルゴリズムに従って歪補償係数を演算し、該歪補償係数を遅延した電力値が示す歪補償係数記憶部 33q のアドレスに記憶して更新する。このときの歪補償係数の更新は、AD 変換速度に対応した速度で行われる。一方、送信信号への歪補償係数の乗算（プリディストーション）は、歪補償係数記憶部 33q の遅延のない送信信号に応じたアドレスに記憶されている歪補償係数を用いて、送信信号のサンプル速度で行われる。具体的にはデュアルポート RAM 等を用いてプリディストーションと歪補償係数の更新を独立して処理する。

第 4 実施例によれば、例えば広帯域のサンプルホールド回路と高精度の AD 変換器を組合わせることにより、広帯域、高ダイナミックレンジが要求される W-CDMA の歪補償方式において、デバイス性能の制約下で有効なフィードバック値をサンプルすることが可能となる。

(E) 第5実施例

図12は本発明の第5実施例の構成図であり、図7の第3実施例と同一部分には同一符号を付している。第3実施例と異なる点は、AD変換器36の前段にアンプ34の出力信号をサンプル、ホールドするサンプルホールド回路49を設けた点である。

サンプルホールド回路49はIF信号あるいはRF信号（アンプ出力信号）を制御信号 f_{SH} に従ってサンプル、ホールドし、AD変換器36はホールドされた信号をサンプルクロック f_{sample} に従ってデジタル信号に変換し、デジタル直交復調器47は該デジタル信号にデジタル的に直交復調処理を施して帰還信号の同相成分、直交成分を発生し、これら信号を誤差信号推定演算部33に入力する。サンプル帯域とサンプル速度の関係、誤差信号推定演算部の動作等は前述の第4実施例と同様である。

第5実施例によれば、広帯域のサンプルホールド回路と高精度のAD変換器を組合せることにより、広帯域、高ダイナミックレンジが要求されるW-CDMAの歪補償方式において、デバイス性能の制約下で有効なフィードバック値をサンプルすることが可能となる。

(F) 第6実施例

図13は複数の送信信号をマルチキャリア信号を用いて送信する場合の本発明の第6実施例の無線装置の構成図であり、4つの周波数を多重して送信する場合の例を示している。尚、第1実施例と同一部分には同一符号を付している。

各キャリアの送信信号 $x_1(t), x_2(t), x_3(t), x_4(t)$ は、各々独立のDA変換器51₁～51₄によりアナログ信号に変換され、フィルタ52₁～52₄を通過後、周波数変換部53₁～53₄で所望のキャリア周波数 f_1, f_2, f_3, f_4 に周波数変換され（図14の（a）参照）、合成部54で周波数多重される。

得られた周波数多重信号（主信号）S_Mは合成部32において誤差信号推定演算部33から出力する誤差信号S_Eと合成されて電力増幅器（アンプ）34に入力される。アンプ出力の一部は方向結合器等の分配器35によって分岐され、周波数変換器55で $f_1-f_0, f_2-f_0, f_3-f_0, f_4-f_0$ の周波数多重信号に周波数変換され、フィルタ56通過後にAD変換器36でAD変換され、フィードバック信

号 S_F となる。

一方、送信信号 $x_1(t)$, $x_2(t)$, $x_3(t)$, $x_4(t)$ のデジタル値は周波数シフト部 57₁～57₄ で $\exp(j\omega_1 t)$, $\exp(j\omega_2 t)$, $\exp(j\omega_3 t)$, $\exp(j\omega_4 t)$ ($\omega_n = 2\pi f_n$) を乗算されて周波数 f_1 , f_2 , f_3 , f_4 に周波数シフトを施された後、合成部 58 で周波数多重される。このデジタル周波数多重信号は、前述の個別キャリア信号をアナログ合成して得られた主信号 S_M と等価な信号となる。しかる後、周波数シフト部 59 で、デジタル周波数多重信号に $\exp(-j\omega_0 t)$ を乗算されて $f_1 - f_0$, $f_2 - f_0$, $f_3 - f_0$, $f_4 - f_0$ の周波数多重信号に変換され（図 14 の（b）参照）、誤差信号推定演算部 33 に参照信号 S_R として入力する。

尚、以下の実施例でも同様であるが、周波数シフト部 59 を削除し、各周波数シフト部 57₁～57₄ で $\exp(j(\omega_1 - \omega_0)t)$, $\exp(j(\omega_2 - \omega_0)t)$, $\exp(j(\omega_3 - \omega_0)t)$, $\exp(j(\omega_4 - \omega_0)t)$ を乗算するように構成することもできる。又、周波数変換部 55 で f_0 の周波数シフトをしない場合は、周波数シフト部 59 や後述する周波数変換器 61 は不要である。

誤差信号推定演算部 33 は、参照信号 S_R とフィードバック信号 S_F を用いてアンプの非線形歪みに起因する誤差信号を計算する。DA 変換器 37 は得られた誤差信号を DA 変換し、フィルタ 60 を介して周波数変換部 61 に入力する。周波数変換部 61 は誤差信号に周波数 f_0 の信号を乗算して誤差信号周波数をアップコンバージョンする。アッテネータによりレベルを調整した後に主信号と合成する。アッテネータ 38 は誤差信号のレベルを調整し、しかる後、合成部 32 は主信号 S_M と誤差信号 S_E を合成してアンプに入力する。これにより周波数多重信号（主信号）にアンプの非線形歪みの逆特性を付加した信号が得られる。

(G) 第 7 実施例

図 15 は送信信号を直交信号に変換して処理する場合の第 7 実施例であり、図 13 の第 6 実施例と同一部分には同一符号を付している。第 7 実施例において第 6 実施例と異なる点は、送信信号、誤差信号、フィードバック信号を等価ベースバンド系（複素座標系）において演算する点である。このため、送信信号 $x_1(t)$ ～ $x_4(t)$ を直交信号（I 信号、Q 信号）に変換する S/P 変換器 71₁～71₄、直交変調器 72₁～72₄, 73、直交復調器 74 が設けられている。又、DA 変換

器 $5\ 1_1 \sim 5\ 1_4$ として送信信号の同相成分、直交成分をそれぞれDA変換するDA変換器 $5\ 1_{11}$, $5\ 1_{12} \sim 5\ 1_{41}$, $5\ 1_{42}$ が設けられ、DA変換器 $3\ 7$ として誤差信号の同相成分、直交成分をDA変換するDA変換器 $3\ 7\ a$, $3\ 7\ b$ が設けられ、AD変換器 $3\ 6$ としてフィードバック信号の同相成分、直交成分をAD変換するAD変換器 $3\ 6\ a$, $3\ 6\ b$ が設けられている。

S/P変換器 $7\ 1_1 \sim 7\ 1_4$ は送信信号 $x_1(t) \sim x_4(t)$ を直交信号に変換し、DA変換器 $5\ 1_{11}$, $5\ 1_{12} \sim 5\ 1_{41}$, $5\ 1_{42}$ は各直交信号の同相成分、直交成分をアナログ信号に変換し、フィルタを介して直交変調器 $7\ 2_1 \sim 7\ 2_4$ に入力する。直交変調器 $7\ 2_1 \sim 7\ 2_4$ は、対応するDA変換器 $5\ 1_{11}$, $5\ 1_{12} \sim 5\ 1_{41}$, $5\ 1_{42}$ から入力する同相成分及び直交成分(I, Q信号)に直交変調を施し、周波数変換部 $5\ 3_1 \sim 5\ 3_4$ は各直交変調信号の周波数を所望のキャリア周波数 f_1 , f_2 , f_3 , f_4 にアップコンバージョンし、合成部 $5\ 4$ は周波数多重して主信号 S_M を発生する。

合成部 $3\ 2$ は主信号 S_M と誤差信号推定演算部 $3\ 3$ から出力する誤差信号 S_E を合成して電力增幅器(アンプ) $3\ 4$ に入力する。分配器 $3\ 5$ はアンプ出力の一部を分岐し、周波数変換器 $5\ 5$ は $f_1 - f_0$, $f_2 - f_0$, $f_3 - f_0$, $f_4 - f_0$ の周波数多重信号にダウンコンバージョンし、フィルタ $5\ 6$ を介して直交復調器 $7\ 4$ に入力する。直交復調器 $7\ 4$ は入力信号に直交復調処理を施して送信側におけるベースバンド信号を再現し、I, Q信号をAD変換器 $3\ 6\ a$, $3\ 6\ b$ に入力し、各AD変換器はI, Q信号をAD変換してフィードバック信号として誤差信号推定演算部 $3\ 3$ に入力する。

一方、送信信号 $x_1(t)$, $x_2(t)$, $x_3(t)$, $x_4(t)$ をそれぞれ直交変換して得られた直交信号は周波数シフト部 $5\ 7_1 \sim 5\ 7_4$ で $\exp(j\omega_1 t)$, $\exp(j\omega_2 t)$, $\exp(j\omega_3 t)$, $\exp(j\omega_4 t)$ ($\omega_n = 2\pi f_n$)を乗算されて周波数 f_1 , f_2 , f_3 , f_4 に周波数シフトを施された後、合成部 $5\ 8$ で周波数多重される。しかし後、周波数シフト部 $5\ 9$ で、デジタル周波数多重信号に $\exp(-j\omega_0 t)$ を乗算されて $f_1 - f_0$, $f_2 - f_0$, $f_3 - f_0$, $f_4 - f_0$ の周波数多重信号に変換され、誤差信号推定演算部 $3\ 3$ に参照信号 S_R として入力する。

誤差信号推定演算部 $3\ 3$ は、参照信号とフィードバック信号を用いてアンプの

非線形歪みに起因する誤差信号を計算する。DA変換器37a, 37bは得られた誤差信号の同相成分、直交成分をDA変換し、フィルタ60a, 60bを介して直交変調器73に入力する。直交変調器73は入力信号を直交変調し、変調信号を周波数変換部61に入力する。周波数変換部61は誤差信号に周波数 f_0 の信号を乗算して誤差信号周波数をアップコンバージョンする。アッテネータ38は誤差信号のレベルを調整し、合成部32はレベル調整された誤差信号を主信号に合成してアンプに入力する。これにより、アンプの非線形歪みの逆特性が付加された周波数多重信号が得られる。

(H) 第8実施例

図16は送信信号を直交信号に変換して処理する場合の第8実施例であり、図13の第6実施例と同一部分には同一符号を付している。第8実施例において第6実施例と異なる点は、送信信号、誤差信号、フィードバック信号を等価ベースバンド系（複素座標系）において演算する点であり、S/P変換器71₁～71₄、ディジタル直交変調器75₁～75₄, 76、ディジタル直交復調器77が設けられている。

S/P変換器71₁～71₄は送信信号 $x_1(t)$, $x_2(t)$, $x_3(t)$, $x_4(t)$ を直交信号(I信号、Q信号)に変換し、ディジタル直交変調器75₁～75₄は各直交信号の同相成分及び直交成分(I, Q信号)にディジタル直交変調を施し、DA変換器51₁～51₄はディジタルの直交変調信号をアナログに変換し、フィルタを介して周波数変換部53₁～53₄に入力する、各周波数変換部53₁～53₄は各直交変調信号の周波数を所望のキャリア周波数 f_1 , f_2 , f_3 , f_4 にアップコンバージョンし、合成部54は周波数多重して主信号 S_M を発生する。

合成部32は主信号 S_M と誤差信号推定演算部33から出力する誤差信号 S_e を合成して電力增幅器(アンプ)34に入力する。分配器35はアンプ出力の一部を分岐し、周波数変換器55は f_1-f_0 , f_2-f_0 , f_3-f_0 , f_4-f_0 の周波数多重信号にダウンコンバージョンし、フィルタ56を介してAD変換器36に入力する。AD変換器36は入力信号をディジタルに変換してディジタル直交復調器47に入力し、ディジタル直交復調器47は入力信号に直交復調処理を施して送信側におけるベースバンド信号を再現し、同相成分、直交成分をフィードバック信号

として誤差信号推定演算部33に入力する。

一方、送信信号 $x_1(t)$, $x_2(t)$, $x_3(t)$, $x_4(t)$ を直交変換して得られた直交信号は周波数シフト部57₁～57₄で $\exp(j\omega_1t)$, $\exp(j\omega_2t)$, $\exp(j\omega_3t)$, $\exp(j\omega_4t)$ ($\omega_n=2\pi f_n$)を乗算されて周波数 f_1 , f_2 , f_3 , f_4 に周波数シフトを施された後、合成部58で周波数多重される。しかる後、周波数シフト部59で、デジタル周波数多重信号に $\exp(-j\omega_0t)$ を乗算されて f_1-f_0 , f_2-f_0 , f_3-f_0 , f_4-f_0 の周波数多重信号に変換され、誤差信号推定演算部33に参照信号 S_R として入力する。

誤差信号推定演算部33は、参照信号とフィードバック信号を用いてアンプの非線形歪みに起因する誤差信号を計算し、その同相成分、直交成分をディジタル直交変調器76に入力する。ディジタル直交変調器76は入力する同相成分、直交成分(I, Q信号)に直交変調を施し、DA変換器37はディジタルの直交変調信号(誤差信号)をアナログに変換し、変調信号をフィルタ60を介して周波数変換部61に入力する。周波数変換部61は誤差信号に周波数 f_0 の信号を乗算して周波数アップコンバージョンする。アッテネータ38は誤差信号のレベルを調整し、合成部32はレベル調整された誤差信号を主信号に合成してアンプに入力する。これにより、アンプの非線形歪みの逆特性が付加された周波数多重信号が得られる。

(I) 第9実施例

図17は本発明の第9実施例の構成図であり、図15の第7実施例と同一部分には同一符号を付している。第7実施例と異なる点は、直交復調器74から出力する同相成分、直交成分をサンプルホールドするサンプルホールド回路78a, 78bをAD変換器36a, 36bの前段に設けた点であり、サンプルホールド回路78a, 78b、AD変換器36a, 36b、誤差信号推定演算部33の動作は図10の第4実施例と同じであり、同一の効果が得られる。

(J) 第10実施例

図18は本発明の第10実施例の構成図であり、図16の第8実施例と同一部分には同一符号を付している。第8実施例と異なる点は、AD変換器36の前段にアンプ34の出力信号をサンプル、ホールドするサンプルホールド回路79を

設けた点であり、サンプルホールド回路 7 9、AD変換器 3 6、誤差信号推定演算部 3 3 の動作は図 1 3 の第 5 実施例と同じであり、同一の効果が得られる。

(K) 第 1 1 実施例

図 1 9 は参照信号の振幅及び位相を補正する機能を備えた第 1 1 実施例の無線装置の構成図であり、図 1 3 の第 6 実施例と同一部分には同一符号を付している。異なる点は、周波数シフト部 5 7₁～5 7₄の替わりに補正回路 8 1₁～8 1₄を設け、合成部 5 8 から出力する周波数多重信号（参照信号）が合成部 5 4 から出力する主信号 S_Mと一致するように該参照信号の振幅及び位相を補正する点である。各補正回路 8 1₁～8 1₄は、周波数変換部 5 3₁～5 3₄で周波数変換により得られた信号と、送信ベースバンド信号 x₁(t)～x₄(t)をデジタル演算により周波数シフトした信号とをキャリア毎に比較し、その差が零となるように制御し、参照信号を主信号と一致させる。

図 2 0 は補正回路 8 1₁の構成図であり、他の補正回路 8 1₂～8 1₄も同様の構成を備えている。AD変換器 8 1 a は周波数変換部 5 3₁から出力する周波数変換された信号をデジタルに変換し、乗算部 8 1 b は初期時、送信信号 x₁(t)と $\exp(j\omega t)$ を乗算し、該送信信号 x₁(t)の周波数をデジタル的にシフトした信号を出力する。比較器 8 1 c は 2 つの入力信号の振幅差 v_a、位相差 ϕ_a を検出し、誤差 $\Delta v = v_a \cdot \exp(j\phi_a)$ を得る。平均化回路 8 1 d は比較器 8 1 c の出力を平均化して平均誤差 Δv_{avr} を発生し、共役複素信号出力部 8 1 e は平均誤差 Δv_{avr} の複素共役値 Δv_{avr*} を発生し、乗算部 8 1 f は Δv_{avr*} を $\exp(j\omega t)$ に乗算し、乗算部 8 1 g は送信信号 x₁(t)と $\Delta v_{avr*} \cdot \exp(j\omega t)$ の乗算を行う。以上の制御を繰り返すことにより、比較器 8 1 c に入力する 2 つの信号の振幅差 v_a、位相差 ϕ_a が零になるようにする。

図 2 1 は図 1 5 の第 7 実施例に適用できる補正回路の構成図であり、図 2 0 の補正回路と同一部分には同一符号を付している。異なる点は、AD変換器 8 1 a の替わりに、直交復調器 8 1 g と AD変換器 8 1 h, 8 1 i を設けた点である。直交復調器 8 1 g は周波数変換部 5 3₁の出力信号に直交復調処理を施し、AD変換器 8 1 h, 8 1 i は直交復調器から出力する同相成分、直交成分をデジタルに変換して比較器 8 1 c に入力する。一方、乗算部 8 1 b は送信ベースバンド

信号 $x_1(t)$ の周波数をデジタル的にシフトした信号を出力する。比較器 81c は 2 つの入力信号の振幅差 v_d 、位相差 ϕ_d を検出し、以後、補正回路は図 20 の場合と同様にこれらの差が零となるように制御する。

図 22 は図 16 の第 8 実施例に適用できる補正回路の構成図であり、図 20 の補正回路と同一部分には同一符号を付している。異なる点は、AD 変換器 81a の後段にデジタル直交復調器 81j を設けた点である。AD 変換器 81a は周波数変換部 53₁ の出力信号をデジタルに変換し、デジタル直交復調器 81j は AD 変換器出力信号にデジタル的に直交復調処理を施し、復調信号の同相成分、直交成分を比較器 81 に入力する。一方、乗算部 81b は送信ベースバンド信号 $x_1(t)$ の周波数をデジタル的にシフトした信号を出力する。比較器 81c は 2 つの入力信号の振幅差 v_d 、位相差 ϕ_d を検出し、以後、補正回路は図 20 の場合と同様にこれらの差が零となるように制御する。

(L) 第 12 実施例

図 23 は本発明の第 12 実施例の無線装置の構成図であり、図 13 の第 6 実施例と同一部分には同一符号を付している。異なる点は、デジタル的に周波数をシフトする際に発生する $\exp(j\omega_0 t)$, $\exp(j\omega_1 t) \sim \exp(j\omega_4 t)$ と同期した PLL 回路 84₀～84₄ を設け、各 PLL 回路よりアナログ的に周波数変換する際に用いる周波数 f_0 , $f_1 \sim f_4$ のローカル信号を供給する点である。第 12 実施例によれば、アナログ周波数多重信号とデジタル周波数多重信号の周波数を同期させることができ、歪補償の精度を向上できる。

(M) 第 13 実施例

図 24 は本発明の第 13 実施例の無線装置の構成図であり、図 13 の第 6 実施例と同一部分には同一符号を付している。異なる点は、DA 変換器 85₁～85₄ を設け、デジタル的に周波数をシフトする際に発生する $\exp(j\omega_1 t) \sim \exp(j\omega_4 t)$ を各 DA 変換器で DA 変換して周波数 f_0 , $f_1 \sim f_4$ のローカル信号を発生する点である。第 13 実施例によれば、アナログ周波数多重信号とデジタル周波数多重信号の周波数を同期させることができ、歪補償の精度を向上できる。尚、周波数 f_0 のローカル信号は第 12 実施例にし従って $\exp(j\omega_0 t)$ と同期した PLL 回路 84₀ より発生している。

(N) 第14実施例

図25は本発明の第14実施例の無線装置の構成図で、4つの周波数を多重した場合の例を示しており、図13の第6実施例と同一部分には同一符号を付している。第6実施例と異なる点は、各送信ベースバンド信号 $x_1(t) \sim x_4(t)$ にデジタル的に周波数シフト処理を施し、得られる信号をDA変換して合成することによりアナログ周波数多重信号を発生する点である。

各送信ベースバンド信号 $x_1(t), x_2(t), x_3(t), x_4(t)$ は、所望のキャリア周波数間隔で決まる $\exp(j\omega_1 t), \exp(j\omega_2 t), \exp(j\omega_3 t), \exp(j\omega_4 t)$ ($\omega_n = 2\pi f_n$) を乗算されて周波数シフトを施された後、各々DA変換器 $51_1 \sim 51_4$ でアナログ信号に変換され、合成部 54 は各DA変換器出力を合成しアナログ周波数多重信号を生成する。

合成部 32 は、周波数多重信号(主信号) S_M と誤差信号推定演算部 33 から出力する誤差信号 S_E を合成して電力増幅器(アンプ) 34 に入力する。分配器 35 はアンプの出力信号の一部を分岐し、周波数変換器 55 はアンプ出力信号に周波数 f_0 のローカル信号を乗算し、周波数をダウンコンバージョンし、フィルタ 56 を介してAD変換器 36 に入力する。AD変換器 36 は入力信号をAD変換し、得られたデジタル信号をフィードバック信号 S_F として誤差信号推定演算部 33 に入力する。

一方、合成部 58 は、デジタル周波数シフト部 $57_1 \sim 57_4$ から出力する送信信号 $x_1(t) \cdot \exp(j\omega_1 t), x_2(t) \cdot \exp(j\omega_2 t), x_3(t) \cdot \exp(j\omega_3 t), x_4(t) \cdot \exp(j\omega_4 t)$ を合成してデジタル周波数多重信号を生成する。このデジタル周波数多重信号は、前述のアナログ周波数多重信号と等価な信号となる。しかる後、周波数シフト部 59 は、デジタル周波数多重信号に $\exp(-j\omega_0 t)$ を乗算して周波数をダウンコンバージョンし、誤差信号推定演算部 33 に参照信号 S_R として入力する。

誤差信号推定演算部 33 は、参照信号 S_R とフィードバック信号 S_F を用いてアンプの非線形歪みに起因する誤差信号を計算する。DA変換器 37 は得られた誤差信号をDA変換し、フィルタ 60 を介して周波数変換部 61 に入力する。周波数変換部 61 は誤差信号に周波数 f_0 の信号を乗算して誤差信号周波数をアップ

コンバージョンする。アッテネータ38は誤差信号のレベルを調整し、合成部32はレベル調整された誤差信号と主信号を合成する。これによりアンプ非線形歪みの逆特性が付加された周波数多重信号が得られる。

(P) 第15実施例

図26は本発明の第15実施例の無線装置の構成図で、4つの周波数を多重した場合の例を示しており、図13の第6実施例と同一部分には同一符号を付している。第6実施例と異なる点は、アナログの周波数多重部AFMPをサンプリングレート変換器91₁～91₄、ディジタル変調器92₁～92₄、DA変換器51₁～51₄、各DA変換器出力を合成する合成部54で構成している点である。

サンプリングレート変換器91₁～91₄は、各送信ベースバンド信号x₁(t), x₂(t), x₃(t), x₄(t)をキャリア周波数で決まるサンプル速度にレート変換する。具体的には出力するIFキャリア周波数の4倍のレートに変換する。レート変換後、ディジタル直交変調器92₁～92₄はレート変換された信号を各キャリア毎にディジタル変調し、変調信号をDA変換器51₁～51₄に入力する。DA変換器51₁～51₄は変調信号をアナログにDA変換し、合成部54は各DA変換器の出力を合成してアナログ周波数多重信号（主信号）S_Mを生成する。

合成部32は周波数多重信号（主信号）と後述する手段によって生成される誤差信号を合成してアンプ34に入力する。分配器35はアンプ34の出力信号の一部を分岐する。周波数変換器55はアンプ出力信号に周波数f₀のローカル信号を乗算し、周波数をダウンコンバージョンし、フィルタ56を介してAD変換器36に入力する。AD変換器36は入力信号をAD変換し、得られたディジタル信号をフィードバック信号S_Fとして誤差信号推定演算部33に入力する。

一方、合成部58は、ディジタル周波数シフト部57₁～57₄から出力する送信信号x₁(t)·exp(jω₁t), x₂(t)·exp(jω₂t), x₃(t)·exp(jω₃t), x₄(t)·exp(jω₄t)を合成してディジタル周波数多重信号を生成する。このディジタル周波数多重信号は、前述のアナログ周波数多重信号S_Mと等価な信号となる。しかる後、周波数シフト部59は、ディジタル周波数多重信号にexp(-jω₀t)を乗算して周波数をダウンコンバージョンし、誤差信号推定演算部33に参照信号S_Rとして入力する。

-24-

誤差信号推定演算部33は、参照信号S_Rとフィードバック信号S_Fを用いてアンプの非線形歪みに起因する誤差信号を計算する。DA変換器37は得られた誤差信号をDA変換し、フィルタ60を介して周波数変換部61に入力する。周波数変換部61は誤差信号に周波数f₀の信号を乗算して誤差信号周波数をアップコンバージョンする。アッテネータ38は誤差信号のレベルを調整し、合成部32はレベル調整された誤差信号と主信号を合成する。これによりアンプ非線形歪みの逆特性が付加された周波数多重信号が得られる。

図27はサンプリングレート変換器の原理図である。ディジタル信号の情報速度をm/n倍に変換するサンプリングレート変換器は、入力サンプル値の間にm-1個の0を挿入するインターポレータ91a、エイリアスを除去するフィルタ91b、フィルタ出力のサンプル列からa個おきに必要なサンプルタイミングの値を取り出すデシメータ91cで構成される。m/n倍のサンプリングレート変換器により、チップレートあるいはチップレートの整数倍のサンプル速度で生成される送信ベースバンド信号x(t)を、キャリア間隔で決まるサンプル速度の信号に変換する。

図28はサンプリングレート変換器の実施例である。サンプリングレート変換器は、フィルタタップの重み係数を切替えるFIRフィルタで実現される。このFIRフィルタは、複数の遅延部DLY、複数の係数乗算部MPL、乗算部の出力を合成する加算器ADD、タップ係数を切り替えるタップ制御器TCCなどを有している。FIRフィルタにおける演算式は次式

$$y(i) = \sum_{k=-N_{tap}/2}^{N_{tap}/2-1} h(mk + (ni)_m) x\left(\left[\frac{ni}{m}\right] - k\right) \quad (4)$$

$$(ni)_m = n \text{ modulo } m$$

[a]: aを越えない最大の整数

で、示される。ここで、x(i)はフィルタ入力の離散時間信号、y(i)はフィルタ出力の離散時間信号であり、h(k)はm倍オーバーサンプル、タップ長N_{tap}で設

計したエイリアス除去フィルタのインパルスレスポンスである。例として $m = 4$ 、 $n = 3$ 、 $N_{tap} = 8$ の場合について、図 28 の構成におけるタップ係数 $h(k)$ の切替え制御を以下に示す。タップ係数 $h(k)$ は、 $h(-16) \sim h(15)$ の 32 個 ($= m \times N_{tap}$ 個) を式(2)の規則に従って切替ることにより得られる。

時刻 $i=0$: $h(-16) \ h(-12) \ h(-8) \ h(-4) \ h(0) \ h(4) \ h(8) \ h(12)$

時刻 $i=1$: $h(-13) \ h(-9) \ h(-5) \ h(-1) \ h(3) \ h(7) \ h(11) \ h(15)$

時刻 $i=2$: $h(-14) \ h(-10) \ h(-6) \ h(-2) \ h(2) \ h(6) \ h(10) \ h(14)$

時刻 $i=3$: $h(-15) \ h(-11) \ h(-7) \ h(-3) \ h(1) \ h(5) \ h(9) \ h(13)$

時刻 $i=4$: $h(-16) \ h(-12) \ h(-8) \ h(-4) \ h(0) \ h(4) \ h(8) \ h(12)$

時刻 $i=5$: $h(-13) \ h(-9) \ h(-5) \ h(-1) \ h(3) \ h(7) \ h(11) \ h(15)$

このタップ係数を重み係数として用いた FIR フィルタにより、4/3倍のサンプリングレート変換を実現できる。

以上本発明によれば、広帯域、高ダイナミックレンジの信号に対する非線形歪補償において、使用する DA 変換器のビット精度の低減、 AD 変換器の変換速度の低減が可能となる。

又、本発明によれば、これまで困難であった W-CDMA マルチキャリア信号に対するプリディストータを既存の D/A、 A/D 変換器のデバイス性能で実現できる。

又、本発明によれば、従来のフィードフォワード歪補償方式に必須であった、補助アンプ、遅延線、結合器などが不要となるため、電力増幅器全体としての効率を改善できる。

請求の範囲

1. 送信電力増幅器の非線形歪を補償する無線装置において、
送信信号をアナログに変換して出力する第1のDA変換器、
送信信号を増幅して送信する送信電力増幅器、
該送信電力増幅器の出力信号の一部を分岐する分岐手段、
分岐手段により分岐された送信電力増幅器の出力信号あるいは該出力信号に所定の処理を施して得られた信号をデジタルに変換し、フィードバック信号として出力するAD変換器。
送信信号である参照信号とフィードバック信号を用いて増幅器の非線形歪みに起因する誤差信号を推定して出力する誤差推定演算部、
該誤差信号をアナログに変換して出力する第2のDA変換器、
第1のDA変換器でアナログに変換された送信信号と第2のDA変換器でアナログに変換された誤差信号を合成して送信電力増幅器に入力する合成部、
を備えたことを特徴とする無線装置。
2. 複数の送信信号を搬送するマルチキャリア信号を増幅して送信する送信電力増幅器の非線形歪を補償する無線装置において、
デジタルの各送信信号をアナログの送信ベースバンド信号に変換して出力するDA変換器、
各送信ベースバンド信号にキャリア間隔によって決まる周波数シフト演算を施して周波数多重するアナログの周波数多重部、
周波数多重信号を増幅して送信する送信電力増幅器、
該送信電力増幅器の出力信号の一部を分岐する分岐手段、
分岐手段で分岐した送信電力増幅器の出力信号あるいは該出力信号に所定の処理を施して得られた信号をデジタルに変換し、フィードバック信号として出力するAD変換器、
デジタルの各送信信号にキャリア間隔によって決まる周波数シフト演算をデジタル的に施して周波数多重し、参照信号を出力するデジタルの周波数多重部、
参照信号と前記フィードバック信号を用いて送信増幅器の非線形歪みに起因す

る誤差信号を推定して出力する誤差推定演算部、

該誤差信号をアナログに変換して出力するDA変換器、

該DA変換器でアナログに変換された誤差信号と前記アナログ周波数多重部の出力信号を合成して送信電力増幅器に入力する合成器、

を備えたことを特徴とする無線装置。

3. 前記誤差推定演算部は、参照信号と前記フィードバック信号の差が零となるようにデジタルカルテジアン方式により誤差信号を求め、該誤差信号を送信信号値に対応させてメモリに記憶し、メモリから現送信信号に応じた誤差信号を読み出して出力することを特徴とする請求項1または請求項2記載の無線装置。

4. 前記誤差推定演算部は、参照信号及び前記フィードバック信号をそれぞれ直交座標系から極座標系に変換し、極座標系で参照信号とフィードバック信号の差が零となるように誤差信号を求め、該誤差信号を送信信号値に対応させてメモリに記憶し、メモリから現送信信号に応じた誤差信号を読み出し、該誤差信号を極座標系から直交座標系に変換して出力することを特徴とする請求項1または請求項2記載の無線装置。

5. 前記誤差推定演算部は、参照信号と前記フィードバック信号を用いて適応信号処理により歪補償係数を求め、該歪補償係数を送信信号電力値に対応させてメモリに記憶し、現送信信号の電力値に応じた歪補償係数をメモリから読み出して該送信信号に乗算し、歪補償係数を乗算する前と乗算後の送信信号の差分を誤差信号として出力することを特徴とする請求項1または請求項2記載の無線装置。

6. 前記誤差推定演算部は、参照信号と前記フィードバック信号を用いて適応信号処理により歪補償係数を求めてメモリに記憶し、該メモリから現在の送信電力値及び過去の送信信号値に応じた歪補償係数を読み出して現送信信号に乗算し、歪補償係数を乗算する前と乗算後の送信信号の差分を誤差信号として出力することを特徴とする請求項1または請求項2記載の無線装置。

7. 送信信号を同相成分と直交成分の直交信号に変換する手段、

前記第1のDA変換器を構成し、直交信号の各信号成分をそれぞれアナログに変換するDA変換器、

各D A変換器から出力するアナログの各信号成分を入力されて送信信号に直交変調を施す第1の直交変調器、

送信電力増幅器の出力信号に直交復調処理を施す直交復調器、

前記A D変換器を構成し、直交復調器から出力する直交復調信号の同相成分と直交成分をそれぞれデジタルに変換するA D変換器、

前記第2のD A変換器を構成し、誤差信号推定演算部から出力する誤差信号の同相成分及び直交成分をそれぞれアナログに変換するD A変換器、

各D A変換器から出力するアナログの各信号成分を入力されて誤差信号に直交変調を施す第2の直交変調器、

を備え、前記誤差信号推定演算部は、歪補償前の直交信号と直交復調信号との同相成分の差及び直交成分の差がそれぞれ零となるように誤差信号を出力し、前記合成功能部は第1、第2の直交変調器の出力信号を合成して送信電力増幅器に入力をすることを特徴とする請求項1記載の無線装置。

8. 各A D変換器の入力側にサンプルホールド回路を備え、

A D変換のサンプル速度と、サンプル帯域を独立に設定することを特徴とする請求項7記載の無線装置。

9. 送信信号を同相成分と直交成分の直交信号に変換する手段、

デジタルの各信号成分を入力されて送信信号に直交変調を施して前記第1のD A変換器に入力する第1のデジタル形直交変調器、

前記A D変換器の出力信号に直交復調処理を施すデジタル形直交復調器、

誤差信号推定演算部から出力する誤差信号の同相成分及び直交成分を入力され、該誤差信号に直交変調を施して前記第2のD A変換器に入力する第2のデジタル形直交変調器、

を備え、前記誤差信号推定演算部は、歪補償前の直交信号と直交復調信号の同相成分の差及び直交成分の差がそれぞれ零となるように誤差信号を出力することを特徴とする請求項1記載の無線装置。

10. A D変換器の入力側にサンプルホールド回路を備え、

A D変換のサンプル速度と、サンプル帯域を独立に設定することを特徴とする請求項9記載の無線装置。

1 1 . 各送信信号を同相成分と直交成分の直交信号に変換する手段、

前記第1のDA変換器を構成し、それぞれの直交信号の同相成分及び直交成分をアナログに変換するDA変換器、

直交信号毎に、対応するDA変換器から出力するアナログの同相成分及び直交成分を入力されて送信信号に直交変調を施す複数の第1の直交変調器、

送信電力増幅器の出力信号あるいは該出力信号に所定の処理を施して得られる信号に直交復調処理を施す直交復調器、

前記AD変換器を構成し、直交復調器から出力する直交復調信号の同相成分と直交成分をそれぞれデジタルに変換するAD変換器、

前記第2のDA変換器を構成し、誤差信号推定演算部から出力する誤差信号の同相成分及び直交成分をそれぞれアナログに変換するDA変換器、

該DA変換器から出力する誤差信号の各信号成分を入力されて誤差信号に直交変調を施す第2の直交変調器、

を備え、前記誤差信号推定演算部は、歪補償前の直交信号と直交復調信号の同相成分の差及び直交成分の差がそれぞれ零となるように誤差信号を出力し、前記合成部は第1、第2の直交変調器の出力信号を合成して送信電力増幅器に入力することを特徴とする請求項2記載の無線装置。

1 2 . 各AD変換器の入力側にサンプルホールド回路を備え、

AD変換のサンプル速度と、サンプル帯域を独立に設定することを特徴とする請求項11記載の無線装置。

1 3 . 各送信信号を同相成分と直交成分の直交信号に変換する手段、

各直交信号毎に、デジタルの同相成分と直交成分を入力されて送信信号に直交変調を施して前記第1のDA変換器に入力する第1のデジタル形直交変調器

前記AD変換器の出力信号に直交復調処理を施すデジタル形直交復調器、

誤差信号推定演算部から出力する誤差信号の同相成分及び直交成分を入力され、該誤差信号に直交変調を施して前記第2のDA変換器に入力する第2のデジタル形直交変調器、

を備え、前記誤差信号推定演算部は、歪補償前の直交信号と直交復調信号の同

相成分の差及び直交成分の差がそれぞれ零となるように誤差信号を出力することを特徴とする請求項2記載の無線装置。

14. 前記A D変換器の入力側にサンプルホールド回路を備え、
A D変換のサンプル速度と、サンプル帯域を独立に設定することを特徴とする
請求項9記載の無線装置。

15. 送信信号毎に、前記アナログの周波数多重部で周波数シフトにより得られた
アナログ信号をディジタルに変換するA D変換器、該A D変換出力と前記送
信信号にディジタル的に周波数シフト演算を施した信号とを比較し、比較結果に
基づいて出力信号の振幅と位相を補正する手段を有する補正回路、

を備え、前記ディジタルの周波数多重部は、各補正回路の出力信号を合成して
参照信号を出力することを特徴とする請求項2記載の無線装置。

16. 送信信号毎に、前記アナログの周波数多重部で周波数シフトにより得られた
アナログ信号に直交復調処理を施す直交復調器、直交復調器から出力する直
交復調信号の同相成分と直交成分をそれぞれディジタルに変換するA D変換器、
各A D変換出力と前記送信信号にディジタル的に周波数シフト演算を施した信号
とを比較し、比較結果に基づいて出力信号の振幅と位相を補正する手段を有する
補正回路、

を備え、前記ディジタルの周波数多重部は、各補正回路の出力信号を合成して
参照信号を出力することを特徴とする請求項11記載の無線装置。

17. 送信信号毎に、前記アナログの周波数多重部で周波数シフトにより得られた
アナログ信号をディジタルに変換するA D変換器、A D変換器の出力信号に
直交復調処理を施すディジタル形直交復調器、直交復調信号と前記送信信号にデ
ィジタル的に周波数シフト演算を施した信号とを比較し、比較結果に基づいて出
力信号の振幅と位相を補正する手段を有する補正回路、

を備え、前記ディジタルの周波数多重部は、各補正回路の出力信号を合成して
参照信号を出力することを特徴とする請求項13記載の無線装置。

18. ディジタル周波数多重部で送信信号に対して周波数シフト演算をディジ
タル的に施すために用いるディジタル周波数信号を入力され、前記アナログ周波
数多重部の周波数シフトに使用するキャリア周波数信号を発生するP L L回路、

を備えたことを特徴とする請求項2記載の無線装置。

19. ディジタル周波数多重部で送信信号に対して周波数シフト演算をディジタル的に施すために用いるディジタル周波数信号をD A変換し、D A変換により得られたアナログ周波数信号を前記アナログ周波数多重部の周波数シフトに使用するキャリア周波数信号とするD A変換器、

を備えたことを特徴とする請求項2記載の無線装置。

20. 複数の送信信号を搬送するマルチキャリア信号を増幅して送信する送信電力増幅器の非線形歪を補償する無線装置において、

ディジタルの各送信信号にキャリア間隔によって決まる周波数シフト演算をディジタル的に施す周波数シフト部、

周波数シフトされた各送信信号をD A変換するD A変換器、

各D A変換器出力を周波数多重するアナログの周波数多重部、

送信信号を増幅して送信する送信電力増幅器、

該送信電力増幅器の出力信号の一部を分岐する分岐手段、

分岐手段で分岐した送信電力増幅器の出力信号あるいは該出力信号に所定の処理を施して得られた信号をディジタルに変換し、フィードバック信号として出力するA D変換器、

前記周波数シフトされた各送信信号をディジタル的に合成して参照信号を出力するディジタルの周波数多重部、

参照信号と前記フィードバック信号を用いて送信増幅器の非線形歪みに起因する誤差信号を推定して出力する誤差推定演算部、

該誤差信号をアナログに変換して出力するD A変換器、

該D A変換器でアナログに変換された誤差信号と前記アナログ周波数多重部の出力信号を合成して送信電力増幅器に入力する合成器、

を備えたことを特徴とする無線装置。

21. 複数の送信信号を搬送するマルチキャリア信号を増幅して送信する送信電力増幅器の非線形歪を補償する無線装置において、

ディジタルの各送信信号をキャリア間隔で決まるサンプリングレートのディジタル信号に変換するサンプリングレート変換器、

各サンプリングレート変換器の出力信号に直交変調を施すディジタル直交変調器、

各直交変調器の出力信号をアナログ信号に変換するD A変換器、

各D A変換器出力を合成する第1合成部、

送信信号を増幅して送信する送信電力増幅器、

該送信電力増幅器の出力信号の一部を分岐する分岐手段、

分岐手段で分岐した送信電力増幅器の出力信号あるいは該出力信号に所定の処理を施して得られた信号をディジタルに変換し、フィードバック信号として出力するA D変換器、

ディジタルの各送信信号にキャリア間隔によって決まる周波数シフト演算をデジタル的に施して周波数多重し、参照信号を出力するディジタルの周波数多重部、

参照信号と前記フィードバック信号を用いて送信増幅器の非線形歪みに起因する誤差信号を推定して出力する誤差推定演算部、

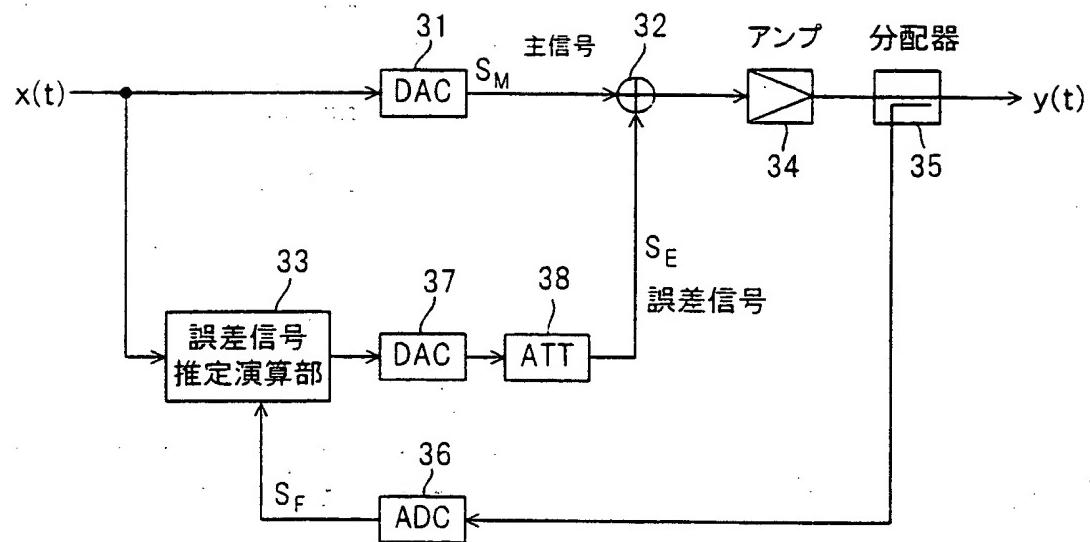
該誤差信号をアナログに変換して出力するD A変換器、

該D A変換器でアナログに変換された誤差信号と前記第1合成部の出力信号を合成して送信電力増幅器に入力する第2の合成部、

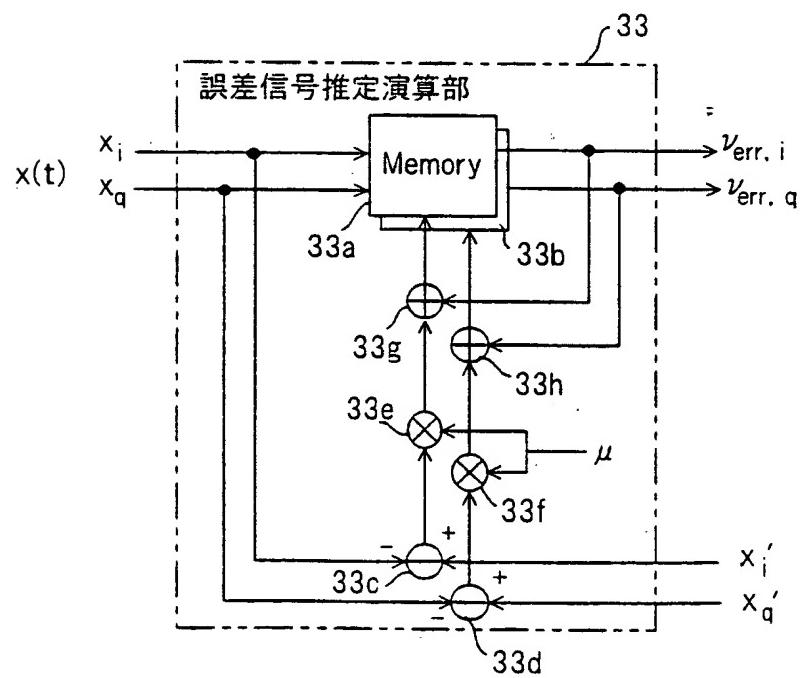
を備えたことを特徴とする無線装置。

1/27

第 1 図

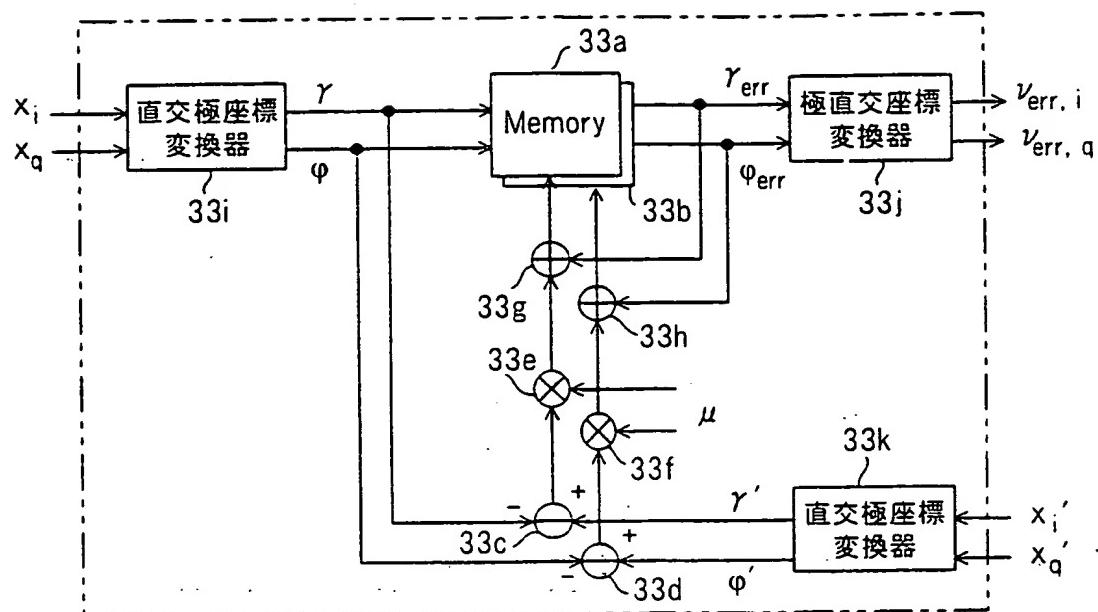


第 2 図

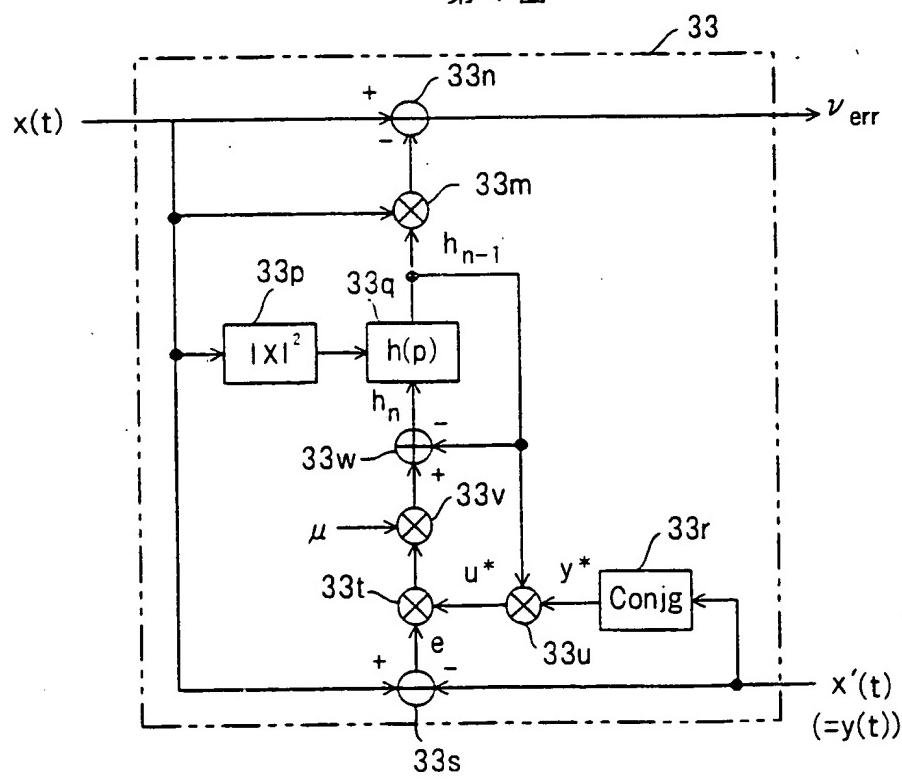


2/27

第3図

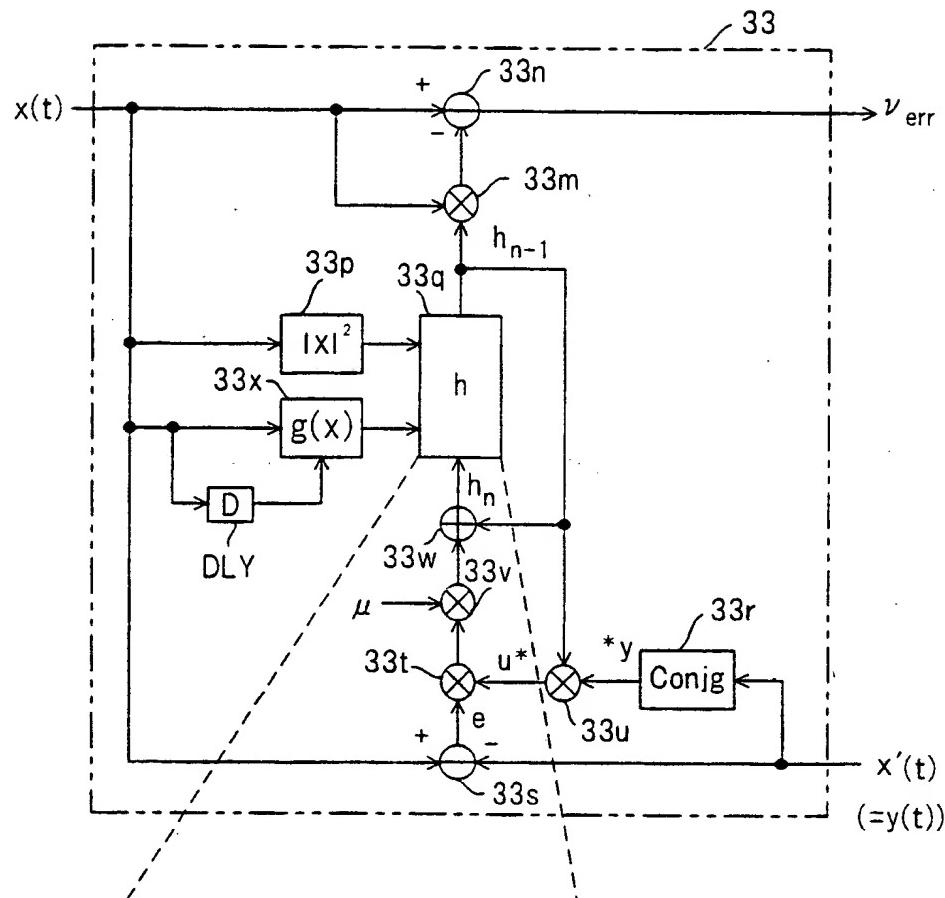


第4図



3/27

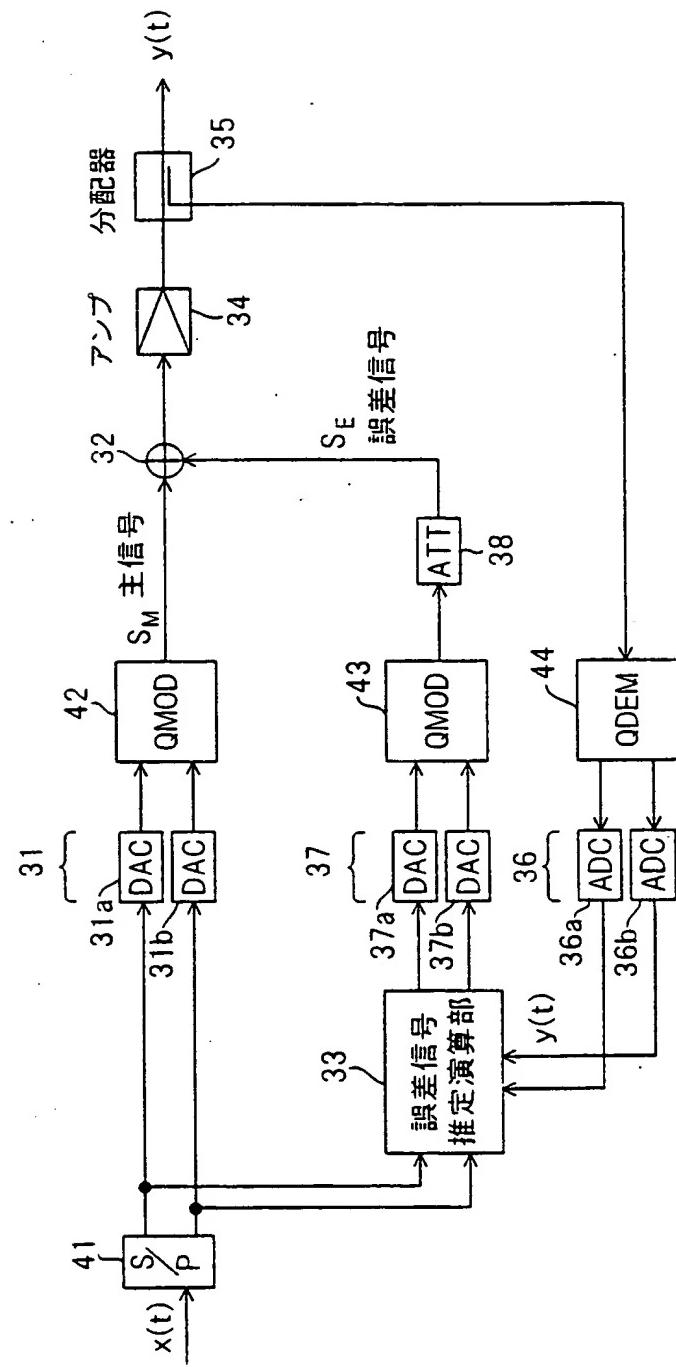
第5図



$P(t)(= x ^2)$	$g(x)(=\Delta P)$	$h(P, \Delta P)$
P_1	ΔP_1	$h(P_1, \Delta P_1)$
P_1	ΔP_2	$h(P_1, \Delta P_2)$
⋮	⋮	⋮
P_n	ΔP_m	$h(P_n, \Delta P_m)$

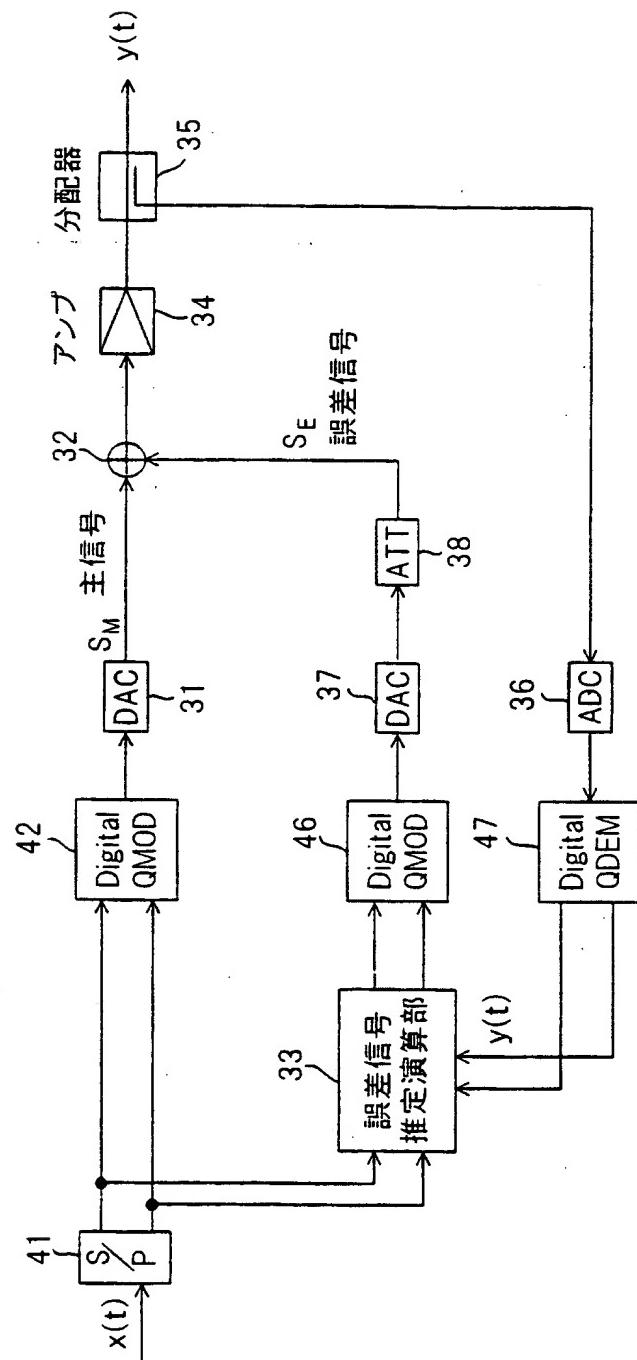
4/27

第6図



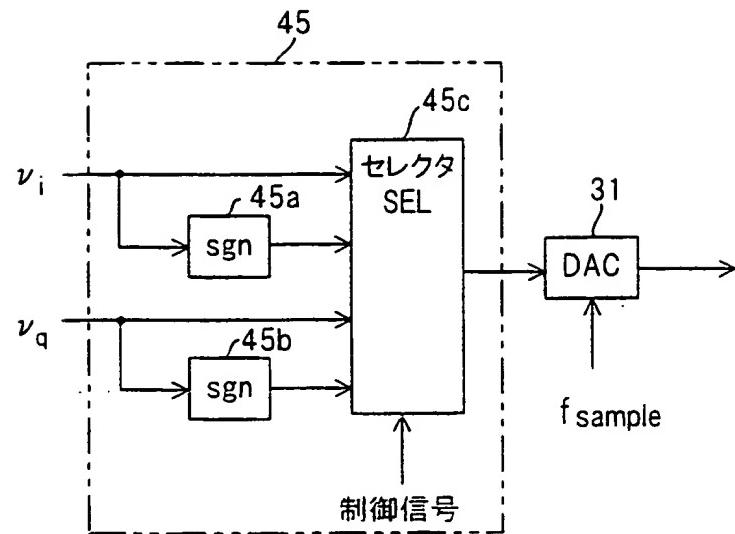
5/27

第7図

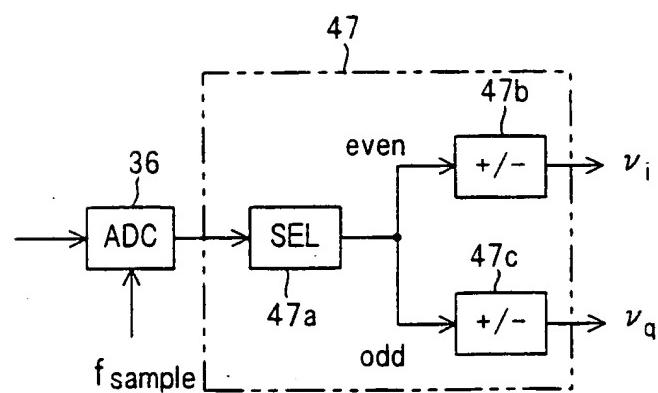


6/27

第8図

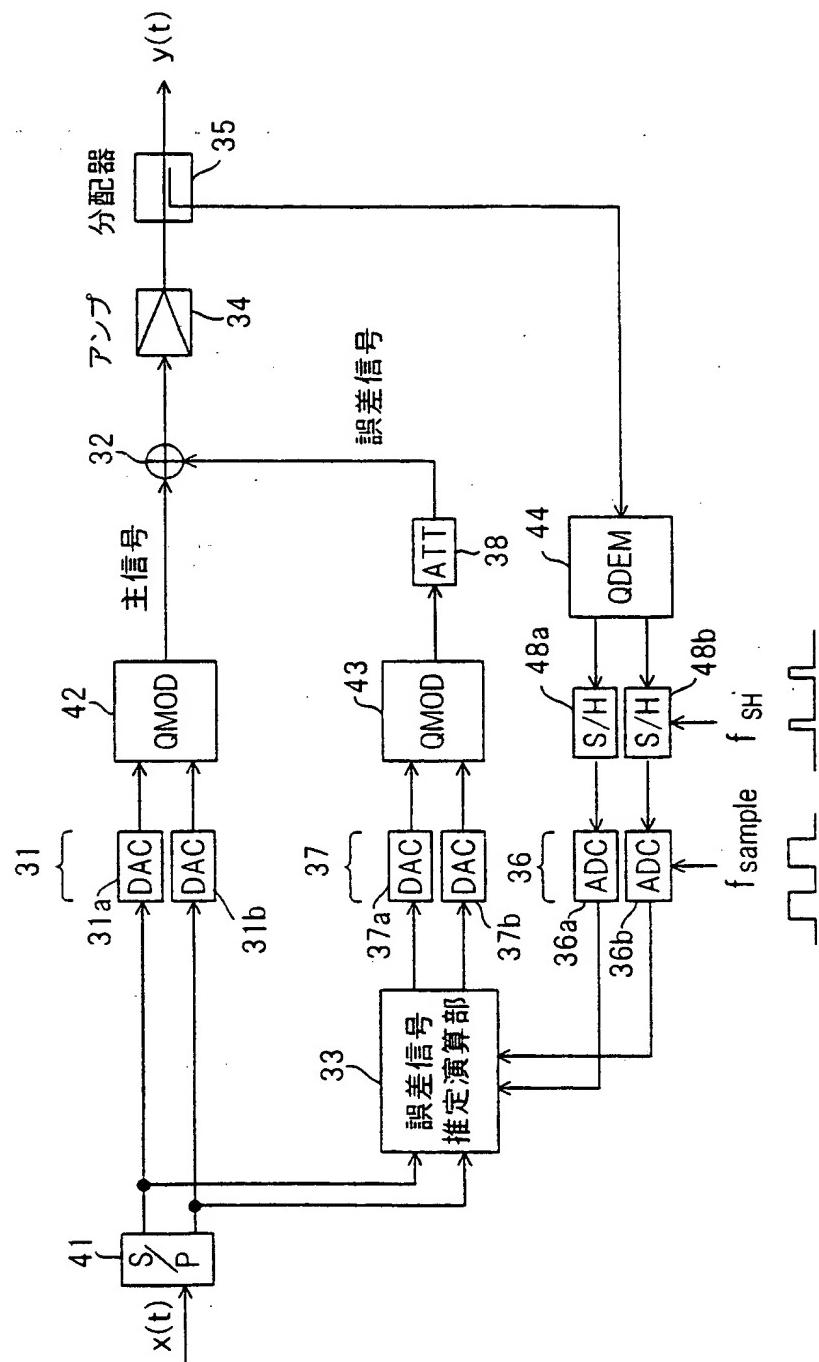


第9図



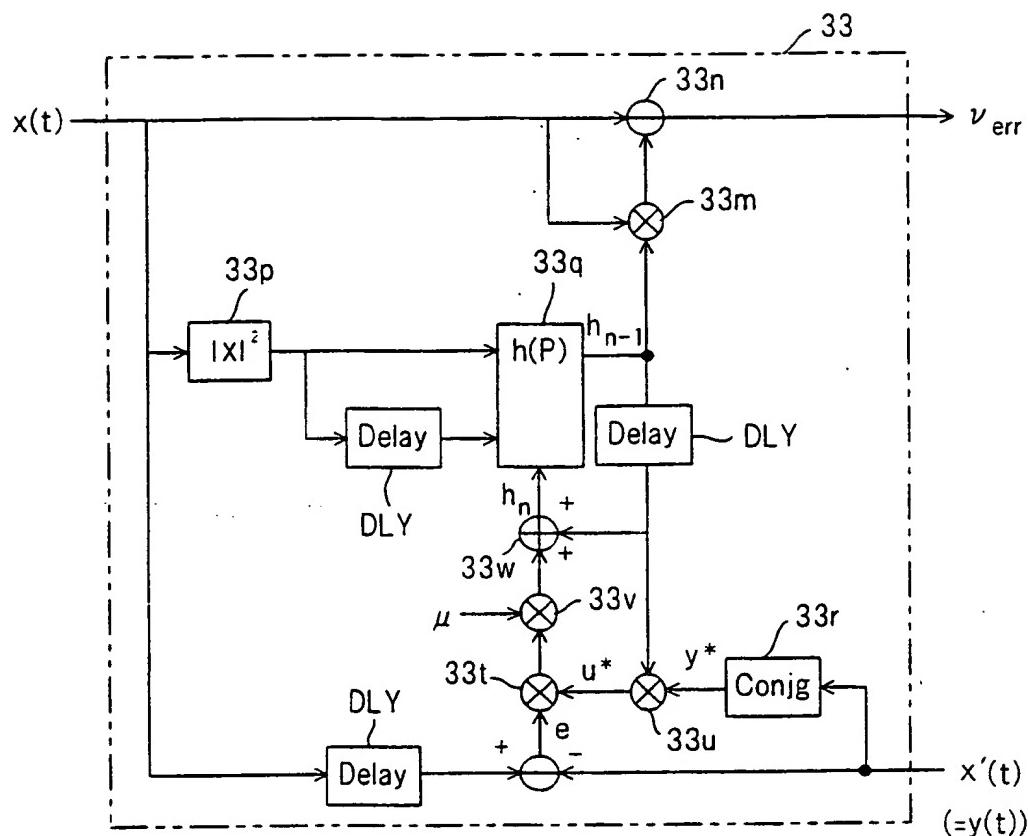
7/27

図 10 回路



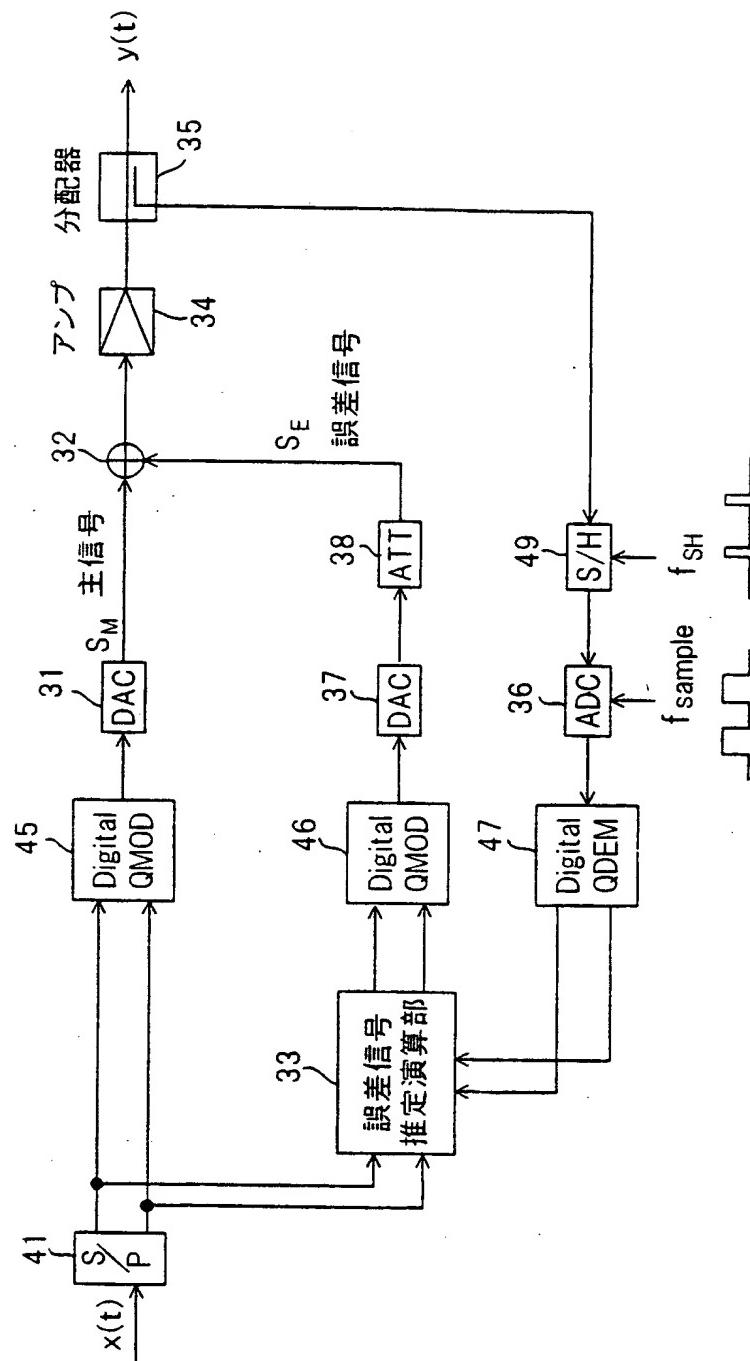
8/27

第 11 図



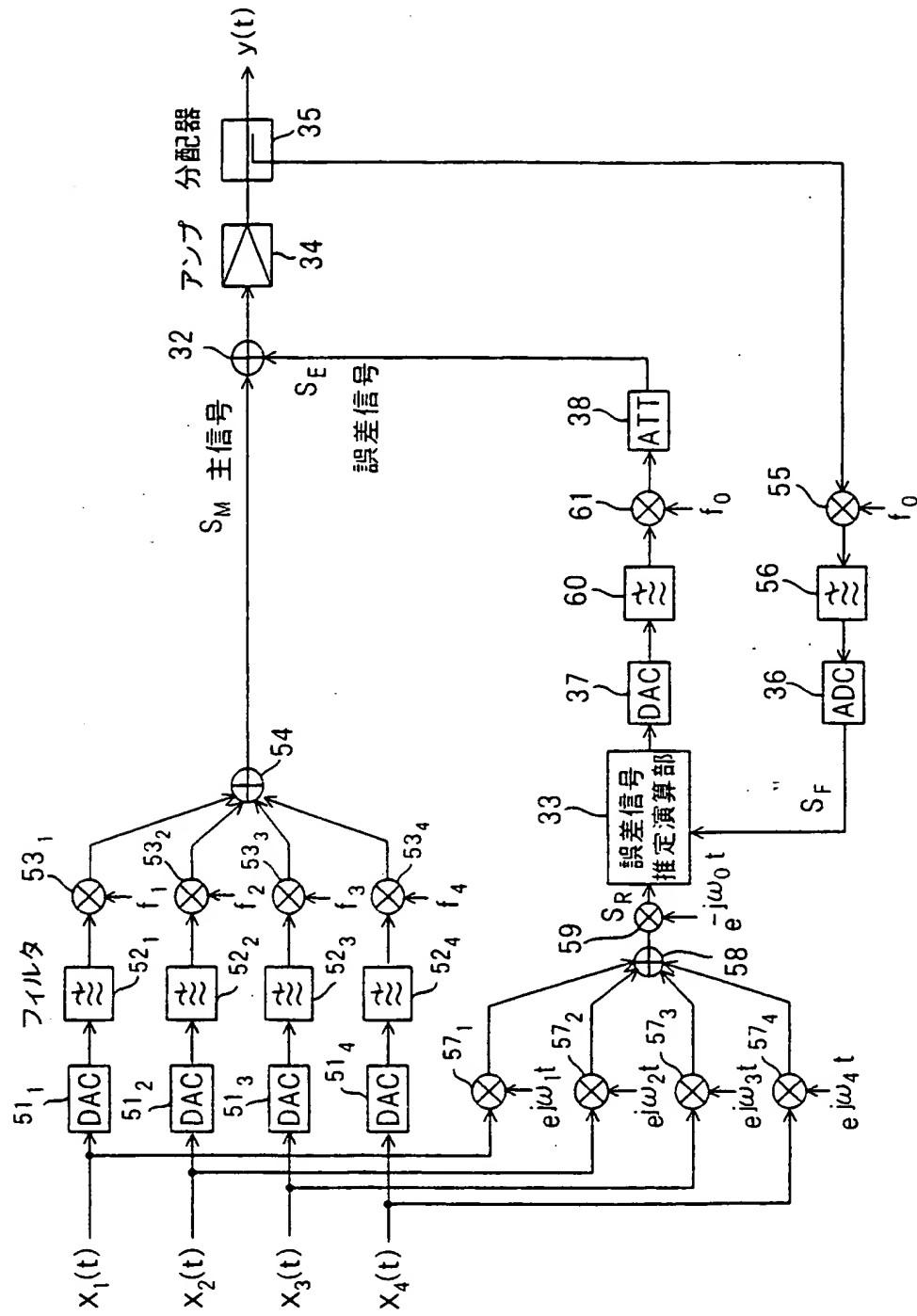
9/27

第 12 図



10 / 27

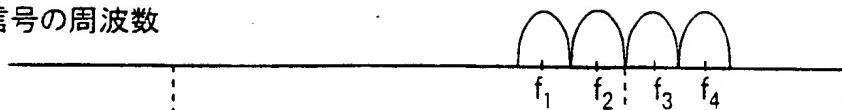
第13図



11/27

第 14 図

(a)送信信号の周波数

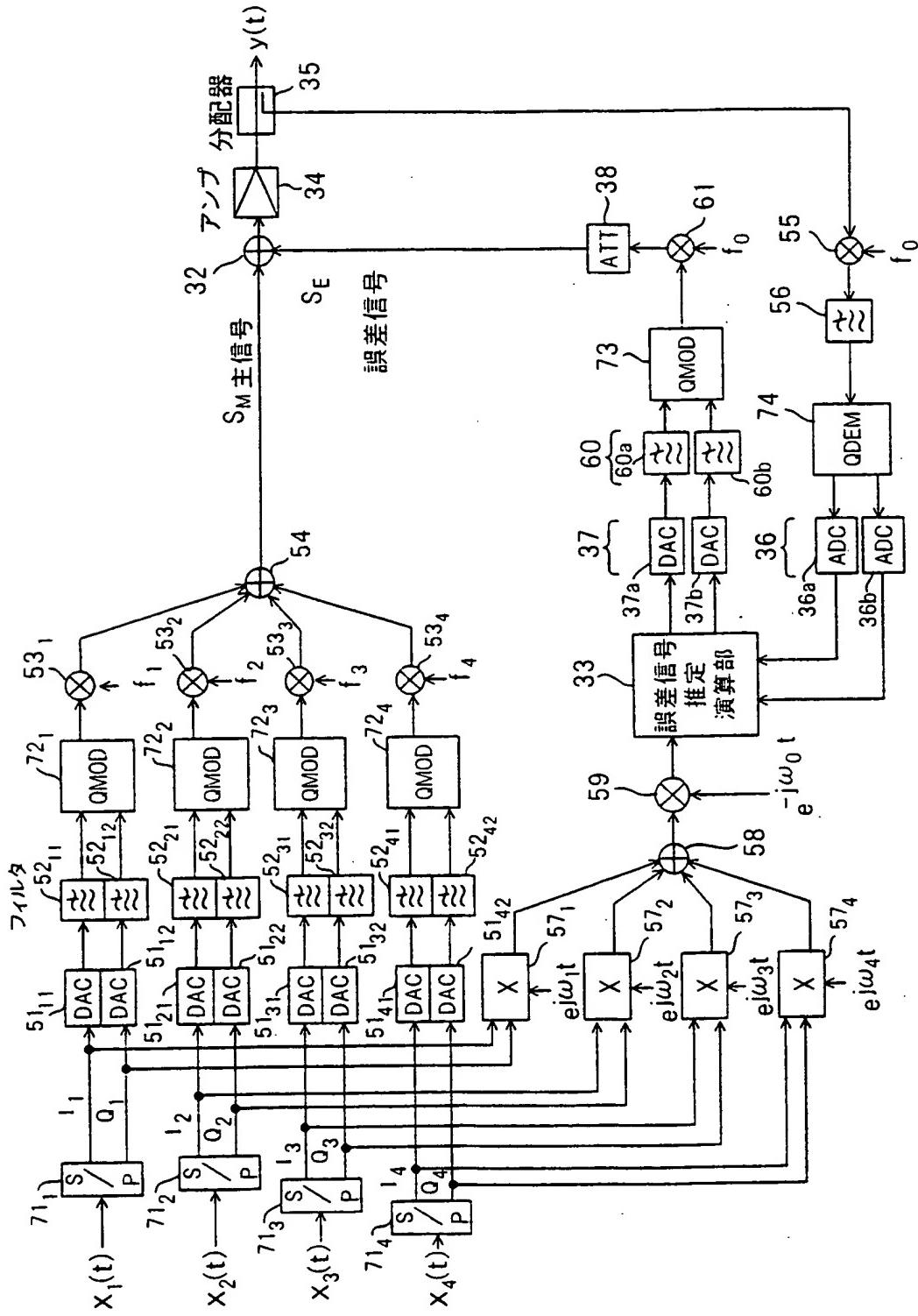


(b)参照信号の周波数



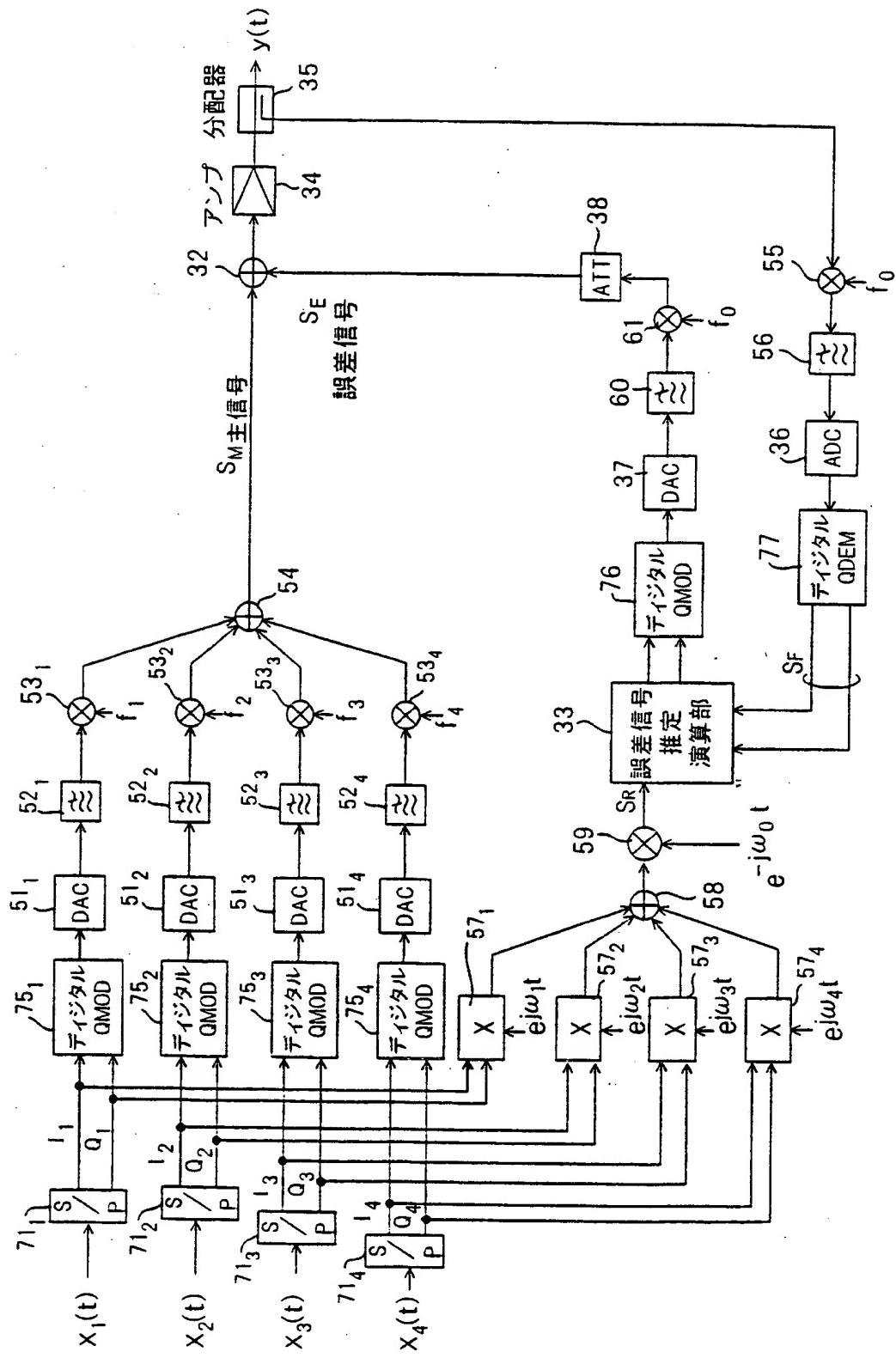
12/27

第 15 図



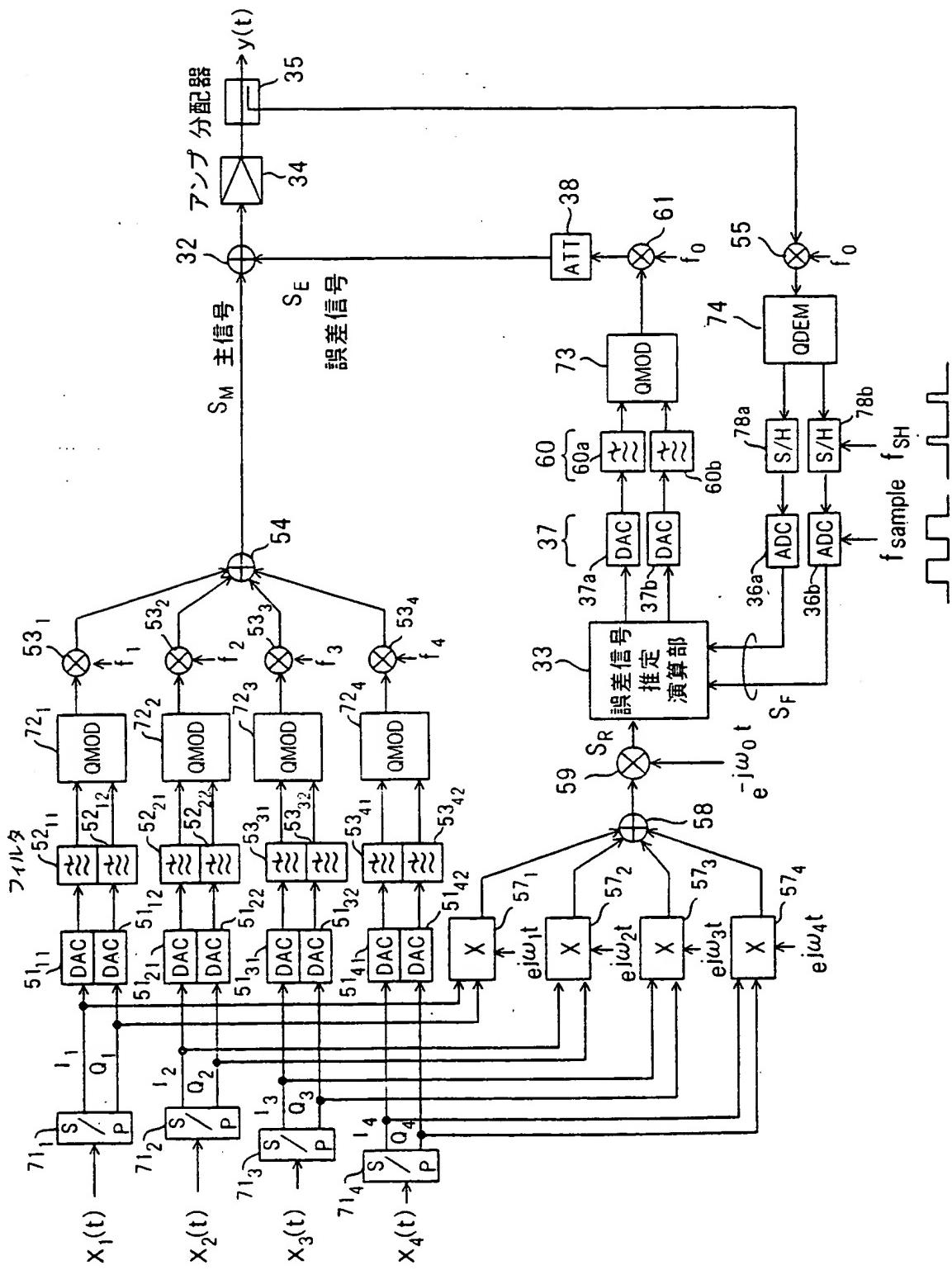
13/27

図 16 溝

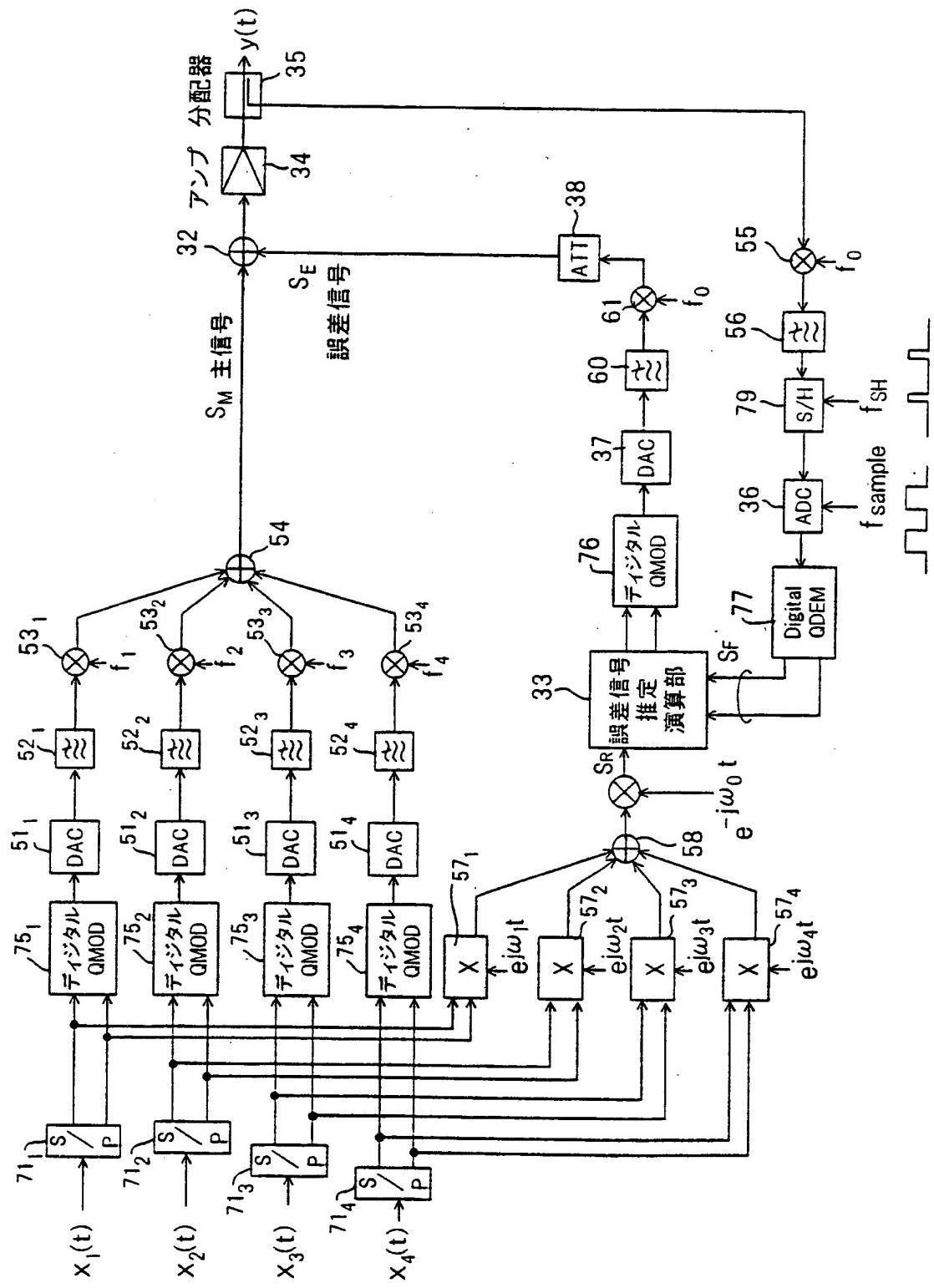


14/27

第 17 図

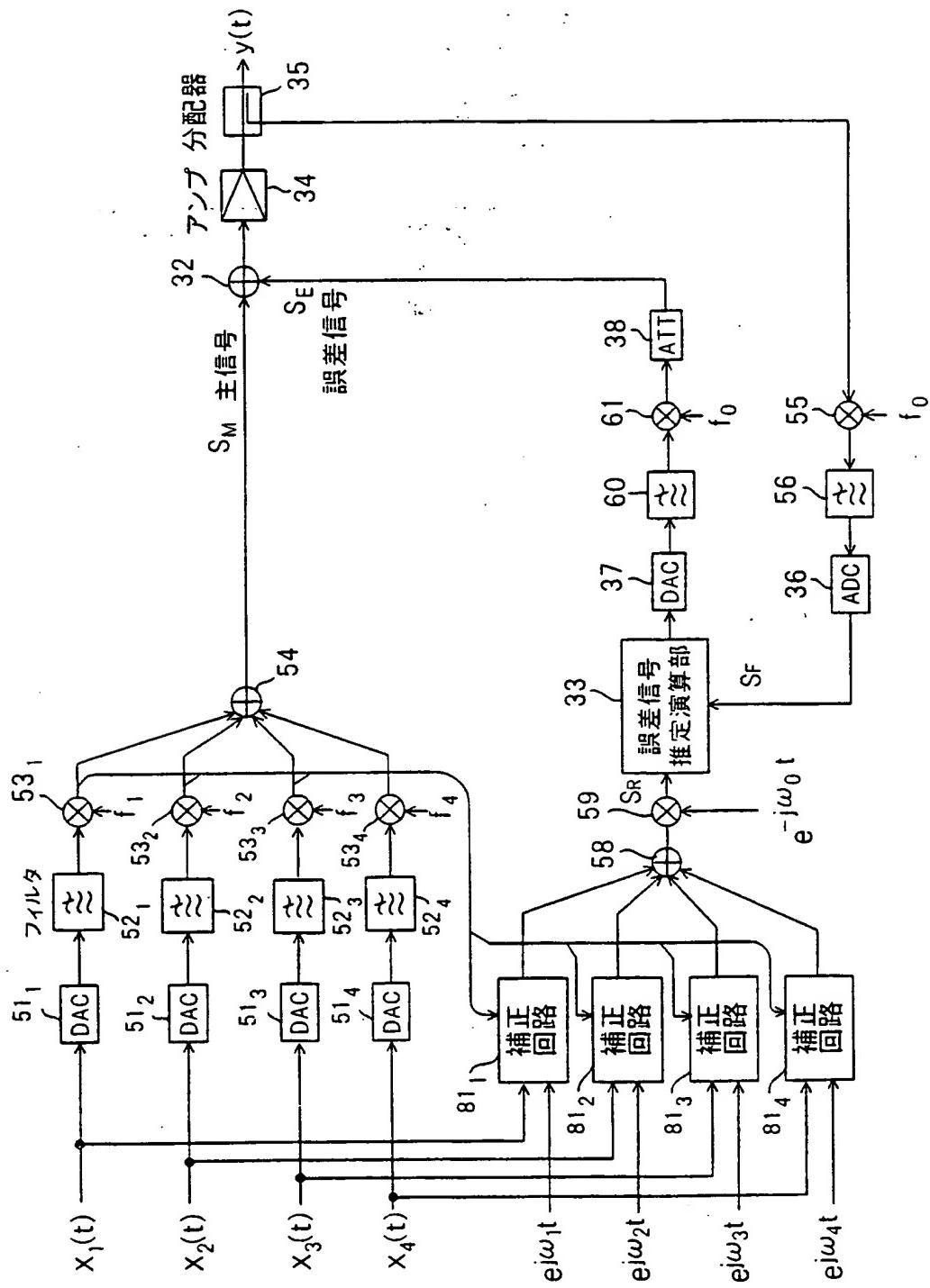


第18回



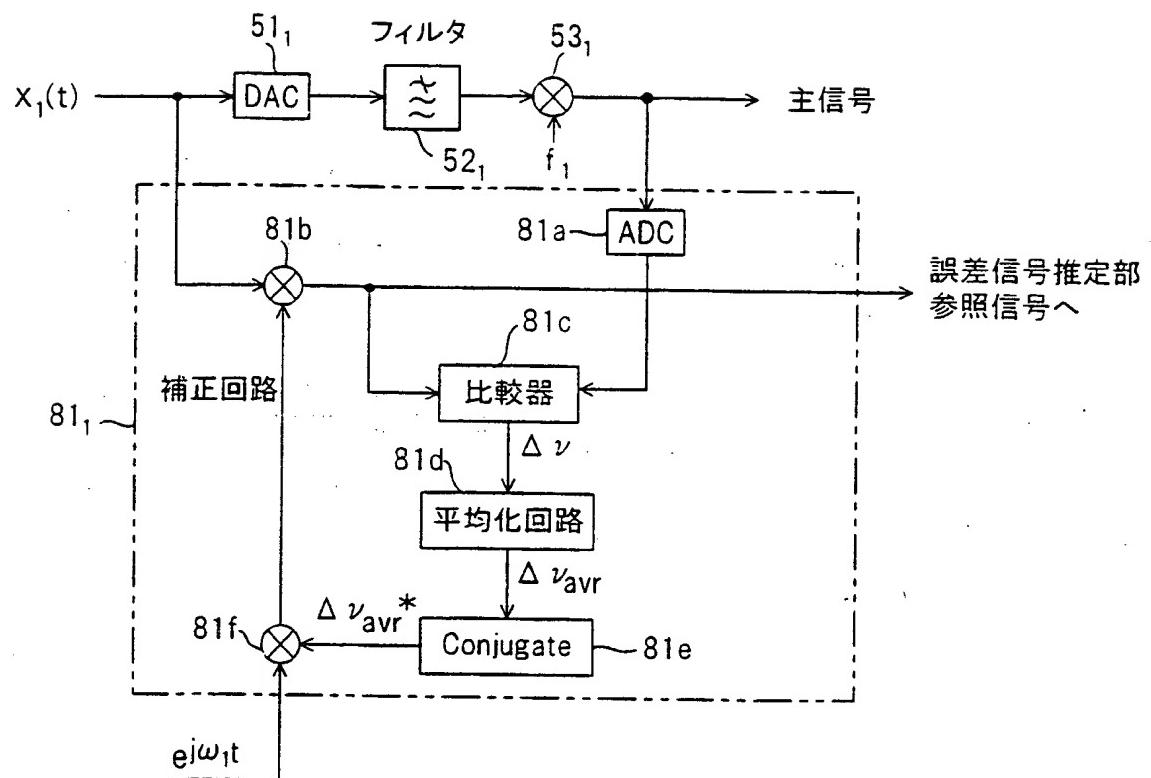
16/27

第 19 図



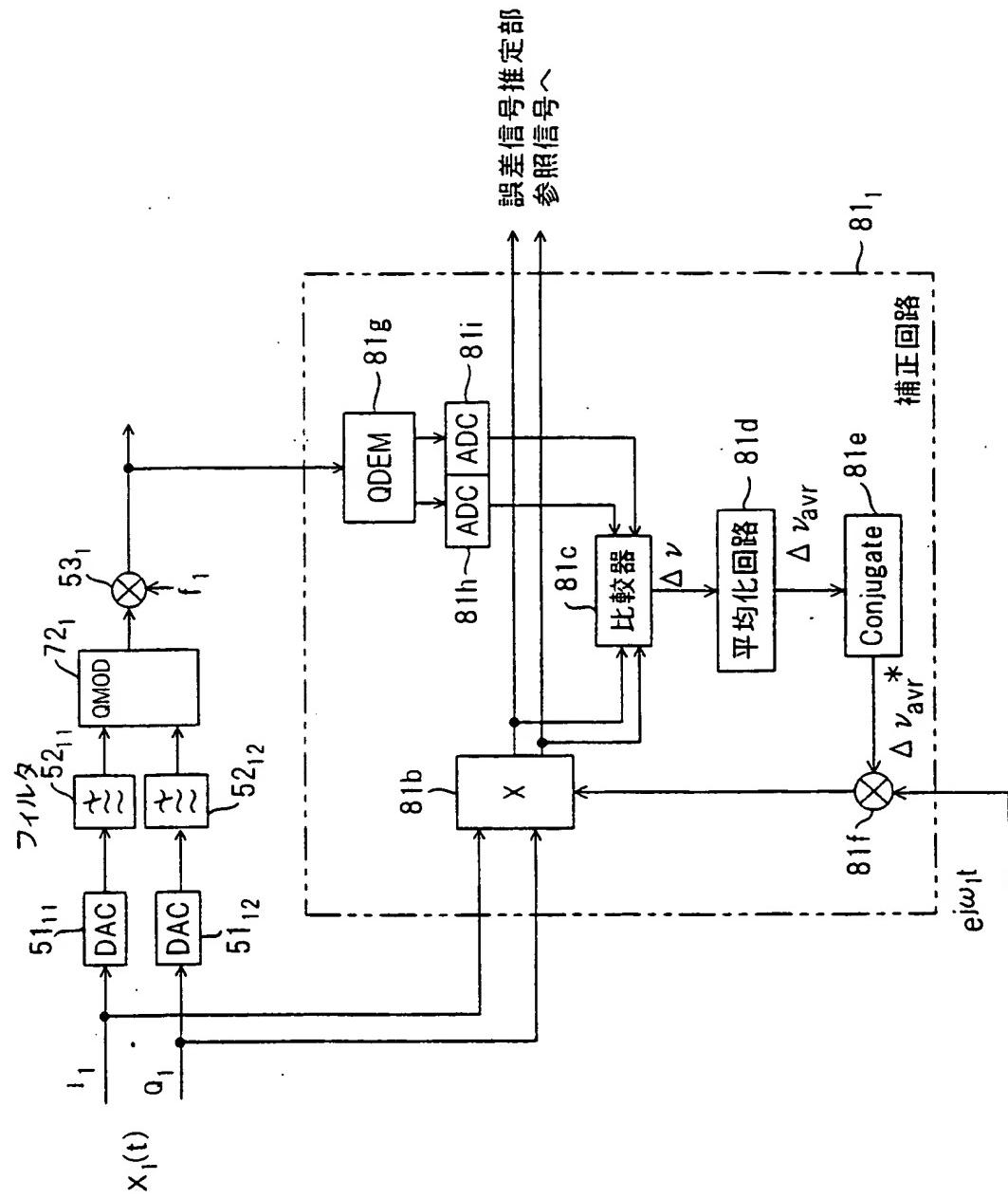
17/27

第 20 図



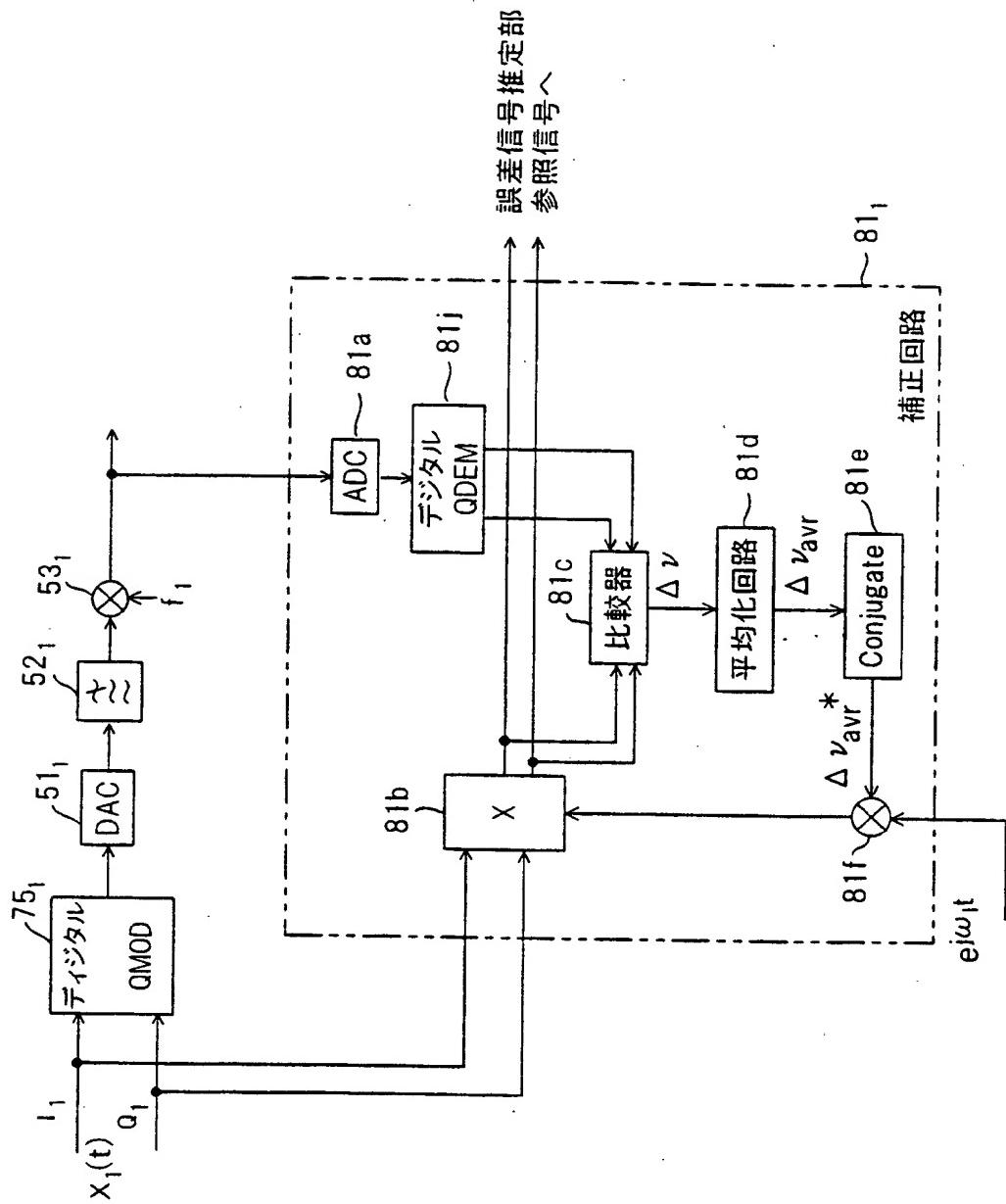
18/27

第 21 図



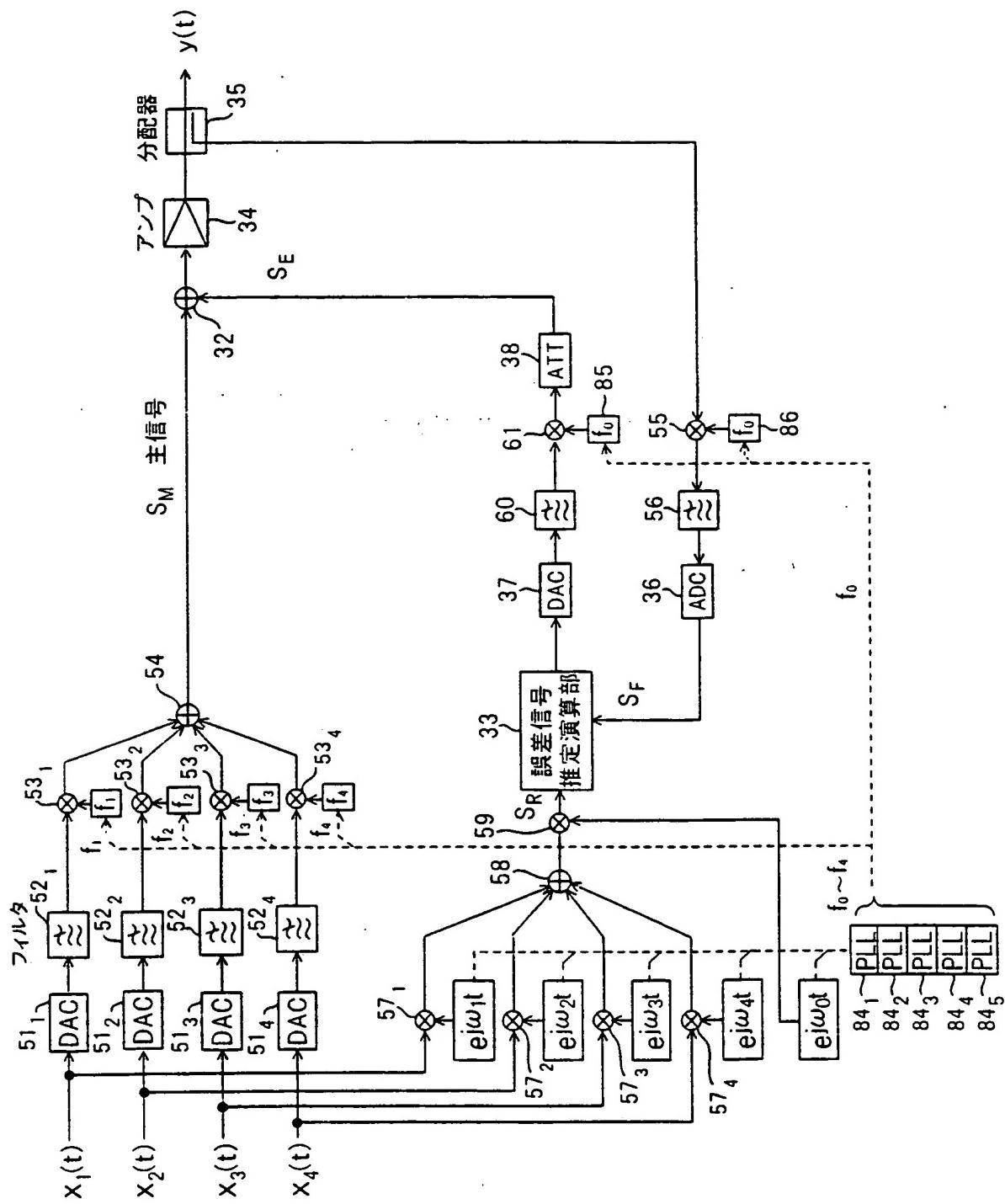
19 / 27

第 22 図

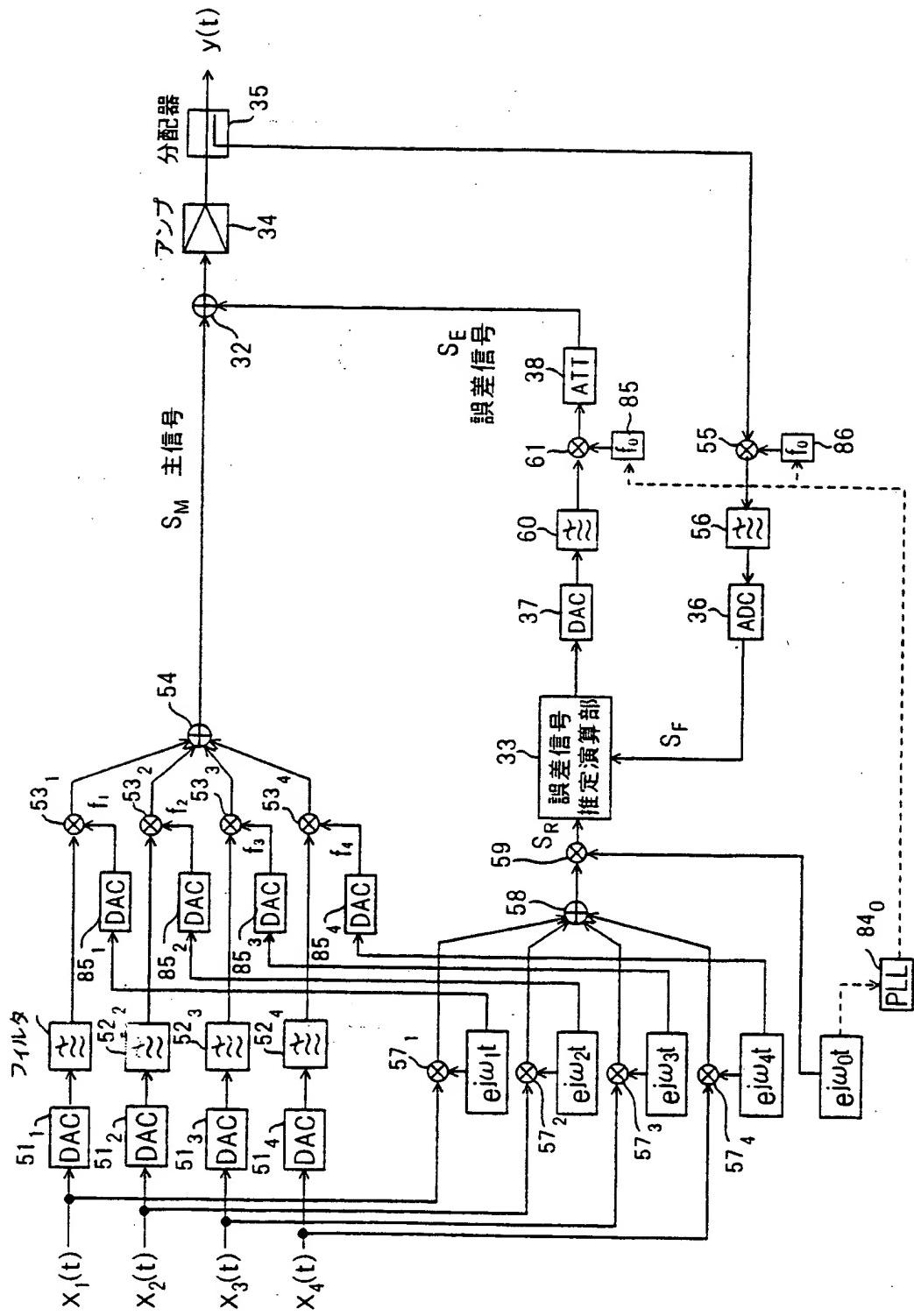


20/27

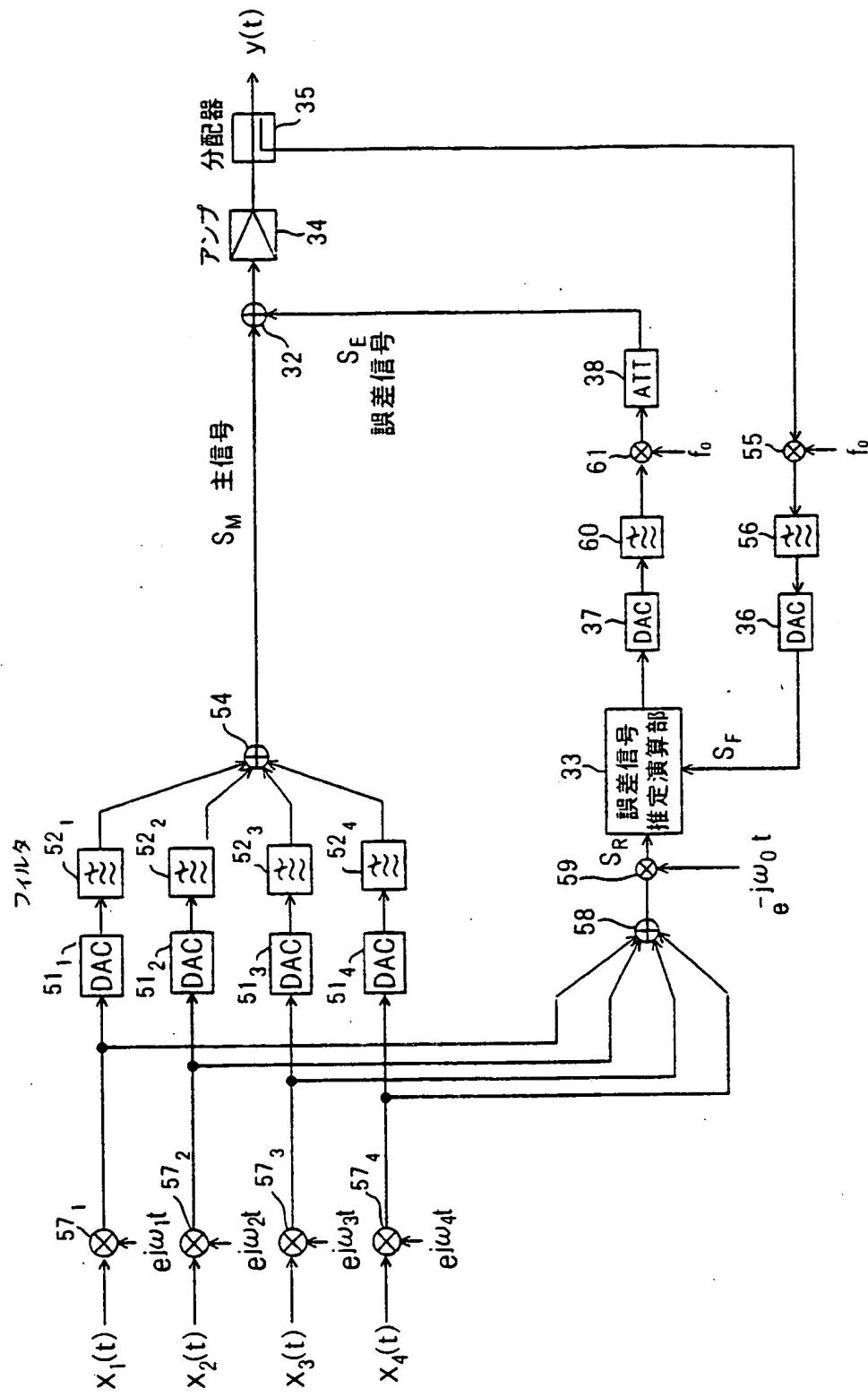
第 23 図



第24図

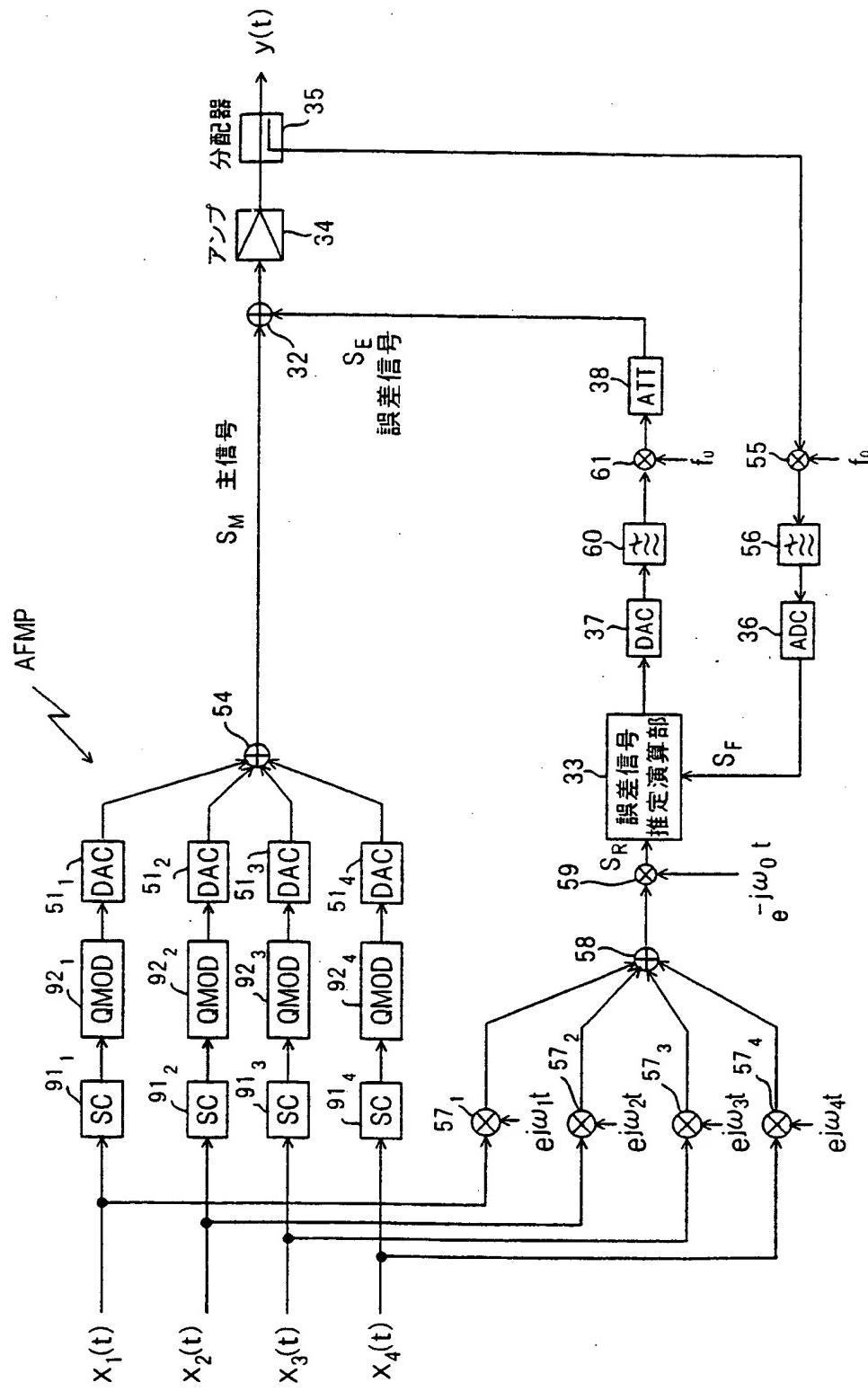


第 25 図



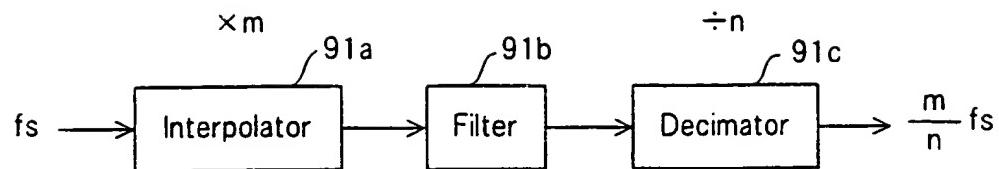
23/27

第 26 図

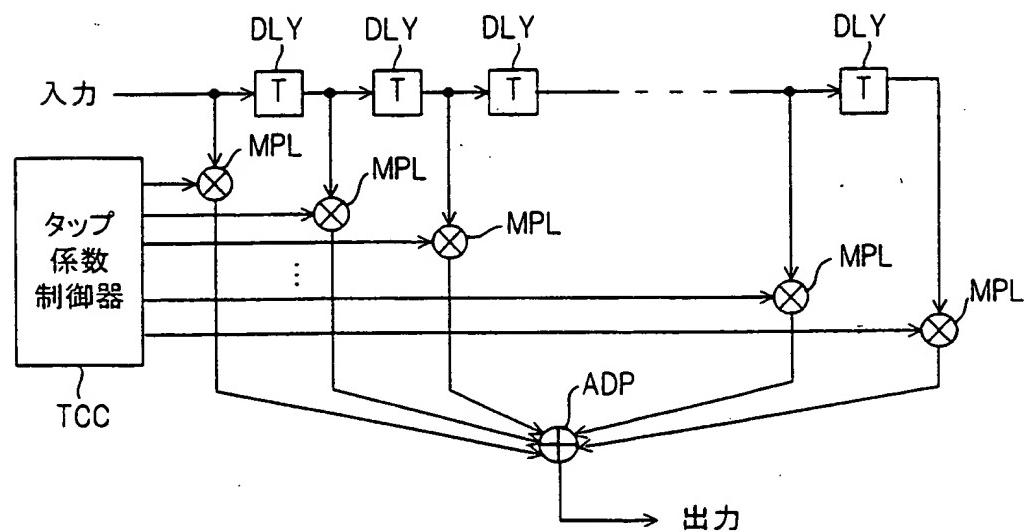


24/27

第 27 図

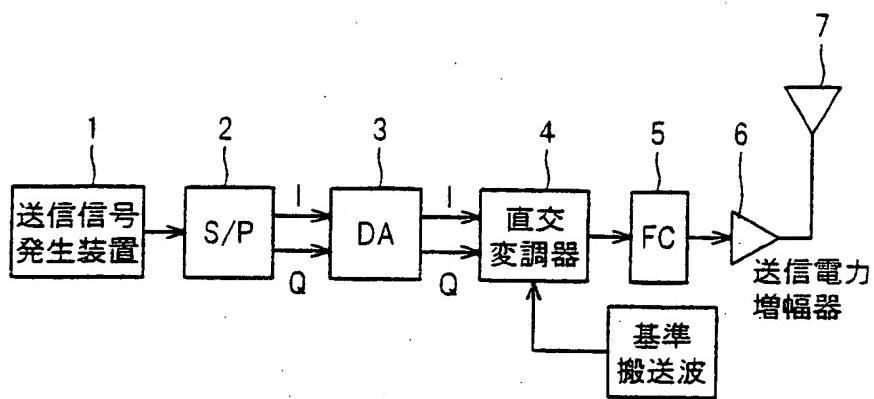


第 28 図

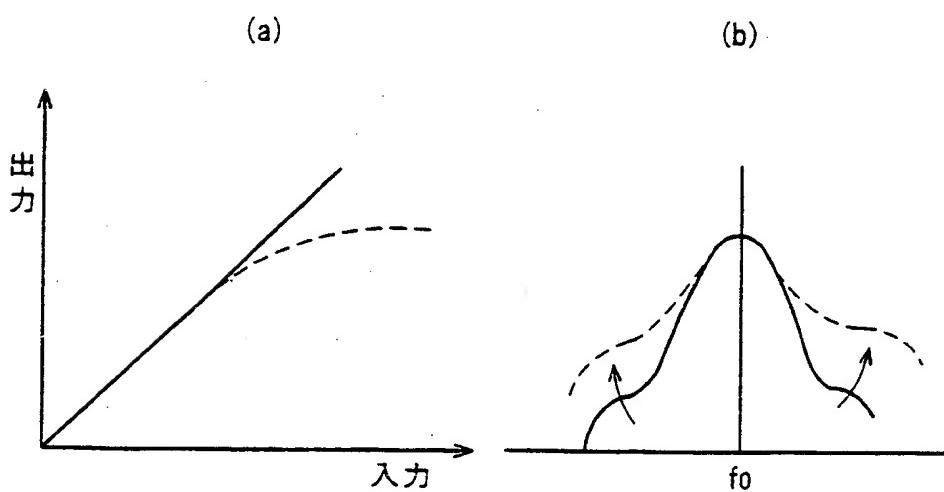


25 / 27

第29図

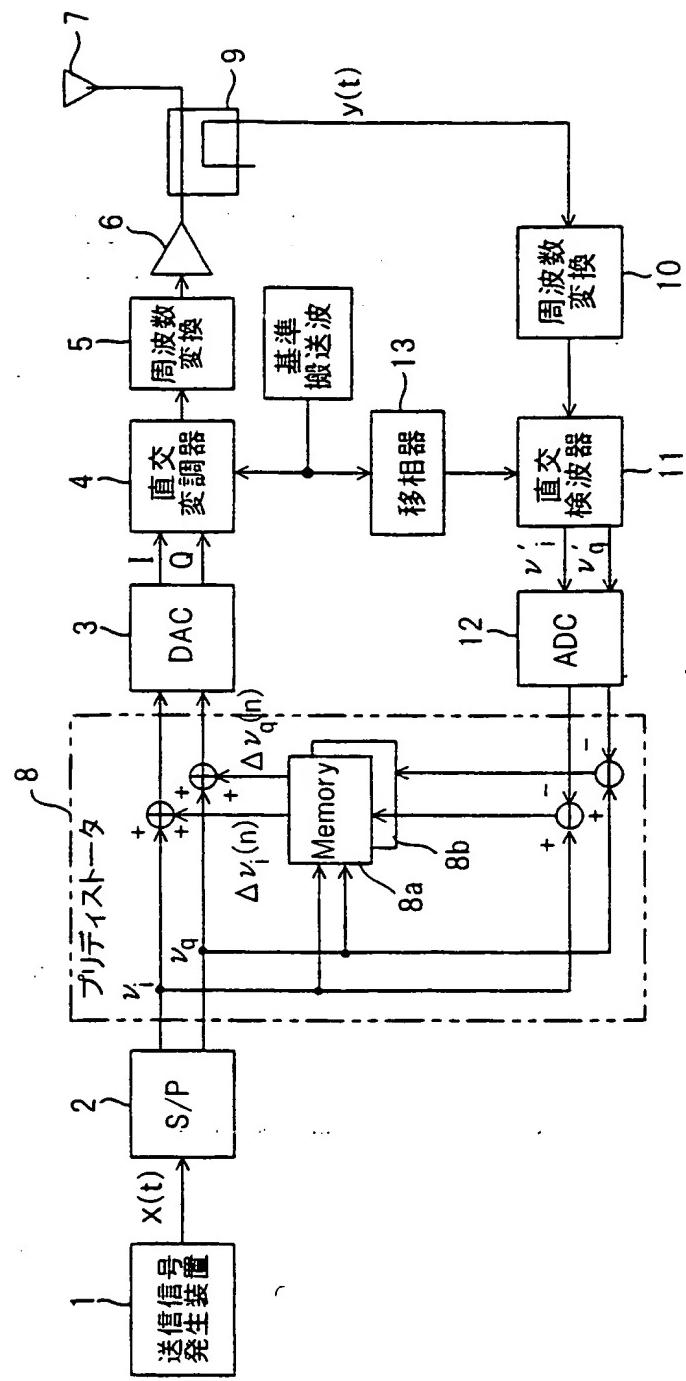


第30図



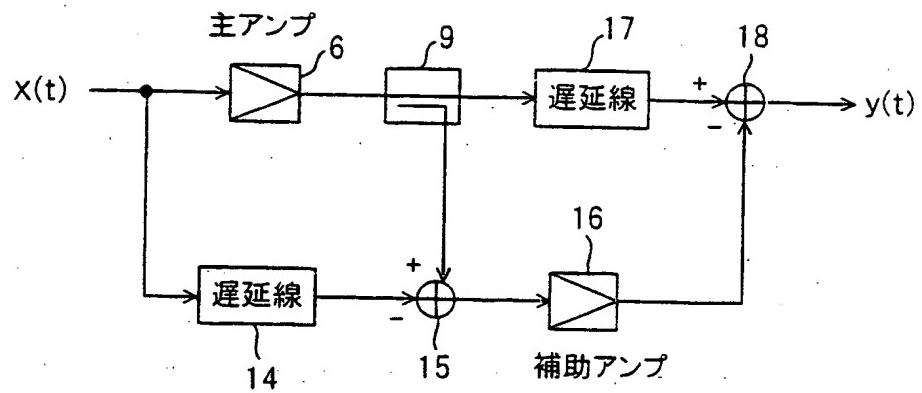
26/27

第 31 図



27/27

第 32 図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/04036

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁶ H04B3/04, H04B7/005, H03F1/32, H03G3/30, H04L27/00, H04J1/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁶ H04B3/04, H04B7/005, H03F1/32, H03G3/30, H04L27/00, H04J1/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-1999
Kokai Jitsuyo Shinan Koho 1971-1999 Jitsuyo Shinan Toroku Koho 1996-1999

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 61-214843, A (NEC Corp.), 24 September, 1986 (24. 09. 86), Full text ; Figs. 1 to 10 & GB, 2173074, A & JP, 61220546, A & US, 4700151, A & GB, 2173074, B	1-21
Y	JP, 10-136048, A (Hitachi Electronics,Ltd.), 22 May, 1998 (22. 05. 98), Par. Nos. [0001] to [0006], [0046] to [0052], [0057] ; Figs. 1 to 11 (Family: none)	2-6, 11-12, 15-16, 18-21
Y	JP, 10-32435, A (Matra Communication), 3 February, 1998 (03. 02. 98), Full text ; Figs. 1 to 9 & EP, 797294, A & FR, 2746564, A & AU, 9716372, A & CA, 2200387, A & TW, 332365, A & US, 5903611, A	1-21

 Further documents are listed in the continuation of Box C. See patent family annex.

• Special categories of cited documents:	
"A"	document defining the general state of the art which is not considered to be of particular relevance
"E"	earlier document but published on or after the international filing date
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O"	document referring to an oral disclosure, use, exhibition or other means
"P"	document published prior to the international filing date but later than the priority date claimed
"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&"	document member of the same patent family

Date of the actual completion of the international search
26 October, 1999 (26. 10. 99)Date of mailing of the international search report
9 November, 1999 (09. 11. 99)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/04036

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 62-139425, A (NEC Corp.), 23 June, 1987 (23. 06. 87), Page 2, upper left column, lines 1 to 5 ; page 4, upper left column, lines 1 to 19 ; Figs. 1 to 7 (Family: none)	1-21
Y	JP, 63-121326, A (NEC Corp.), 25 May, 1988 (25. 05. 88), Page 2, lines 7 to 12 ; page 4, upper left column, line 15 to upper right column, line 19 ; page 5, upper left column, lines 6 to 16 ; Figs. 1 to 10 (Family: none)	4
Y	JP, 10-200587, A (NEC Engineering K.K.), 31 July, 1998 (31. 07. 98), Figs. 1, 3, 4 (Family: none)	10, 12, 14
Y	JP, 53-116021, A (NEC Corp.), 11 October, 1978 (11. 10. 78), Page 2, upper left column, lines 9 to 19 ; Figs. 1, 2 (Family: none)	21
A	JP, 9-116474, A (Sony Corp.), 2 May, 1997 (02. 05. 97), Full text ; Figs. 1 to 8 (Family: none)	1-21
A	Kazuo Hase, Tokuro Kubo, Morihiko Minowa, Eisuke Fukuda, "Cartesian keiwai hoshou kairo no loop parameter kyoyouchi no kentou", Denshi Jouhou Tsuushin Gakkai Gijutsu Kenkyuu Houkoku (RCS92- 21-36), Vol. 92, No. 118 (26. 06. 1992) p.25-30	1-21
A	Man-Che Kim, Yoan Shin, Sungbin Im; "COMPENSATION OF NONLINEAR DISTORTION USING A PREDISTORTER BASED ON THE FIXED POINT APPROACH IN OFDM SYSTEMS" IEEE Vehicular Technology Conference, 48th, Vol. 3 (1998) p.2145-2149	2-6, 11-12, 15-16, 18-21

国際調査報告

国際出願番号 PCT/JP99/04036

A. 発明の属する分野の分類(国際特許分類(IPC))

Int. Cl* H04B3/04, H04B7/005, H03F1/32, H03G3/30,
H04L27/00, H04J1/00

B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int. Cl* H04B3/04, H04B7/005, H03F1/32, H03G3/30
H04L27/00, H04J1/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-1999年
日本国登録実用新案公報 1994-1999年
日本国実用新案登録公報 1996-1999年

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 61-214843, A (日本電気株式会社) 24.9月. 1986 (24.09.86) 全文, 第1-10図 & GB, 2173074, A & JP, 61220546, A & US, 4700151, A & GB, 2173074, B	1-21
Y	JP, 10-136048, A (日立電子株式会社) 22.5月. 1998 (22.05.98) 第[0001]段落-第[0006]段落, 第[0046]段落-第[0052]段落, 第[0057]段落, 第1-11図 (ファミリーなし)	2-6, 11-12, 15-16, 18-21

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日

26. 10. 99

国際調査報告の発送日

09.11.99

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官(権限のある職員)

青木 重徳

印: 5W 4229

電話番号 03-3581-1101 内線 3576

C(続き)	関連すると認められる文献	関連する 請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
Y	JP, 10-32435, A (マテ・コミュニケーション) 3. 2月. 1998 (03. 02. 98) 全文, 第1-9図 & EP, 797294, A & FR, 2746564, A & AU, 9716372, A & CA, 2200387, A & TW, 332365, A & US, 5903611, A	1-21
Y	JP, 62-139425, A (日本電気株式会社) 23. 6月. 1987 (23. 06. 87) 第2頁左上欄第1-5行, 第4頁左上欄第1-19行, 第1-7図 (ファミリーなし)	1-21
Y	JP, 63-121326, A (日本電気株式会社) 25. 5月. 1988 (25. 05. 88) 第2頁第7-12行, 第4頁左上欄第15行-同頁右上欄第19行, 第5頁左上欄第6-16行, 第1-10図 (ファミリーなし)	4
Y	JP, 10-200587, A (日本電気エンジニアリング 株式会社) 31. 7月. 1998 (31. 07. 98) 第1, 3, 4図 (ファミリーなし)	10, 12, 14
Y	JP, 53-116021, A (日本電気株式会社) 11. 10月. 1978 (11. 10. 78) 第2頁左上欄第9-19行, 第1-2図 (ファミリーなし)	21
A	JP, 9-116474, A (ソニ-株式会社) 2. 5月. 1997 (2. 05. 97) 全文, 第1-8図 (ファミリーなし)	1-21
A	長谷和男, 久保徳郎, 箕輪守彦, 福田英輔; “カクテシアン形歪補償回路のループパラメータ許容値の検討” 電子情報通信学会技術研究報告 (RCS92-21~36), Vol. 92, No. 118 (26. 06. 1992) p. 25-30	1-21
A	Man-Che Kim, Yoan Shin, Sungbin Im; “COMPENSATION OF NONLINEAR DISTORTION USING A PREDISTORTER BASED ON THE FIXED POINT APPROACH IN OFDM SYSTEMS” IEEE Vehicular Technology Conference, 48th, Vol. 3 (1998) p. 2145-2149	2-6, 11-12, 15-16, 18-21

(19)



Europäisches Patentamt

European Patent Office

Office européen des brevets



(11)

EP 1 199 814 A1

(12)

EUROPEAN PATENT APPLICATION
published in accordance with Art. 158(3) EPC

(43) Date of publication:

24.04.2002 Bulletin 2002/17

(51) Int Cl. 7: H04B 3/04, H04B 7/005,
H03F 1/32, H03G 3/30,
H04L 27/00, H04J 1/00

(21) Application number: 99933122.6

(86) International application number:
PCT/JP99/04036

(22) Date of filing: 28.07.1999

(87) International publication number:
WO 01/08319 (01.02.2001 Gazette 2001/05)

(84) Designated Contracting States:

AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU
MC NL PT SE

- NAGATANI, Kazuo, Fujitsu Limited
Kawasaki-shi, Kanagawa 211-8588 (JP)
- KUBO, Tokuro, Fujitsu Limited
Kawasaki-shi, Kanagawa 211-8588 (JP)
- ODE, Takayoshi, Fujitsu Limited
Kawasaki-shi, Kanagawa 211-8588 (JP)

(71) Applicant: FUJITSU LIMITED

Kawasaki-shi, Kanagawa 211-8588 (JP)

(72) Inventors:

- OISHI, Yasuyuki, Fujitsu Limited
Kawasaki-shi, Kanagawa 211-8588 (JP)
- TAKANO, Takeshi, Fujitsu Limited
Kawasaki-shi, Kanagawa 211-8588 (JP)

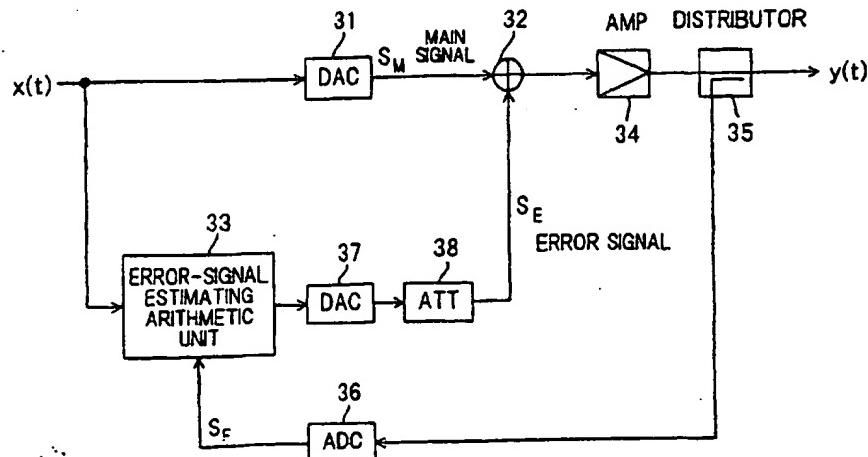
(74) Representative: HOFFMANN - EITLE
Patent- und Rechtsanwälte
Arabellastrasse 4
81925 München (DE)

(54) RADIO DEVICE WITH DISTORTION COMPENSATION

(57) In a radio apparatus which compensates for non-linear distortion of a transmission power amplifier, a distributor feeds back the output signal of the transmission power amplifier, an error-signal estimating arithmetic unit digitally estimates an error signal, which is ascribable to non-linear distortion of the power amplifier,

using a transmit signal and feedback signal, the transmit signal and the error signal are DA-converted by separate DA converters, and a combiner combines the output signals of the DA converters and inputs the combined signal to the transmission power amplifier to perform distortion compensation.

FIG. 1



EP 1 199 814 A1

Description**Technical Field**

- 5 [0001] This invention relates to a radio apparatus having a function which compensates for non-linear distortion of a transmission power amplifier.
- [0002] A power amplifier for amplifying a linear modulated signal used in wireless communications is required to have an amplifier with excellent linearity in order to suppress deterioration of transmission characteristics caused by spectrum characteristics and signal distortion. On the other hand, it is required in almost all applications that an amplifier 10 deliver a high power efficiently at all times. In general, linearity and efficiency of an amplifier are characteristics that run counter to each other and a variety of distortion compensation schemes have been proposed in order to reconcile the two.
- [0003] The field of next-generation mobile telephone systems (IMT-2000, etc.) based upon W-CDMA is one in which the present invention is particularly useful. With W-CDMA, code division multiplexing is used in direct-sequence spread-spectrum modulation and multiple-access for signal modulation. The transmitted signal has a wider band and a higher dynamic range in comparison with the narrow-band modulation and time division multiplexing schemes used heretofore in existing second-generation mobile telephones (PDC), etc. Accordingly, a power amplifier used in a W-CDMA apparatus is required to exhibit better linearity and higher efficiency than in the past.

Background Art

- [0004] Fig. 29 is a block diagram illustrating an example of a radio apparatus according to the prior art. A transmit-signal generator 1 transmits a serial digital data sequence and a serial/parallel (S/P) converter 2 divides the digital data sequence alternately one bit at a time to convert the data to two sequences, namely an in-phase component signal ("I signal": In-phase component) and a quadrature component signal ("Q signal": Quadrature component). A DA converter 3 converts the I and Q signals to respective ones of analog baseband signals and inputs these to a quadrature modulator 4. The latter multiplies the input I and Q signals (the transmit baseband signals) by a reference carrier wave and a signal that has been phase-shifted relative to the reference carrier by 90°, respectively, and sums the results of multiplication to thereby perform quadrature modulation and output the modulated signal. A frequency converter 5 mixes the quadrature-modulated signal and a local oscillation signal to thereby effect a frequency conversion, and a transmission power amplifier 6 power-amplifies the carrier output from the frequency converter 5. The amplified signal is released into the atmosphere from an antenna 7.
- [0005] In a transmitting apparatus of this kind, the input/output characteristic of the transmission power amplifier develops non-linearity, as indicated by the dashed line in Fig. 30(a). Owing to this non-linear characteristic, non-linear distortion occurs and the frequency spectrum in the vicinity of transmission frequency f_0 develops rising side lobes as indicated by the dashed lines in Fig. 30(b). This leads to leakage and interference between neighboring channels. For this reason, various distortion compensating techniques have been proposed, one of which is a predistorter (an distortion compensating device). A predistorter adds a characteristic that is the inverse of the distortion of a transmission power amplifier onto an input signal in advance, whereby the transmission power amplifier outputs the desired distortion-free signal.
- [0006] Fig. 31 is a block diagram of a radio apparatus having a non-linear distortion compensating function, which uses a digital Cartesian scheme, as a prior-art example of a predistorter. Digital data sent from the transmit-signal generator 1 is converted to two signal sequences, namely an I signal v_i and a Q signal v_q , in the S/P converter 2, and these signals enter a predistorter 8. The predistorter 8 reads distortion compensation values $\Delta v_i(n)$, $\Delta v_q(n)$, which correspond to the input baseband signals v_i , v_q , out of distortion compensation tables 8a, 8b, adds these compensation values to the signals v_i , v_q and inputs the results to the DA converter 3. The latter converts the entered I signal v_i and Q signal v_q to analog baseband signals and inputs these signals to the quadrature modulator 4. The latter multiplies the input I and Q signals by a reference carrier wave and a signal that has been phase-shifted relative to the reference carrier by 90°, respectively, and sums the results of multiplication to thereby perform quadrature modulation and output the modulated signal. The frequency converter 5 mixes the quadrature-modulated signal and a local oscillation signal to thereby effect a frequency conversion, and the transmission power amplifier 6 power-amplifies the carrier output from the frequency converter 5. The amplified signal is released into the atmosphere from the antenna 7. Part of the transmit signal is input to a frequency converter 10 via a directional coupler 9, whereby the signal undergoes a frequency conversion and is input to a quadrature detector 11.
- [0007] The quadrature detector 11 multiplies the input signal by a reference carrier wave and a signal that has been phase-shifted relative to the reference carrier by 90°, reproduces baseband signals v'_i , v'_q on the transmitting side and applies these signals to an AD converter 12. The latter converts the applied I and Q signals to digital data and inputs the digital data to a distortion compensator 8. At this time a phase shifter 13 applies a phase adjustment in such a

manner that the phases of the demodulated baseband signals v_i' , v_q' will coincide with the phases of the input signals v_i , v_q . The AD demodulator 12 applies an AD conversion to the demodulated baseband signals v_i' , v_q' obtained by quadrature detection and inputs the resulting signals to the predistorter 8. The latter compares the demodulated baseband signals v_i' , v_q' and the input baseband signals v_i , v_q , updates the compensation values in the distortion compensation tables 8a, 8b based upon errors between the signals and stores updated distortion compensation values $\Delta v_i(n+1)$, $\Delta v_q(n+1)$ in the memories 8a, 8b. The operation described above is subsequently repeated.

[0008] With the digital Cartesian scheme described above, predistortion is carried out by obtaining distortion of the transmission power amplifier as an error along each axis of a rectangular coordinate system and adding characteristics that are the inverse of these errors to the respective axial components.

[0009] Fig. 32 is a prior-art example of distortion compensation based upon a feed-forward (FF) scheme. With the FF scheme, part of a signal that has been amplified by a main amplifier (transmission power amplifier) 6 is branched by a directional coupler 9, and an arithmetic unit 15 calculates the difference between the branched part of the signal and a signal obtained by subjecting the input signal to a delay adjustment and level adjustment. The difference signal is a non-linear distortion component produced by the main amplifier 6. The difference signal is amplified by a linear auxiliary amplifier 16, and a combiner 18 combines, 180° out of phase, the output of the auxiliary amplifier and a signal that is result of delaying the main amplifier output by a delay line 17. As a result, distortion compensation is achieved by canceling out the distortion components.

-Problems of the prior art

[0010] With the conventional predistorter, the signal that has undergone predistortion is required to have a wide dynamic range in comparison with the dynamic range of the original signal in order to compensate for amplitude distortion of the amplifier (the power transmission amplifier). This means that a higher bit precision is required for the DA converter that subjects the predistortion signal to a DA conversion. In the case of a power amplifier used in W-CDMA in particular, the original signal is a code-multiplexed signal whose amplitude exhibits a large fluctuation and, moreover, is a wide-band signal owing to direct-sequence spread-spectrum modulation. With the conventional predistortion scheme, therefore, the DA converter requires a high bit precision and, at the same time, a high conversion speed. If such requirements are not met, a problem that results is deterioration of the distortion compensation characteristic.

[0011] Further, in predistortion of a power amplifier used in multicarrier W-CDMA, in which multiple carriers undergo common amplification, the DA converter is required to have even higher speed and higher bit precision capabilities. When application to W-CDMA devices currently developed is considered, a problem encountered is that the performance of currently existing DA converters cannot satisfy the requirements of high speed and high bit precision.

[0012] The aforesaid problems arise not only with regard to DA converters but hold true also for AD converters that sample a feedback signal for the purpose of updating distortion compensation coefficients.

[0013] Further, in a radio apparatus having a predistorter that compensates for amplifier distortion as a function of input power, the quadrature modulator and quadrature demodulator are implemented by analog circuits. A problem encountered is that amplifier-distortion estimation error grows owing to imperfections with these quadrature modulator/demodulators and a satisfactory distortion compensation characteristic is not obtained.

[0014] With the FF scheme, a problem that arises is that efficiency of the overall distortion compensating device declines because it is necessary to use a low-efficiency auxiliary amplifier that requires a high degree of linearity and because the delay lines and coupler are lossy.

[0015] Accordingly, an object of the present invention is to provide a radio apparatus that makes it possible to compensate for distortion of a transmission power amplifier by predistortion even though a DA converter and an AD converter are not required to have high speed and a high bit precision.

[0016] Another object of the present invention is to provide a radio apparatus using a digital quadrature modulator and digital quadrature demodulator to eliminate the imperfections of analog quadrature modulator/demodulators, whereby a satisfactory distortion compensation characteristic is obtained.

[0017] Another object of the present invention is to provide a radio apparatus having a highly efficient distortion compensation device without use of an auxiliary amplifier or delay lines.

50

Disclosure of the Invention

[0018] In a radio apparatus according to the present invention, a transmit signal (main signal) and a distortion component (error signal) added onto the main signal are each subjected to a DA conversion independently, after which the converted signals are combined and input to a transmission power amplifier. If this arrangement is adopted, the amplitude of the error signal will be small with respect to the amplitude of a predistortion signal obtained by adding a characteristic that is the inverse of amplitude distortion to the main signal. As a result, it is possible to lower the bit precision of a DA converter, which outputs only the error signal. Further, a DA converter that outputs only the main

signal need not have a wide dynamic range and the bit precision of this DA converter can be lowered as well.

[0019] Further, in a case where compensation is applied to non-linear distortion of a transmission power amplifier that amplifies and transmits a multicarrier signal carrying a plurality of transmit signals, a signal obtained by DA-converting an error signal is combined with a frequency-multiplexed signal obtained by subjecting DA-converted signals of respective ones of transmit signals to a frequency-shift operation decided by carrier spacing and multiplexing the frequency-shifted signals, and the combined signal is input to the transmission power amplifier. If this arrangement is adopted, each of the transmit signals and the error signal are DA-converted independently and combined. As a result, neither of the DA converters need have a wide dynamic range and, hence, bit precision can be suppressed.

[0020] In a radio apparatus according to the present invention, predistortion processing, in which distortion compensation coefficients are read out of a distortion compensation coefficient table and a transmit signal is subjected to distortion compensation using the distortion compensation coefficients, and coefficient update processing, in which the distortion compensation coefficient table is updated using a feedback value (amplifier output signal) that has been sampled by an AD converter, are executed separately in terms of time. By thus executing the updating of distortion compensation coefficients and predistortion processing separately in terms of time, a real-time feedback loop is not formed. As a result, sampled values that are continuous in time are not required as values sampled by the AD converter, thus making it possible to mitigate the requirement that the AD converter have a high speed. Further, since distortion compensation is performed by predistortion processing, there is no need for an auxiliary amplifier and delay lines, which were an impediment to an improvement in efficiency with the FF scheme. This makes it possible to raise the overall efficiency the transmission power amplifier that undergoes distortion-compensation.

[0021] Further, in a radio apparatus according to the present invention, a wide-band sample-and-hold circuit is provided on the input side of an AD converter that samples a feedback value. If such a wide-band sample-and-hold circuit is connected to the input of an AD converter and a wide-band signal whose spectrum has spread owing to non-linear distortion is sampled by this circuit, then it will be possible to perform an AD conversion at a sampling rate lower than the Nyquist rate. In other words, though it is necessary that a sampled band be widened enough (beyond the Nyquist rate) to enable observation of the distorted signal, the sampling rate (the number of samples per unit time) can be set independently of the Nyquist rate and the requirement that the AD converter have a high speed can be mitigated.

[0022] In a radio apparatus according to the present invention, a quadrature modulator and a quadrature demodulator are implemented by digital operations. Adopting a digital quadrature modulator/demodulator makes it possible to reduce the error of the quadrature modulator/demodulator to less than 1 LSB of DA and AD converters. This makes it possible to eliminate deterioration of distortion compensation characteristics caused by imperfections in a quadrature modulator/demodulator.

Brief Description of the Drawings

[0023]

- Fig. 1 shows a radio apparatus according to a first embodiment of the present invention;
- Fig. 2 shows an embodiment of an error-signal estimating arithmetic unit (Cartesian scheme);
- Fig. 3 shows an embodiment of an error-signal estimating arithmetic unit (polar-loop scheme);
- Fig. 4 shows an embodiment of an error-signal estimating arithmetic unit (scheme based upon an LMS algorithm);
- Fig. 5 shows an embodiment of an error-signal estimating arithmetic unit (example in which a past transmit signal value is taken into account);
- Fig. 6 shows a second embodiment for a case where a transmit signal is processed upon being converted to quadrature signals (use of analog quadrature modulator/demodulator);
- Fig. 7 shows a third embodiment for a case where a transmit signal is processed upon being converted to quadrature signals (use of digital quadrature modulator/demodulator);
- Fig. 8 is a diagram showing the principles of a digital quadrature modulator;
- Fig. 9 is a diagram showing the principles of a digital quadrature demodulator;
- Fig. 10 shows a radio apparatus according to a fourth embodiment of the present invention;
- Fig. 11 is a diagram showing the structure of an error-signal estimating arithmetic unit that applies a delay adjustment;
- Fig. 12 shows a radio apparatus according to a fifth embodiment of the present invention;
- Fig. 13 is a diagram showing the structure of a radio apparatus according to a sixth embodiment of the present invention, this embodiment being for a case where multiple transmit signals are transmitted using a multicarrier signal;
- Fig. 14 is a diagram useful in describing a frequency conversion;
- Fig. 15 shows a seventh embodiment for a case where a transmit signal is processed upon being converted to quadrature signals (use of analog quadrature modulator/demodulator);

[0034] Here x , y , f , h , u , e represent complex numbers and * signifies a complex conjugate. The signal $u(t)$ approximates $[(h_{n-1}(p) \cdot h^*_{n-1}(p)) = 1]$ if it is assumed that amplitude distortion of the amplifier is not very large.

[0035] By executing the processing set forth above, the distortion compensation coefficient $h(p)$ is updated in accordance with Equation (1) so as to minimize the difference $e(t)$ between the transmit signal $x(t)$ and the feedback signal $y(t)$, and the coefficient eventually converges to the optimum distortion compensation coefficient so that compensation is made for the distortion in the transmission power amplifier.

[0036] Fig. 5 is a fourth embodiment of the error-signal estimating arithmetic unit. This is an example using an adaptive predistorter, in which components identical with those of the embodiment of Fig. 4 are designated by like reference characters. This embodiment differs in that (1) distortion compensation coefficients are stored and updated in the distortion compensation coefficient storage unit 33q in correspondence with combinations of present momentary power $P = |x(t)|^2$ and a function $g(x)$ of present and past inputs, and (2) an arithmetic unit 33x for calculating the function $g(x)$ is provided. Fig. 5 illustrates an example in which a difference Δp between present power and previous power is taken as the function $g(x)$ [$\Delta p = |x(t)|^2 - |x(t-1)|^2$].

[0037] The predistorter of Fig. 5 treats the amplifier as a distortion transmission path having a memory in order to compensate for frequency asymmetric distortion of the amplifier and performs predistortion by estimating this distortion using the LMS adaptive algorithm and adding a characteristic that is the inverse of this distortion to a transmit signal by complex multiplication. In order to compensate for distortion that has been influenced by past input amplitude, distortion compensation coefficients are stored and updated as a table regarding the two dimensions of present momentary power $P = |x(t)|^2$ and the function $g(x)$ ($= \Delta p$) of present and past inputs.

[0038] The error signal $v_{err}(t) = h \cdot x(t) - x(t)$ is obtained by subtracting the transmit signal $x(t)$ from the transmit signal $h_{n-1} \cdot x(t)$, which has undergone distortion compensation, using the adapting predistorter of this embodiment.

(B) Second Embodiment

[0039] Fig. 6 shows a second embodiment for a case where the transmit signal $x(t)$ is processed upon being converted to quadrature signals. Components identical with those of the first embodiment of Fig. 1 are designated by like reference characters. The second embodiment differs from the first embodiment in that the transmit signal, error signal and feedback signal are calculated in an equivalent baseband system (complex coordinate system). To achieve this, an S/P converter 41 for dividing the transmit signal $x(t)$ alternately one bit at a time to convert the signal to quadrature signals I and Q signals), quadrature modulators 42, 43 and a quadrature demodulator 44 are provided. Further, DA converters 31a, 31b are provided as the DA converter 31 for DA-converting the components of the quadrature signals, DA converters 37a, 37b are provided as the DA converter 37 for DA-converting the components of the error signal, and AD converters 36a, 36b are provided as the AD converter 36 for AD-converting the in-phase and quadrature components of the feedback signal.

[0040] The S/P converter 41 converts the transmit signal $x(t)$ to quadrature signals and the DA converters 31a, 31b convert the quadrature-signal components to analog signals and input the analog signals to the quadrature modulator 42. The latter generates the main signal S_M by applying quadrature modulation to the in-phase component and quadrature component (I and Q signals). Input from the DA converters 31a, 31b. The combiner 32 combines the main signal S_M with the error signal S_E , which is output from the error-signal estimating arithmetic unit 33, and inputs the combined signal to the power amplifier (amp) 34. Part of the amplifier output is branched by the distributor 35, such as the directional coupler, and enters the quadrature demodulator 44. The latter reconstructs the baseband signals on the transmit side by applying quadrature demodulation to the input signal and inputs the I, Q signals to the AD converters 36a, 36b. These AD converters subject the I, Q signals to an AD conversion and input the results to the error-signal estimating arithmetic unit 33 as the feedback signal $y(t)$.

[0041] The error-signal estimating arithmetic unit 33 uses the transmit signal $x(t)$ and the feedback signal $y(t)$ to calculate an error signal ascribable to non-linear distortion of the amplifier. The DA converters 37a, 37b subject the in-phase component and quadrature component, respectively, of the obtained error signal to a DA conversion and input the results to the quadrature modulator 43. The latter generates the error signal S_E by applying quadrature modulation to the in-phase component and quadrature component (I and Q signals) that enter from the DA converters 37a, 37b.

[0042] It should be noted that it is also possible to adopt an arrangement in which the combined signal output from the combiner 32 is input to the amplifier 34 after being frequency-converted to an RF signal (IF → RF) and the amplifier output signal from the distributor 35 is input to the AD converter 36 after being frequency-converted to an IF signal (RF → IF).

[0043] Thus, the amplifier input signal is a signal obtained by adding on a characteristic that is the inverse of the non-linear distortion of the amplifier (a signal that has been subjected to predistortion), and therefore a linear amplified output signal is obtained at the amplifier output.

(C) Third Embodiment

[0044] Fig. 7 shows a third embodiment for a case where the transmit signal is processed upon being converted to quadrature signals. Components identical with those of the first embodiment of Fig. 1 are designated by like reference characters. The third embodiment differs from the first embodiment in that the transmit signal, error signal and feedback signal are calculated in an equivalent baseband system (complex coordinate system), and in that there are provided the S/P converter 41 for dividing the transmit signal $x(t)$ alternately one bit at a time to convert the signal to quadrature signals (I and Q signals), digital quadrature modulators 45, 46 and a digital quadrature demodulator 47.

[0045] The S/P converter 41 converts the transmit signal $x(t)$ to quadrature signals, the digital quadrature modulator 45 applies quadrature modulation to the in-phase component and quadrature component (I and Q signals) input from the S/P converter, and the DA converter 31 generates the main signal S_M by converting the digital quadrature-modulated signal to an analog signal. The combiner 32 combines the main signal S_M with the error signal S_E output from the error-signal estimating arithmetic unit 33 and inputs the combined signal to the power amplifier (amp) 34. Part of the amplifier output is branched by the distributor 35, such as the directional coupler, and enters the digital quadrature demodulator 47. The latter reconstructs the baseband signals on the transmit side by applying quadrature demodulation to the input signal and inputs the in-phase component and quadrature component to the error-signal estimating arithmetic unit 33 as the feedback signal $y(t)$.

[0046] The error-signal estimating arithmetic unit 33 uses the transmit signal $x(t)$ and the feedback signal $y(t)$ to calculate an error signal ascribable to non-linear distortion of the amplifier. The digital quadrature modulator 46 applies quadrature modulation to the input in-phase component and quadrature component (I and Q signals), and the DA converter 37 generates the error signal S_E by converting the digital quadrature-modulated signal (error signal) to an analog signal. The attenuator 38 adjusts the level of the error signal and then the combiner 32 combines the main signal S_M and the error signal S_E and inputs the combined signal to the amplifier.

[0047] It should be noted that it is also possible to adopt an arrangement in which the combined signal output from the combiner 32 is input to the amplifier 34 after being frequency-converted to an RF signal (IF → RF) and the amplifier output signal from the distributor 35 is input to the AD converter 36 after being frequency-converted to an IF signal (RF → IF).

[0048] Thus, the amplifier input signal is a signal obtained by adding on a characteristic that is the inverse of the non-linear distortion of the amplifier (a signal that has been subjected to predistortion), and therefore a linear amplified output signal is obtained at the amplifier output.

[0049] Fig. 8 shows an embodiment of a digital quadrature modulator. A sign add-on unit 45a adds a sign onto an in-phase component v_i , and a sign add-on unit 45b adds a sign onto a quadrature component v_q . A selector 45c selects baseband signals in accordance with the sequence $v_i(t)$, $-v_q(t+Ts)$, $-v_i(t+2Ts)$, $v_q(t+3Ts)$ (where Ts represents the sampling period), etc., and inputs the baseband signal to the DA converter 31. The latter converts the input signal to an analog signal and outputs the analog signal as the main signal S_M . Frequency f_{IF} of the output modulated signal thus obtained and sampling frequency (the changeover frequency of the selector) f_{sample} of the DA converter 31 are related as indicated by the following equation:

$$f_{sample} = 4 \times f_{IF} \quad (2)$$

Digital quadrature modulation is thus carried out to generate the modulated signal.

[0050] Fig. 9 shows an embodiment of a digital quadrature demodulator. A receive IF signal (or RF signal) is sampled by the AD converter 36. Quadrature demodulation is performed by selecting the intermediate frequency f_{IF} and f_{sample} so as to satisfy the requirement indicated by the following equation:

$$f_{sample} = 4 \times f_{IF}/(4m+1) \quad (3)$$

[0051] where m represents a natural number. If the in-phase component and quadrature component of a sampled value obtained in accordance with the above requirement are v_i and v_q , respectively, then a selector 47a outputs the input signal in accordance with the sequence $v_i(t)$, $-v_q(t+Ts)$, $-v_i(t+2Ts)$, $v_q(t+3Ts)$, etc. That is, the selector 47a divides the output sample sequence into even-numbered and odd-numbered samples, inputs the even-numbered samples to a sign reversing unit 47b and inputs the odd-numbered samples to a sign reversing unit 47c, and the sign reversing units 47b, 47c alternately reverse the signs of their input signals, thereby generating quadrature demodulated results v_i , v_q . Here v_i , v_q are the in-phase and quadrature components, respectively, and are obtained as sample sequences offset from each other in terms of sampling time. Accordingly, sample values of the desired timing are found by interpolation

and filtering processing. Digital quadrature detection is thus carried out to obtain the equivalent baseband signal (complex signal).

(D) Fourth Embodiment

- 5 [0051] Fig. 10 is a diagram showing the structure of a fourth embodiment of the present invention, in which components identical with those of the second embodiment of Fig. 6 are designated by like reference characters. The fourth embodiment differs from the second embodiment in that sample-and-hold circuits 48a, 48b for sampling and holding the in-phase component and quadrature component output from the quadrature demodulator 44 are provided in front
10 of the AD converters 36a, 36b.
- [0052] The sampling clock f_{sample} of the AD converters 36a, 36b and a control signal f_{SH} of the sample-and-hold circuits 48a, 48b are supplied independently. The sampling band is decided by the pulse width of the control signal f_{SH} , which controls the sampling rate of the sample-and-hold circuits 48a, 48b, and the sampling rate (number of samples per unit time) is decided by the sampling clock f_{sample} of the AD converters.
- 15 [0053] The sample sequence obtained is input to the error-signal estimating arithmetic unit 33 as feedback values and is used to update the distortion compensation coefficients. As shown in Fig. 11, the error-signal estimating arithmetic unit 33 can have a structure that does not require the feedback values to be continuous in time. This makes it possible to perform downsampling in which the sampling rate is set to be lower than the Nyquist rate, which is decided by the sampling band. It should be noted that the error-signal estimating arithmetic unit 33 of Fig. 11 is obtained by adding a
20 delay circuit DLY to the arrangement of Fig. 4.
- [0054] The sample-and-hold circuits 48a, 48b sample and hold the in-phase component and quadrature component, which is output from the quadrature demodulator 44, in accordance with the control signal f_{SH} , and the AD converters 36a, 36b convert the held signals to digital signals in accordance with the sampling clock f_{sample} , thereby obtaining the feedback values. The sampling timing of the sample-and-hold circuits 48a, 48b is decided by the band characteristic
25 of the entered distorted signal sampled, and the hold timing is decided by the conversion time necessary to subject the held signal to the AD conversion. Further, the rate of the digital signal fed back to the error-signal estimating arithmetic unit 33 is a rate made to conform to the AD conversion rate.
- [0055] The error-signal estimating arithmetic unit 33 delays the reference signal (transmit signal) by the delay line DLY, thereby obtaining a reference signal whose time corresponds to that of the feedback signal, calculates a distortion
30 compensation coefficient in accordance with the LMS adaptive algorithm in such a manner that the difference between the delayed reference signal and feedback signal will become zero, and stores the above-mentioned distortion compensation coefficient at an address of the distortion compensation coefficient storage unit 33q indicated by the delayed power value, thereby achieving updating. The updating of the distortion compensation coefficient at this time is carried out at a rate that conforms to the AD conversion rate. Meanwhile, multiplication (predistortion) of the transmit signal
35 by the distortion compensation coefficient is performed at the sampling rate of the transmit signal using a distortion compensation coefficient that has been stored at an address of the distortion compensation coefficient storage unit 33q that corresponds to the undelayed transmit signal. More specifically, predistortion and updating of the distortion compensation coefficient are executed independently using a dual-port RAM or the like.
- [0056] In accordance with the fourth embodiment, effective feedback values can be sampled under the constraint of
40 device performance in distortion compensation of W-CDMA, which requires a wide band and large dynamic range, by combining, e.g., wide-band sample-and-hold circuits and high-precision AD converters.

(E) Fifth Embodiment

- 45 [0057] Fig. 12 is a diagram showing the structure of a fifth embodiment, in which components identical with those of the third embodiment of Fig. 7 are designated by like reference characters. This embodiment differs from the third embodiment in that a sample-and-hold circuit 49 for sampling and holding the output signal of the amplifier 34 is provided in front of the AD converter 36.
- [0058] The sample-and-hold circuit 49 samples and holds the IF signal (or RF signal) in accordance with the control
50 signal f_{SH} , the AD converter 36 converts the held signal to a digital signal in accordance with the sampling clock f_{sample} , and the digital quadrature demodulator 47 applies quadrature demodulation processing to this digital signal digitally to generate the in-phase component and quadrature component of the feedback signal, and inputs these signals to the error-signal estimating arithmetic unit 33. The relationship between the sampling band and the sampling rate and the operation of the error-signal estimating arithmetic unit are similar to those of the fourth embodiment.
- 55 [0059] In accordance with the fifth embodiment, effective feedback values can be sampled under the constraint of device performance in distortion compensation of W-CDMA, which requires a wide band and large dynamic range, by combining, a wide-band sample-and-hold circuit and a high-precision AD converters.

(E) Sixth Embodiment

[0060] Fig. 13 is a diagram showing the structure of a radio apparatus according to a sixth embodiment of the present invention, this embodiment being for a case where multiple transmit signals are transmitted using a multicarrier signal.

5 This illustrates an example for a case where four frequencies are multiplexed and transmitted. Components identical with those of the first embodiment are designated by like reference characters.

[0061] Transmit signals $x_1(t)$, $x_2(t)$, $x_3(t)$ and $x_4(t)$ of respective carrier signals are converted to analog signals by independent DA converters $51_1 \sim 51_4$, respectively, the analog signals are frequency-converted to desired carrier frequencies f_1, f_2, f_3, f_4 by frequency converters $53_1 \sim 53_4$ after passage through filters $52_1 \sim 52_4$ [see (a) of Fig. 14], and the signals are frequency-multiplexed by a combiner 54.

[0062] The frequency-multiplexed (main signal) S_M obtained is combined in the combiner 32 with the error signal S_E output from the error-signal estimating arithmetic unit 33, and the combined signal is input to the power amplifier (amp) 34. Part of the amplifier output is branched by the distributor 35, such as the directional coupler, and is frequency-converted to a frequency-multiplexed signal of frequencies $f_1-f_0, f_2-f_0, f_3-f_0, f_4-f_0$ by a frequency converter 55. This signal is AD-converted by the AD converter 36 after passage through a filter 56 and becomes the feedback signal S_F .

[0063] Meanwhile, the digital values of the transmit signals $x_1(t), x_2(t), x_3(t), x_4(t)$ are multiplied by $\exp(j\omega_1 t), \exp(j\omega_2 t), \exp(j\omega_3 t), \exp(j\omega_4 t)$ ($\omega_n = 2\pi f_n$), respectively, by frequency shifters $57_1 \sim 57_4$, respectively, to effect a frequency shift to frequencies f_1, f_2, f_3, f_4 , after which these frequencies are frequency-multiplexed by a combiner 58. This digital frequency-multiplexed signal is a signal equivalent to the main signal S_M obtained by combining the above-mentioned individual carrier signals in analog fashion. A frequency shifter 59 subsequently multiplies this digital frequency-multiplexed signal by $\exp(-j\omega_0 t)$ to effect a conversion to the frequency multiplexed signal of frequencies $f_1-f_0, f_2-f_0, f_3-f_0, f_4-f_0$ [see (b) of Fig. 14] and inputs this signal to the error-signal estimating arithmetic unit 33 as a reference signal S_R .

[0064] An arrangement can also be adopted in which the frequency shifter 59 is deleted and multiplication by $\exp[j(\omega_1-\omega_0)t], \exp[j(\omega_2-\omega_0)t], \exp[j(\omega_3-\omega_0)t], \exp[j(\omega_4-\omega_0)t]$ is performed by the frequency shifters $57_1 \sim 57_4$. This holds true also for embodiments below. Further, in a case where a frequency shift of f_0 is not performed by the frequency converter 55, the frequency shifter 59 and a frequency converter 61, described later, will be unnecessary.

[0065] The error-signal estimating arithmetic unit 33 uses the reference signal S_R and the feedback signal S_F to calculate an error signal ascribable to non-linear distortion of the amplifier. The DA converter 37 DA-converts the obtained error signal and inputs the analog signal to the frequency converter 61 via a filter 60. The frequency converter 61 multiplies the error signal by a signal of frequency f_0 to thereby up-convert the error signal frequency. After the signal has its level adjusted by the attenuator, it is combined with the main signal. The attenuator 38 adjusts the level of the error signal and then the combiner 32 combines the main signal S_M and the error signal S_E and inputs the combined signal to the amplifier. Thus there is obtained a signal that is the result of adding a characteristic that is the inverse of the non-linear distortion of the amplifier to the frequency-multiplexed signal (main signal).

35

(G) Seventh Embodiment

[0066] Fig. 15 shows a seventh embodiment for a case where the transmit signals are processed upon being converted to quadrature signals. Components identical with those of the sixth embodiment of Fig. 13 are designated by like reference characters. The seventh embodiment differs from the sixth embodiment in that the transmit signals, error signal and feedback signal are calculated in an equivalent baseband system (complex coordinate system). To accomplish this, there are provided S/P converters $71_1 \sim 71_4$ for converting the transmit signals $x_1(t) \sim x_4(t)$ to quadrature signals (I and Q signals), quadrature modulators $72_1 \sim 72_4$, 73 and a quadrature demodulator 74. Further, DA converters $51_{11}, 51_{12} \sim 51_{41}, 51_{42}$ for DA-converting each of the in-phase and quadrature components of the transmit signals are provided as the DA converters $51_1 \sim 51_4$, DA converters 37a, 37b for DA-converting the in-phase and quadrature components of the error signal are provided as the DA converter 37, and the AD converters 36a, 36b for AD-converting the in-phase and quadrature components of the feedback signal are provided as the AD converter 36.

[0067] The S/P converters $71_1 \sim 71_4$ convert the transmit signals $x_1(t) \sim x_4(t)$ to quadrature signals, and the DA converters $51_{11}, 51_{12} \sim 51_{41}, 51_{42}$ convert the in-phase and quadrature components of each of the quadrature signals to analog signals and input the analog signals to the quadrature modulators $72_1 \sim 72_4$. The latter apply quadrature modulation to the in-phase and quadrature components (I and Q signals) that enter from the corresponding DA converters $51_{11}, 51_{12} \sim 51_{41}, 51_{42}$, the frequency converters $53_1 \sim 53_4$ up-convert the frequencies of the quadrature-modulated signals to the desired carrier frequencies f_1, f_2, f_3, f_4 , and the combiner 54 performs frequency multiplexing to generate the main signal S_M .

[0068] The combiner 32 combines the main signal S_M with the error signal S_E output from the error-signal estimating arithmetic unit 33 and inputs the combined signal to the power amplifier (amp) 34. The distributor 35 branches part of the amplifier output and the frequency converter 55 performs a down-conversion to a frequency-multiplexed signal of frequencies $f_1-f_0, f_2-f_0, f_3-f_0, f_4-f_0$ and inputs this signal to the quadrature demodulator 74 via the filter 56. The quadrature

demodulator 74 subjects the input signal to quadrature demodulation processing to reconstruct the baseband signals on the transmit side, the I, Q signals are input to the AD converters 36a, 36b and these AD converters subject the I, Q signals to an AD conversion and input the results to the error-signal estimating arithmetic unit 33 as the feedback signal.

- 5 [0069] Meanwhile, quadrature signals obtained by subjecting the transmit signals $x_1(t)$, $x_2(t)$, $x_3(t)$, $x_4(t)$ to a quadrature conversion are multiplied by $\exp(j\omega_1 t)$, $\exp(j\omega_2 t)$, $\exp(j\omega_3 t)$, $\exp(j\omega_4 t)$ ($\omega_n = 2\pi f_n$), respectively, by the frequency shifters 57₁ ~ 57₄, respectively, to effect a frequency shift to frequencies f_1 , f_2 , f_3 , f_4 , after which these frequencies are frequency-multiplexed by the combiner 58. The frequency shifter 59 subsequently multiplies this digital frequency-multiplexed signal by $\exp(-j\omega_0 t)$ to effect a conversion to the frequency multiplexed signal of frequencies f_1-f_0 , f_2-f_0 , f_3-f_0 , f_4-f_0 and inputs this signal to the error-signal estimating arithmetic unit 33 as the reference signal S_R .
- 10 [0070] The error-signal estimating arithmetic unit 33 uses the reference signal and the feedback signal to calculate an error signal ascribable to non-linear distortion of the amplifier. The DA converters 37a, 37b DA-convert the in-phase and quadrature components of the obtained error signal and input the analog signals to the quadrature modulator 73 via filters 60a, 60b. The quadrature modulator 73 subjects the input signals to quadrature modulation and inputs the modulated signal to the frequency converter 61. The latter multiplies the error signal by the signal of frequency f_0 to up-convert the error signal frequency. The attenuator 38 adjusts the level of the error signal and then the combiner 32 combines the level-adjusted error signal with the main signal and inputs the combined signal to the amplifier. Thus there is obtained a frequency-multiplexed signal that is the result of adding on a characteristic that is the inverse of the non-linear distortion of the amplifier.

20 (H) Eighth Embodiment

[0071] Fig. 16 shows an eighth embodiment for a case where the transmit signals are processed upon being converted to quadrature signals. Components identical with those of the sixth embodiment of Fig. 13 are designated by like reference characters. The eighth embodiment differs from the sixth embodiment in that the transmit signals, error signal and feedback signal are calculated in an equivalent baseband system (complex coordinate system). The S/P converters 71₁ ~ 71₄ are provided and so are digital quadrature modulators 75₁ ~ 75₄, 76 and a digital quadrature demodulator 77.

[0072] The S/P converters 71₁ ~ 71₄ convert the transmit signals $x_1(t)$, $x_2(t)$, $x_3(t)$, $x_4(t)$ to quadrature signals (I and Q signals), the digital quadrature modulators 75₁ ~ 75₄ apply digital quadrature modulation to the in-phase and quadrature components (I and Q signals) of each of the quadrature signals, and the DA converters 51₁ ~ 51₄ convert the digital quadrature-modulated signals to analog signals and input the analog signals to the frequency converters 53₁ ~ 53₄ via the filters. The frequency converters 53₁ ~ 53₄ up-convert the frequencies of the quadrature-modulated signals to the desired carrier frequencies f_1 , f_2 , f_3 , f_4 and the combiner 54 performs frequency multiplexing to generate the main signal S_M .

[0073] The combiner 32 combines the main signal S_M with the error signal S_E output from the error-signal estimating arithmetic unit 33 and inputs the combined signal to the power amplifier (amp) 34. The distributor 35 branches part of the amplifier output and the frequency converter 55 performs a down-conversion to a frequency-multiplexed signal of frequencies f_1-f_0 , f_2-f_0 , f_3-f_0 , f_4-f_0 and inputs this signal to the AD converter 36 the filter 56. The AD converter 36 converts the input signal to a digital signal and inputs the digital signal to the digital quadrature demodulator 47. The latter subjects the input signal to quadrature demodulation processing to reconstruct the baseband signals on the transmit side, and the in-phase and quadrature components are input to the error-signal estimating arithmetic unit 33 as the feedback signal.

[0074] Meanwhile, quadrature signals obtained by subjecting the transmit signals $x_1(t)$, $x_2(t)$, $x_3(t)$, $x_4(t)$ to a quadrature conversion are multiplied by $\exp(j\omega_1 t)$, $\exp(j\omega_2 t)$, $\exp(j\omega_3 t)$, $\exp(j\omega_4 t)$ ($\omega_n = 2\pi f_n$), respectively, by the frequency shifters 57₁ ~ 57₄, respectively, to effect a frequency shift to frequencies f_1 , f_2 , f_3 , f_4 , after which these frequencies are frequency-multiplexed by the combiner 58. The frequency shifter 59 subsequently multiplies this digital frequency-multiplexed signal by $\exp(-j\omega_0 t)$ to effect a conversion to the frequency multiplexed signal of frequencies f_1-f_0 , f_2-f_0 , f_3-f_0 , f_4-f_0 and inputs this signal to the error-signal estimating arithmetic unit 33 as the reference signal S_R .

[0075] The error-signal estimating arithmetic unit 33 uses the reference signal and the feedback signal to calculate an error signal ascribable to non-linear distortion of the amplifier and inputs the in-phase component and quadrature component of this signal to the transmit-data processing unit 76. The latter applies quadrature modulation to the input in-phase and quadrature components (I and Q signals), and the DA converter 37 converts the digital quadrature-modulated signal (error signal) to an analog signal and inputs the modulated signal to the frequency converter 61 via the filter 60. The frequency converter 61 multiplies the error signal by the signal of frequency f_0 to up-convert the frequency. The attenuator 38 adjusts the level of the error signal and the combiner 32 combines the level-adjusted error signal with the main signal and inputs the combined signal to the amplifier. Thus there is obtained a frequency-multiplexed signal that is the result of adding on a characteristic that is the inverse of the non-linear distortion of the

amplifier.

(I) Ninth Embodiment

- 5 [0076] Fig. 17 is a diagram showing the structure of a ninth embodiment of the present invention, in which components identical with those of the seventh embodiment of Fig. 15 are designated by like reference characters. This embodiment differs from the seventh embodiment in that sample-and-hold circuits 78a, 78b for sampling and holding the in-phase component and quadrature component output from the quadrature demodulator 74 are provided in front of the AD converters 36a, 36b. The operation of the sample-and-hold circuits 78a, 78b, AD converters 36a, 36b and error-signal estimating arithmetic unit 33 is identical with that of the fourth embodiment of Fig. 10 and the same effects are obtained.

(J) Tenth Embodiment

- 15 [0077] Fig. 18 is a diagram showing the structure of a tenth embodiment of the present invention, in which components identical with those of the eighth embodiment of Fig. 16 are designated by like reference characters. This embodiment differs from the eighth embodiment in that a sample-and-hold circuit 79 for sampling and holding the output signal of the amplifier 34 is provided in front of the AD converter 36. The operation of the sample-and-hold circuit 79, AD converter 36 and error-signal estimating arithmetic unit 33 is identical with that of the fifth embodiment of Fig. 13 and the same effects are obtained.

- 20 (K) 11th Embodiment

- [0078] Fig. 19 is a diagram showing the structure of a radio apparatus according to an 11th embodiment having a function for correcting the amplitude and phase of a reference signal. Components identical with those of the sixth embodiment of Fig. 13 are designated by like reference characters. This embodiment differs in that correction circuits 81₁ ~ 81₄ are provided instead of the frequency shifters 57₁ ~ 57₄ to correct the amplitude and phase of the reference signal in such a manner that the frequency-multiplexed signal (reference signal), which is output from the combiner 58, will agree with the main signal S_M output from the combiner 54. The correction circuits 81₁ ~ 81₄ compare, on a per-carrier basis, signals obtained through frequency conversion by the frequency converters 53₁ ~ 53₄ with signals obtained through frequency shifting of the transmit baseband signals x₁(t) ~ x₄(t) by digital processing, and exercise control in such a manner that the differences between these signals become zero, thereby making the reference signal coincide with the main signal.

- [0079] Fig. 20 is a diagram showing the structure of the correction circuit 81₁; the other correction circuits 81₂ ~ 81₄ are similarly constructed. An AD converter 81a converts the frequency-converted signal output from the frequency converter 53₁ to a digital signal, and a multiplier 81b initially multiplies the transmit signal x₁(t) by exp(jωt) to output a signal obtained by digitally shifting the frequency of the transmit signal x₁(t). A comparator 81c detects an amplitude difference v_d and a phase difference φ_d between these two input signals and obtains an error Δv = v_d · exp(jφ_d). An averaging circuit 81d averages the output of the comparator 81c to generate an average error Δv_{avr}, a complex-conjugate signal output unit 81e generates a complex-conjugate value Δv_{avr}^{*} of the average error Δv_{avr}, a multiplier 81f multiplies exp(jωt) by Δv_{avr}^{*}, and a multiplier 81 multiplies the transmit signal x₁(t) by Δv_{avr}^{*} · exp(jωt). By repeating the above-described control, the amplitude difference v_d and phase difference φ_d between the two signals input to the comparator 81c will be reduced to zero.

- [0080] Fig. 21 is a diagram showing the structure of a correction circuit applicable to the seventh embodiment of Fig. 15. Components identical with those of the correction circuit of Fig. 20 are designated by like reference characters. This circuit differs in that a quadrature demodulator 81g and AD converters 81h, 81i are provided instead of the AD converter 81a. The quadrature demodulator 81g applies quadrature demodulation processing to the output signal of the frequency converter 53₁, and the AD converters 81h, 81i convert the in-phase and quadrature components output from the quadrature demodulator to digital signals and input the digital signals to the comparator 81c. Meanwhile, the multiplier 81b outputs a signal obtained by digitally shifting the frequency of the baseband transmit signal x₁(t). The comparator 81c detects the amplitude difference v_d and the phase difference φ_d between these two input signals, and the correction circuit subsequently exercises control in such a manner that the difference between these signals becomes zero, in a manner similar to that of Fig. 20.

- [0081] Fig. 22 is a diagram showing the structure of a correction circuit applicable to the eighth embodiment of Fig. 16. Components identical with those of the correction circuit of Fig. 20 are designated by like reference characters. This circuit differs in that a digital quadrature demodulator 81j is provided on the output side of the AD converter 81a. The AD converter 81a converts the output signal of the frequency converter 53₁ to a digital signal, and the quadrature demodulator 81j applies quadrature demodulation processing digitally to the output signal of the signal of the AD converter and inputs the in-phase and quadrature components of the demodulated signal to the comparator 81. Meanwhile,

the multiplier 81b outputs a signal obtained by digitally shifting the frequency of the baseband transmit signal $x_1(t)$. The comparator 81c detects the amplitude difference v_d and the phase difference ϕ_d between these two input signals, and the correction circuit subsequently exercises control in such a manner that the difference between these signals becomes zero, in a manner similar to that of Fig. 20.

5

(L) 12th Embodiment

[0082] Fig. 23 is a diagram showing the structure of a radio apparatus according to an 12th embodiment of the present invention, in which components identical with those of the sixth embodiment of Fig. 13 are designated by like reference characters. This embodiment differs in that PLL circuits 84₀ ~ 84₄, which are synchronized to $\exp(j\omega_0t)$, $\exp(j\omega_1t) \sim \exp(j\omega_4t)$ generated when frequency is shifted digitally, are provided and supply local signals of frequencies $f_0, f_1 \sim f_4$ used when a frequency conversion is performed in analog fashion. In accordance with the 12th embodiment, the frequencies of an analog frequency-multiplexed signal and digital frequency-matched signal can be synchronized, thereby making it possible to raise the precision of distortion compensation.

15

(M) 13th Embodiment

[0083] Fig. 24 is a diagram showing the structure of a radio apparatus according to an 13th embodiment of the present invention, in which components identical with those of the sixth embodiment of Fig. 13 are designated by like reference characters. This embodiment differs in that DA converters 85₁ ~ 85₄ are provided and generate local signals of frequencies $f_0, f_1 \sim f_4$ by DA-converting $\exp(j\omega_1t) \sim \exp(j\omega_4t)$ generated when frequency is shifted digitally. In accordance with the 13th embodiment, the frequencies of an analog frequency-multiplexed signal and digital frequency-matched signal can be synchronized, thereby making it possible to raise the precision of distortion compensation. It should be noted that the local signal of frequency f_0 is generated by the PLL circuit 84₀ synchronized to $\exp(j\omega_0t)$ in accordance with the 12th embodiment.

25

(N) 14th Embodiment

[0084] Fig. 25 is a diagram showing the structure of a radio apparatus according to a 14th embodiment of the present invention. This illustrates an example of a case where four frequencies are multiplexed. Components identical with those of the sixth embodiment of Fig. 13 are designated by like reference characters. This embodiment differs from the sixth embodiment in that frequency shift processing is applied digitally to the transmit baseband signals $x_1(t), x_2(t), x_3(t), x_4(t)$ and the signals obtained are DA-converted and combined to thereby generate an analog frequency-multiplexed signal.

[0085] The transmit baseband signals $x_1(t), x_2(t), x_3(t), x_4(t)$ are subjected to a frequency shift by being multiplied by $\exp(j\omega_1t), \exp(j\omega_2t), \exp(j\omega_3t), \exp(j\omega_4t)$ ($\omega_n = 2\pi f_n$) decided by a desired carrier frequency spacing, after which the shifted signals are converted to analog signals by DA converters 51₁ ~ 51₄ and the combiner 54 combines the outputs of these DA converters to generate an analog frequency-multiplexed signal.

[0086] The combiner 32 combines the frequency-multiplexed signal (main signal) S_M with the error signal S_E output from the error-signal estimating arithmetic unit 33 and inputs the combined signal to the power amplifier (amp) 34. The distributor 35 branches part of the amplifier output and the frequency converter 55 multiplies the amplifier output signal by the local signal of frequency f_0 to down-convert the frequency and input the resulting signal to the AD converter 36 via the filter 56. The AD converter 36 AD-converts the input signal and inputs the obtained digital signal to the error-signal estimating arithmetic unit 33 as the feedback signal S_F .

[0087] Meanwhile, the combiner 58 generates the digital frequency-multiplexed signal by combining the transmit signals $x_1(t) \cdot \exp(j\omega_1t), x_2(t) \cdot \exp(j\omega_2t), x_3(t) \cdot \exp(j\omega_3t), x_4(t) \cdot \exp(j\omega_4t)$ output from the digital frequency shifters 57₁ ~ 57₄. This digital frequency-multiplexed signal is a signal equivalent to the above-mentioned analog frequency-multiplexed signal. The frequency shifter 59 subsequently multiplies the digital frequency-multiplexed signal by $\exp(-j\omega_0t)$ to down-convert the frequency and input the resulting signal to the error-signal estimating arithmetic unit 33 as the reference signal S_R .

[0088] The error-signal estimating arithmetic unit 33 uses the reference signal S_R and the feedback signal S_F to calculate an error signal ascribable to non-linear distortion of the amplifier. The DA converter 37 DA-converts the obtained error signal and inputs the analog signal to the frequency converter 61 via the filter 60. The frequency converter 61 multiplies the error signal by the signal of frequency f_0 to thereby up-convert the error signal frequency. The attenuator 38 adjusts the level of the error signal and then the combiner 32 combines the level-adjusted error signal and the main signal. As a result, there is obtained a frequency-multiplexed signal that is the result of adding on a characteristic that is the inverse of the non-linear distortion of the amplifier.

(P) 15th Embodiment

- [0089] Fig. 26 is a diagram showing the structure of a radio apparatus according to a 15th embodiment of the present invention. This illustrates an example of a case where four frequencies are multiplexed. Components identical with those of the sixth embodiment of Fig. 13 are designated by like reference characters. This embodiment differs from the sixth embodiment in that an analog frequency multiplexer AFMP is constituted by sampling converters 91₁ ~ 91₄, digital modulator 92₁ ~ 92₄, DA converters 51₁ ~ 51₄ and combiner 54 for combining the outputs of these DA converters.
- [0090] The sampling converters 91₁ ~ 91₄ convert the rates of the transmit baseband signals x₁(t), x₂(t), x₃(t), x₄(t) to a sampling rate decided by carrier frequency. More specifically, the conversion is made to a rate that is four times that of the IF carrier frequency output. After the rate conversion is carried out, the digital quadrature modulators 92₁ ~ 92₄ digitally modulate the rate-converted signals on a per-carrier basis and input the modulated signals to the DA converters 51₁ ~ 51₄. The latter DA-convert the modulated signals to analog signals and the combiner 54 combines the outputs of the DA converters to generate the analog frequency-multiplexed signal (main signal) S_M.
- [0091] The combiner 32 combines the frequency-multiplexed signal (main signal) with an error signal generated by means, described below, and inputs the combined signal to the amplifier 34. The distributor 35 branches part of the output of amplifier 34 and the frequency converter 55 multiplies the amplifier output signal by the local signal of frequency f₀ to down-convert the frequency and input the resulting signal to the AD converter 36 via the filter 56. The AD converter 36 AD-converts the input signal and inputs the obtained digital signal to the error-signal estimating arithmetic unit 33 as the feedback signal S_F.
- [0092] Meanwhile, the combiner 58 generates the digital frequency-multiplexed signal by combining the transmit signals x₁(t) · exp(jω₁t), x₂(t) · exp(jω₂t), x₃(t) · exp(jω₃t), x₄(t) · exp(jω₄t) output from the digital frequency shifters 57₁ ~ 57₄. This digital frequency-multiplexed signal is a signal equivalent to the above-mentioned analog frequency-multiplexed signal S_M. The frequency shifter 59 subsequently multiplies the digital frequency-multiplexed signal by exp(-jω₀t) to down-convert the frequency and input the resulting signal to the error-signal estimating arithmetic unit 33 as the reference signal S_R.
- [0093] The error-signal estimating arithmetic unit 33 uses the reference signal S_R and the feedback signal S_F to calculate an error signal ascribable to non-linear distortion of the amplifier. The DA converter 37 DA-converts the obtained error signal and inputs the analog signal to the frequency converter 61 via the filter 60. The frequency converter 61 multiplies the error signal by the signal of frequency f₀ to thereby up-convert the error signal frequency. The attenuator 38 adjusts the level of the error signal and then the combiner 32 combines the level-adjusted error signal and the main signal. As a result, there is obtained a frequency-multiplexed signal that is the result of adding on a characteristic that is the inverse of the non-linear distortion of the amplifier.
- [0094] Fig. 27 is a diagram showing the principles of a sampling-rate converter. A sampling-rate converter for converting the information rate of a digital signal to a rate multiplied by m/n is constituted by an interpolator 91a for inserting (m-1)-number of "0"s between input sample signals, a filter 91b for dealiasing and a decimator 91c for extracting values of the necessary sample timing from the filter-output sample sequence every other n. By virtue of such an m/n sampling rate converter, a baseband signal x(t) generated at a sampling rate that is the chip rate or a whole-number multiple of the chip rate is converted to a signal having a sampling rate decided by the carrier spacing.
- [0095] Fig. 28 shows an embodiment of the sampling-rate converter. The sampling-rate converter is implemented by a FIR filter that changes over the weighting coefficients of filter taps. The FIR filter has a plurality of delay units DLY, a plurality of coefficient multipliers MPL, an adder ADD and a tap controller TCC for changing over the tap coefficients. The operation performed by the FIR filter is indicated by the following equation:

45

$$y(i) = \sum_{k=-N_{\text{tap}}/2}^{N_{\text{tap}}/2-1} h[mk + (ni)_m] x\left(\left[\frac{ni}{m}\right] - k\right) \quad (4)$$

50

$$(n)_m = n \bmod m$$

- [a]: largest integer that does not exceed a Here x(i) represents a discrete time signal at the filter input, y(i) a discrete time signal at the filter output, and h(k) an impulse response of the dealiasing filter designed based upon oversampling by a factor of m and tap length N_{tap}. For example, with regard to a case where m=4, n=3, N_{tap}=8 hold, control for changing over the tap coefficients h(k) in the arrangement of Fig. 28 is as indicated below. Tap coefficients h(k) are obtained by changing over 32 (= m × N taps) of h(-16) to h(15) in accordance with the result of Equation (2).
- time i=0: h(-16) h(-12) h(-8) h(-4) h(0) h(4) h(8) h(12)
 time i=1: h(-13) h(-9) h(-5) h(-1) h(3) h(7) h(11) h(15)
 time i=2: h(-14) h(-10) h(-6) h(-2) h(2) h(6) h(10) h(14)

time i=3: h(-15) h(-11) h(-7) h(-3) h(1) h(5) h(9) h(13)

time i=4: h(-16) h(-12) h(-8) h(-4) h(0) h(4) h(8) h(12)

time i=5: h(-13) h(-9) h(-5) h(-1) h(3) h(7) h(11) h(15)

5 [0096] Conversion to a sampling rate that is multiplied by 4/3 can be implemented by a FIR filter using these tap coefficients and weighting coefficient.

[0097] Thus, in accordance with the present invention, it is possible to lower the bit precision of DA converters and the conversion speed of AD converters used in compensating for non-linear distortion of a signal having a wide band and a large dynamic range.

10 [0098] Further, in accordance with the present invention, a predistorter for a W-CDMA multicarrier signal that has been difficult to realize until now can be implemented with the device capabilities of currently existing D/A and A/D converters.

[0099] Further, in accordance with the present invention, an auxiliary amplifier, delay lines and coupler, etc., that were essential for conventional feed-forward distortion compensation schemes are no longer required. This makes it possible to improve the overall efficiency of a power amplifier.

15

Claims

20 1. A radio apparatus for compensating for non-linear distortion of a transmission power amplifier, characterized by having:

a first DA converter for converting a transmit signal to an analog signal and outputting the analog transmit signal;
 25 a transmission power amplifier for amplifying and transmitting the transmit signal;
 branching means for branching part of an output signal of said transmission power amplifier;
 an AD converter for converting, to a digital signal, the output signal of the transmission power amplifier branched by the branching means or a signal obtained by subjecting this output signal to predetermined processing, and outputting the digital signal as a feedback signal;
 30 an error estimating arithmetic unit for estimating and outputting an error signal, which is ascribable to non-linear distortion of the amplifier, using the feedback signal and a reference signal, which is the transmit signal;
 a second DA converter for converting said error signal to an analog signal and outputting the analog signal; and a combiner for combining, and outputting to the transmission power amplifier, the transmit signal converted to the analog signal by the first DA converter and the error signal converted to the analog signal by the second DA converter.

35

2. A radio apparatus for compensating for non-linear distortion of a transmission power amplifier which amplifies and transmits a multicarrier signal for carrying multiple transmit signals, characterized by having:

a first DA converter for converting each digital transmit signal to an analog transmit baseband signal and outputting the analog baseband signal;
 40 an analog frequency multiplexer for subjecting each transmit baseband signal to a frequency-shift operation decided by carrier spacing and frequency-multiplexing the frequency-shifted signals;
 a transmission power amplifier for amplifying and transmitting the frequency-multiplexed signal;
 branching means for branching part of an output signal of said transmission power amplifier;
 45 an AD converter for converting, to a digital signal, the output signal of the transmission power amplifier branched by the branching means or a signal obtained by subjecting this output signal to predetermined processing, and outputting the digital signal as a feedback signal;
 a digital frequency multiplexer for subjecting each digital transmit signal digitally to a frequency-shift operation decided by carrier spacing, frequency-multiplexing the frequency-shifted signals and outputting the frequency-multiplexed signal as a reference signal;
 50 an error estimating arithmetic unit for estimating and outputting an error signal, which is ascribable to non-linear distortion of the amplifier, using the reference signal and the feedback signal;
 a second DA converter for converting said error signal to an analog signal and outputting the analog signal; and a combiner for combining, and outputting to the transmission power amplifier, the error signal converted to the analog signal by said DA converter and an output signal of said analog frequency multiplexer.

55 3. A radio apparatus according to claim 1 or 2, characterized in that said error estimating arithmetic unit obtains error signals by a digital Cartesian scheme in such a manner that a difference between said reference signal and

said feedback signal becomes zero, stores said error signals in a memory in correspondence with transmit-signal values, reads an error signal that corresponds to a present transmit signal out of the memory and outputs the error signal.

- 5 4. A radio apparatus according to claim 1 or 2, **characterized in that** said error estimating arithmetic unit transforms said reference signal and said feedback signal from a rectangular coordinate system to a polar coordinate system, obtains error signals in such a manner that a difference between said reference signal and said feedback signal becomes zero in the polar coordinate system, stores the error signals in memory in correspondence with transmit-signal values, reads an error signal that corresponds to a present transmit signal out of the memory, transforms 10 said error signal from the polar coordinate system to the rectangular coordinate system and outputs the error signal.
- 15 5. A radio apparatus according to claim 1 or 2, **characterized in that** said error estimating arithmetic unit obtains distortion compensation coefficients by adaptive signal processing using said reference signal and said feedback signal, stores said distortion compensation coefficients in a memory in correspondence with transmit-signal power values, reads a distortion compensation coefficient corresponding to a power value of a present transmit signal out of the memory, multiplies said transmit value by the distortion compensation coefficient and outputs, as an error signal, a difference between a transmit signal before multiplication by said distortion compensation coefficient and the transmit signal after multiplication by the distortion compensation coefficient.
- 20 6. A radio apparatus according to claim 1 or 2, **characterized in that** said error estimating arithmetic unit obtains, and stores in a memory, distortion compensation coefficients by adaptive signal processing using said reference signal and said feedback signal, reads a distortion compensation coefficient corresponding to a present transmission power value and a past transmit-signal value out of the memory, multiplies the present transmit value by the distortion compensation coefficient and outputs, as an error signal, a difference between a transmit signal before 25 multiplication by said distortion compensation coefficient and the transmit signal after multiplication by the distortion compensation coefficient.
- 30 7. A radio apparatus according to claim 1, **characterized by** further having:
 - means for converting a transmit signal to a quadrature signal having an in-phase component and a quadrature component;
 - DA converters, which construct said first DA converter, for converting the signal components of the quadrature signal to respective ones of analog signals;
 - 35 a first quadrature modulator, to which the analog signal components output from respective ones of the DA converters are input, for subjecting the transmit signal to quadrature modulation;
 - a quadrature demodulator for subjecting an output signal of the transmission power amplifier to quadrature demodulation processing;
 - 40 AD converters, which construct said AD converter, for converting an in-phase component and a quadrature component of a quadrature-demodulated signal output from the quadrature modulator to respective ones of digital signals;
 - DA converters, which construct said second DA converter, for converting an in-phase component and a quadrature component of an error signal output from said error-signal estimating arithmetic unit to respective ones of analog signals; and
 - 45 a second quadrature modulator, to which the analog signal components output from respective ones of the DA converters are input, for subjecting the error signal to quadrature modulation;
 - said error-signal estimating arithmetic unit outputting an error signal in such a manner that a difference between the in-phase components and a difference between the quadrature components of the quadrature signal before distortion compensation and the quadrature demodulated signal will become zero, and said combiner combines output signals of the first and second quadrature modulators and inputs the combined signal to the 50 transmission power amplifier.
- 55 8. A radio apparatus according to claim 7, **characterized by** further having sample-and-hold circuits provided on an input side of respective ones of the AD converters;
 - sampling rate of AD conversion and sampling band being set independently.
- 9. A radio apparatus according to claim 1, **characterized by** further having:
 - means for converting a transmit signal to a quadrature signal having an in-phase component and a quadrature

component;

a first digital quadrature modulator, to which the input signal components are input, for subjecting the transmit signal to quadrature modulation and inputting the resulting signal to said first DA converter;

a digital quadrature demodulator for subjecting an output signal of said AD converter to quadrature demodulation processing; and

5 a second digital quadrature modulator, to which an in-phase component and a quadrature component of an error signal output from said error-signal estimating arithmetic unit are input, for subjecting said error signal to quadrature modulation and inputting the resulting signal to said second DA converter;

10 said error-signal estimating arithmetic unit outputting an error signal in such a manner that a difference between the in-phase components and a difference between the quadrature components of the quadrature signal before distortion compensation and the quadrature demodulated signal will become zero.

10. A radio apparatus according to claim 9, characterized by further having a sample-and-hold circuit provided on an input side of the AD converter;

15 sampling rate of AD conversion and sampling band being set independently.

11. A radio apparatus according to claim 2, characterized by further having:

20 means for converting respective ones of transmit signals to quadrature signals each having an in-phase component and a quadrature component;

DA converters, which construct each of said first DA converters, for converting an in-phase component and a quadrature component of a respective quadrature signal to respective ones of analog signals;

25 a first quadrature modulator, for each quadrature signal, to which the analog in-phase and quadrature components output from corresponding DA converters are input, for subjecting the transmit signal to quadrature modulation;

a quadrature demodulator for subjecting an output signal of the transmission power amplifier, or a signal obtained by subjecting said output signal to predetermined processing, to quadrature demodulation processing;

AD converters, which construct said AD converter, for converting an in-phase component and a quadrature component of the quadrature demodulated signal output from the quadrature demodulator to respective ones of digital signals;

30 DA converters, which construct said second DA converter, for converting an in-phase component and a quadrature component of an error signal output from said error-signal estimating arithmetic unit to respective ones of analog signals; and

a second quadrature modulator, to which the signal components of the error signal output from said DA converters are input, for subjecting the error signal to quadrature modulation;

35 said error-signal estimating arithmetic unit outputting an error signal in such a manner that a difference between the in-phase components and a difference between the quadrature components of the quadrature signal before distortion compensation and the quadrature demodulated signal will become zero, and said combiner combines output signals of the first and second quadrature modulators and inputs the combined signal to the

40 transmission power amplifier.

12. A radio apparatus according to claim 11, characterized by further having sample-and-hold circuits provided on an input side of respective ones of the AD converters;

sampling rate of AD conversion and sampling band being set independently.

45 13. A radio apparatus according to claim 2, characterized by further having:

means for converting respective ones of transmit signals to quadrature signals each having an in-phase component and a quadrature component;

50 a first digital quadrature modulator, for every quadrature signal, to which digital in-phase and quadrature components are input, for subjecting the transmit signal to quadrature modulation and inputting the resulting signal to said first DA converter;

a digital quadrature demodulator for subjecting an output signal of said AD converter to quadrature demodulation processing; and

55 a second digital quadrature modulator, to which an in-phase component and a quadrature component of an error signal output from said error-signal estimating arithmetic unit are input, for subjecting said error signal to quadrature modulation and inputting the resulting signal to said second DA converter;

said error-signal estimating arithmetic unit outputting an error signal in such a manner that a difference between

the in-phase components and a difference between the quadrature components of the quadrature signal before distortion compensation and the quadrature demodulated signal will become zero.

- 5 14. A radio apparatus according to claim 9, **characterized by** further having a sample-and-hold circuit provided on an input side of said AD converter; sampling rate of AD conversion and sampling band being set independently.
- 10 15. A radio apparatus according to 2, **characterized by** further having a correction circuit for every transmit signal, said correction circuit having an AD converter for converting, to a digital signal, an analog signal obtained by a frequency shift performed by said analog frequency multiplexer, and means for comparing an output of this AD converter with a signal obtained by digitally subjecting said transmit signal to the frequency-shift operation, and correcting amplitude and phase of the output signal based upon result of the comparison; said digital frequency multiplexer combining output signals of respective ones of the correction circuits and outputting the combined signal as the reference signal.
- 15 16. A radio apparatus according to claim 11, **characterized by** further having a correction circuit for every transmit signal, said correction circuit having a quadrature demodulator for subjecting an analog signal, which is obtained by a frequency shift performed by said analog frequency multiplexer, to quadrature demodulation processing, AD converters for converting, to respective ones of digital signals, an in-phase component and a quadrature component of a quadrature-demodulated signal from the quadrature demodulator, and means for comparing outputs of these AD converters with signals obtained by digitally subjecting said transmit signal to the frequency-shift operation, and correcting amplitude and phase of the output signal based upon result of the comparison; said digital frequency multiplexer combining output signals of respective ones of the correction circuits and outputting the combined signal as the reference signal.
- 20 17. A radio apparatus according to 13, **characterized by** further having a correction circuit for every transmit signal, said correction circuit having an AD converter for converting, to a digital signal, an analog signal obtained by a frequency shift performed by said analog frequency multiplexer, a digital quadrature demodulator for subjecting an output signal of this AD converter to quadrature demodulation processing, and means for comparing the quadrature-demodulated signal with a signal obtained by digitally subjecting said transmit signal to the frequency-shift operation, and correcting amplitude and phase of the output signal based upon result of the comparison; said digital frequency multiplexer combining output signals of respective ones of the correction circuits and outputting the combined signal as the reference signal.
- 25 18. A radio apparatus according to 2, **characterized by** further having PLL circuits, to which are input digital frequency signals used to subject the transmit signals to the frequency-shift operation in the digital frequency multiplexer, for generating carrier frequency signals used in the frequency shift of said analog frequency multiplexer.
- 30 19. A radio apparatus according to claim 2, **characterized by** further having DA converters for DA-converting digital frequency signals used to subject the transmit signals to the frequency-shift operation in the digital frequency multiplexer, and adopting the analog frequency signals, which are obtained by the DA conversion, as carrier frequency signals used in the frequency shift of said analog frequency multiplexer.
- 35 20. A radio apparatus for compensating for non-linear distortion of a transmission power amplifier which amplifies and transmits a multicarrier signal for carrying multiple transmit signals, **characterized by** having:
 - a frequency shifter for subjecting each digital transmit signal digitally to a frequency-shift operation decided by carrier spacing;
 - 40 a DA converter for DA-converting each frequency-shifted transmit signal;
 - 45 an analog frequency multiplexer for frequency-multiplexing outputs of each of the DA converters;
 - 50 a transmission power amplifier for amplifying and transmitting a transmit signal;
 - 55 branching means for branching part of an output signal of said transmission power amplifier;
 - an AD converter for converting, to a digital signal, the output signal of the transmission power amplifier branched by said branching means or a signal obtained by subjecting this output signal to predetermined processing, and outputting the digital signal as a feedback signal;
 - a digital frequency multiplexer for digitally combining the frequency-shifted transmit signals and outputting a reference signal;
 - an error estimating arithmetic unit for estimating and outputting an error signal, which is ascribable to non-

linear distortion of the amplifier, using the reference signal and said feedback signal; a DA converter for converting said error signal to an analog signal and outputting the analog signal; and a combiner for combining, and outputting to the transmission power amplifier, the error signal converted to the analog signal by said DA converter and an output signal of said analog frequency multiplexer.

- 5 **21.** A radio apparatus for compensating for non-linear distortion of a transmission power amplifier which amplifies and transmits a multicarrier signal for carrying multiple transmit signals, characterized by having:
- 10 a sampling-rate converter for converting each digital transmit signal to a digital signal having a sampling rate decided by carrier spacing;
- 15 a digital quadrature modulator for subjecting an output signal of each sampling-rate converter to quadrature modulation;
- 20 a DA converter for converting an output signal of each quadrature modulator to an analog signal; first combining means for combining outputs of the DA converters;
- 25 a transmission power amplifier for amplifying and transmitting a transmit signal; branching means for branching part of an output signal of said transmission power amplifier; an AD converter for converting, to a digital signal, the output signal of the transmission power amplifier branched by said branching means or a signal obtained by subjecting this output signal to predetermined processing, and outputting the digital signal as a feedback signal;
- 30 a digital frequency multiplexer for performing frequency multiplexing by digitally subjecting each digital transmit signal to a frequency-shift operation decided by carrier spacing, and outputting a reference signal;
- 35 an error estimating arithmetic unit for estimating and outputting an error signal, which is ascribable to non-linear distortion of the amplifier, using the reference signal and said feedback signal;
- 40 a DA converter for converting said error signal to an analog signal and outputting the analog signal; and a second combiner for combining, and outputting to the transmission power amplifier, the error signal converted to the analog signal by said DA converter and an output signal of said second combiner.

30

35

40

45

50

55

FIG. 1

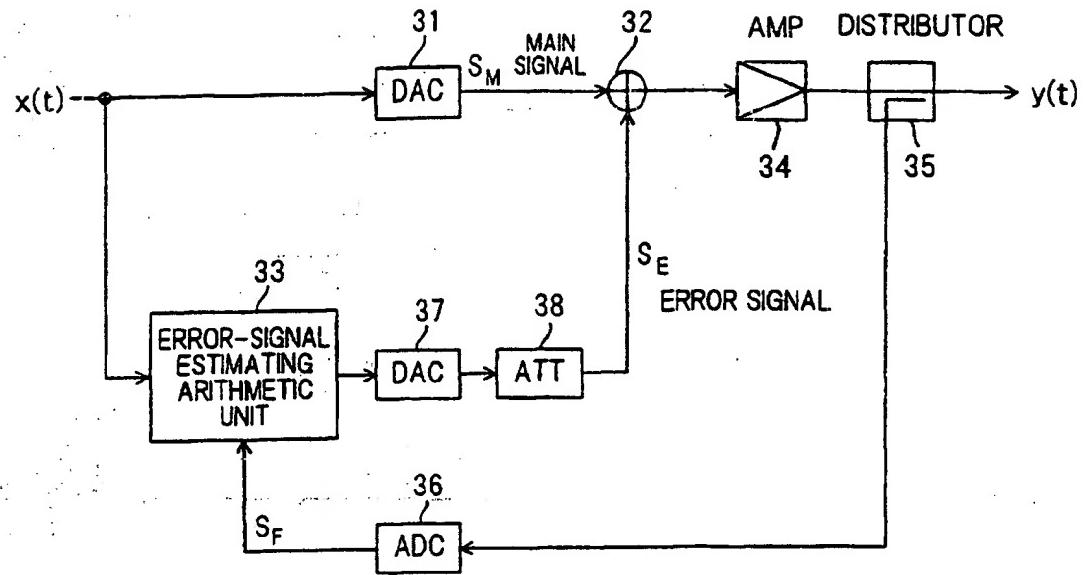


FIG. 2

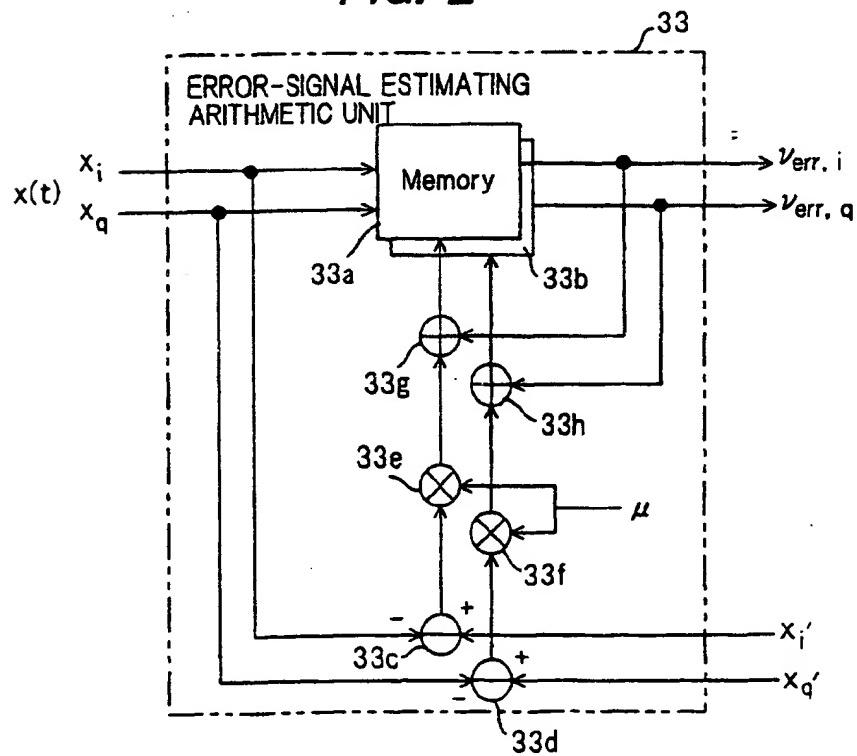


FIG. 3

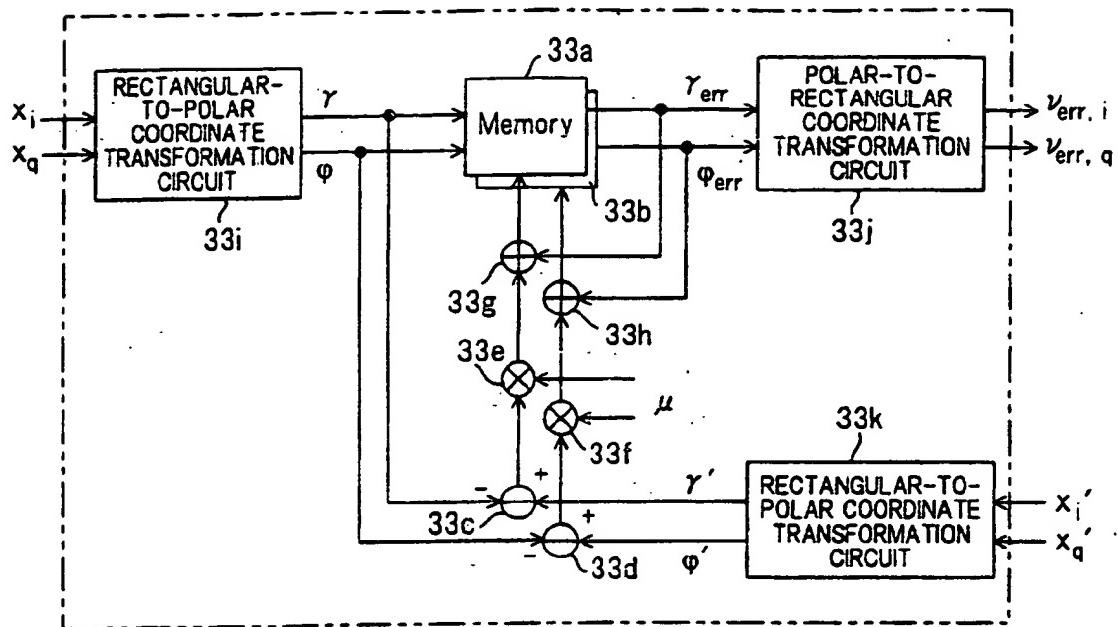


FIG. 4

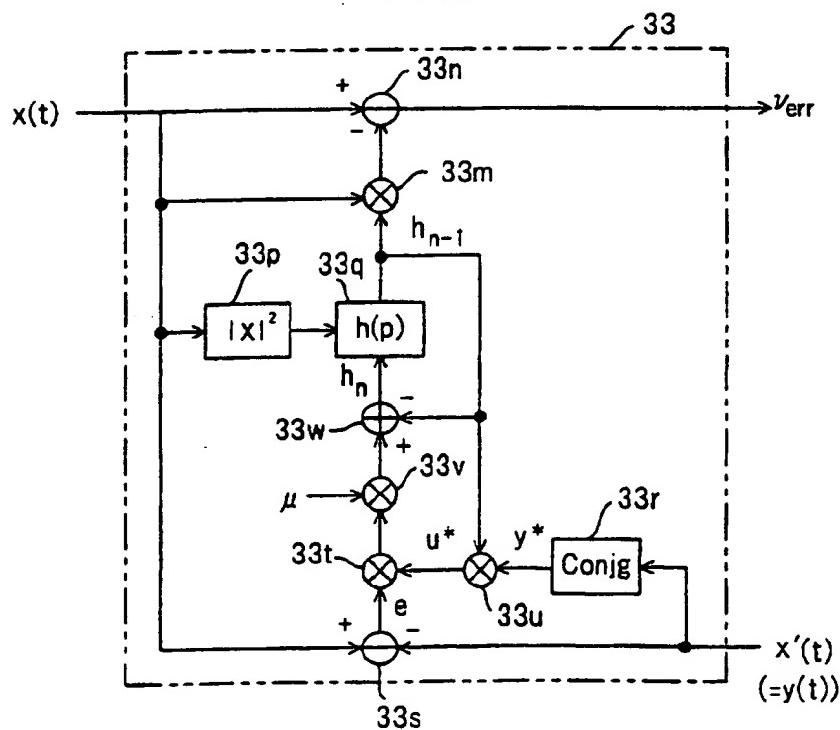
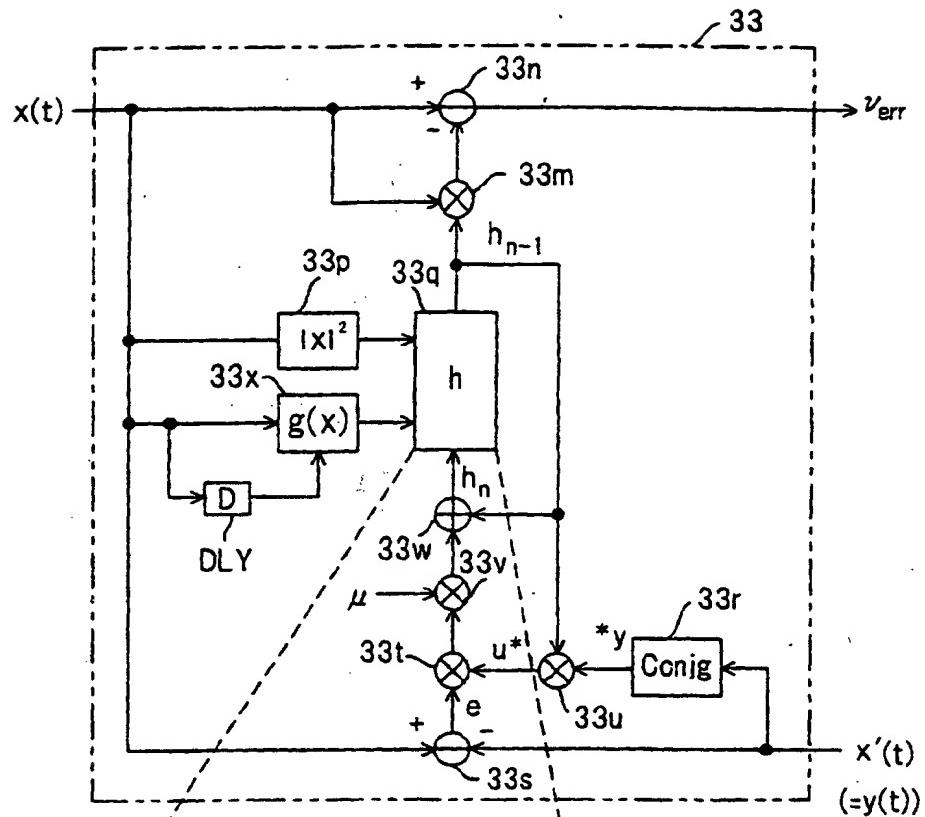


FIG. 5



$P(t)(= x ^2)$	$g(x)(=\Delta P)$	$h(P, \Delta P)$
P_1	ΔP_1	$h(P_1, \Delta P_1)$
P_1	ΔP_2	$h(P_1, \Delta P_2)$
⋮	⋮	⋮
P_n	ΔP_m	$h(P_n, \Delta P_m)$

FIG. 6

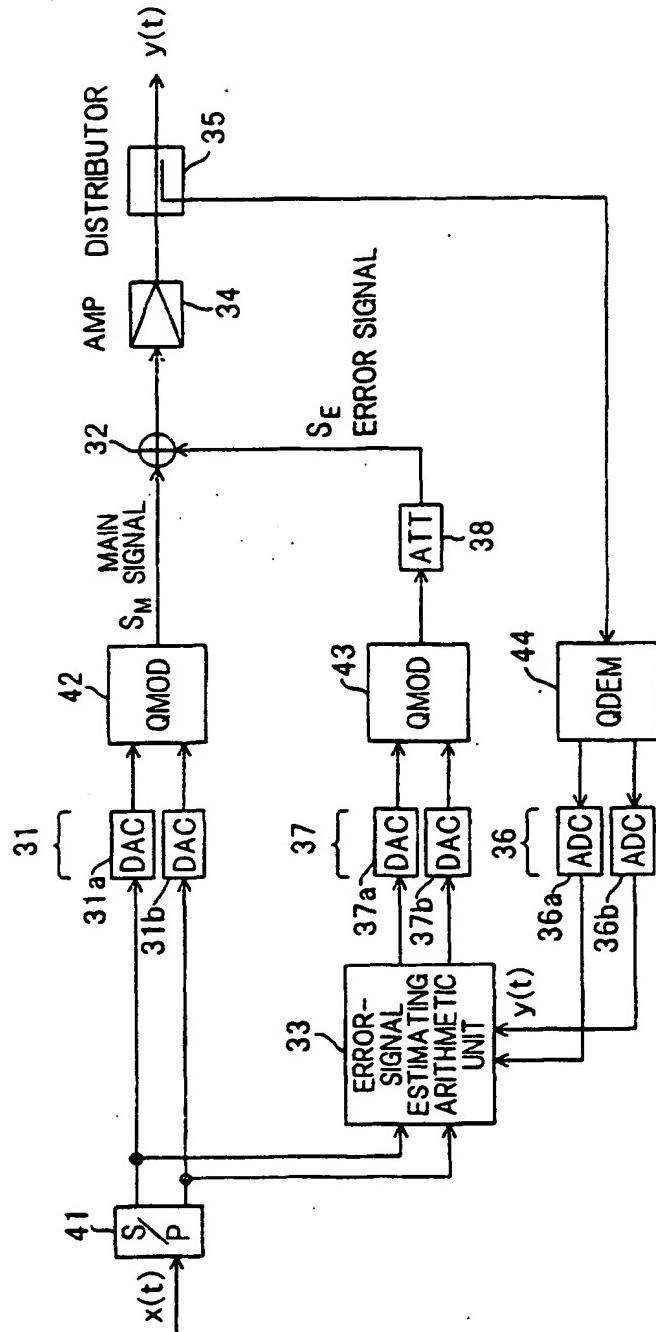


FIG. 7

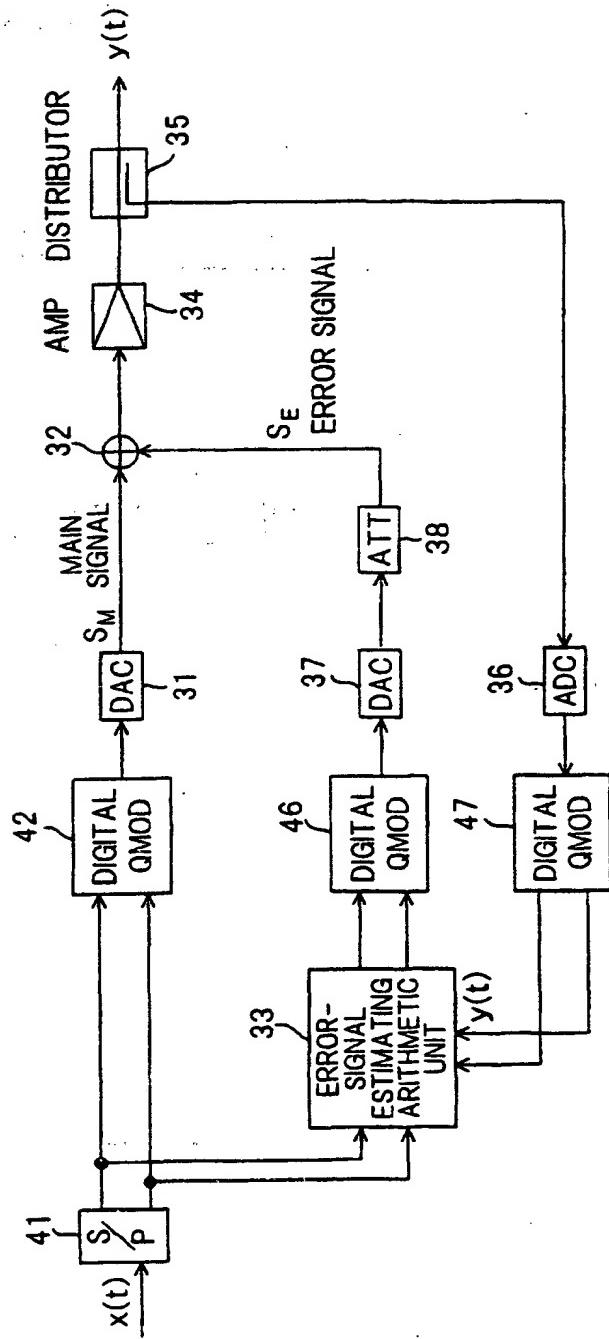


FIG. 8

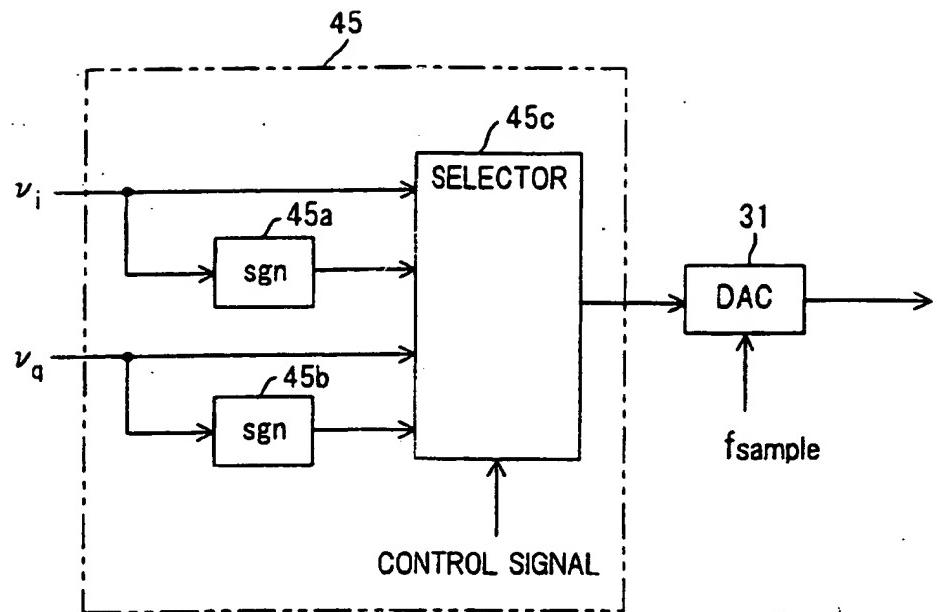


FIG. 9

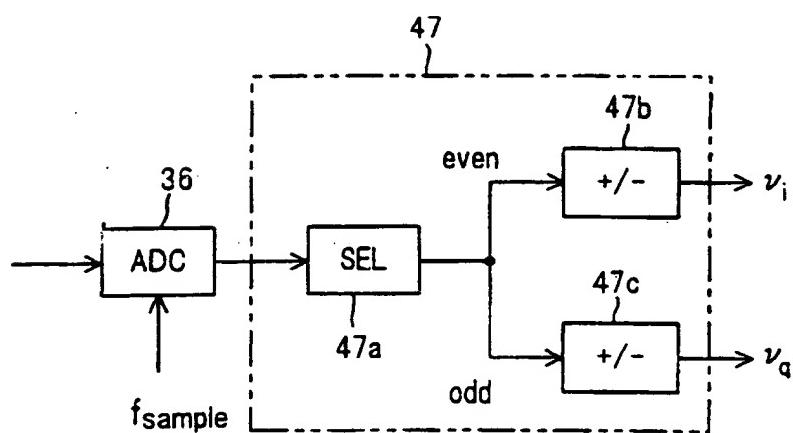


FIG. 10

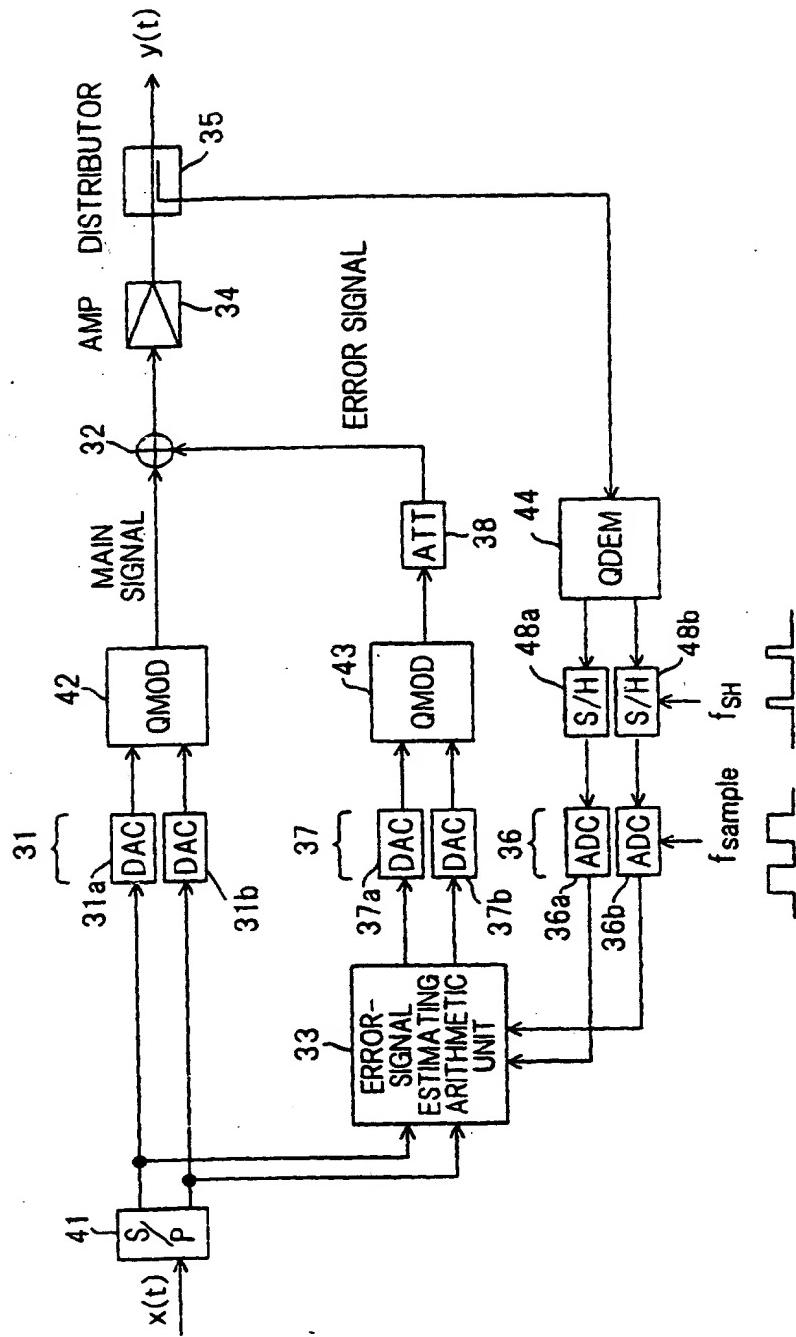


FIG. 11

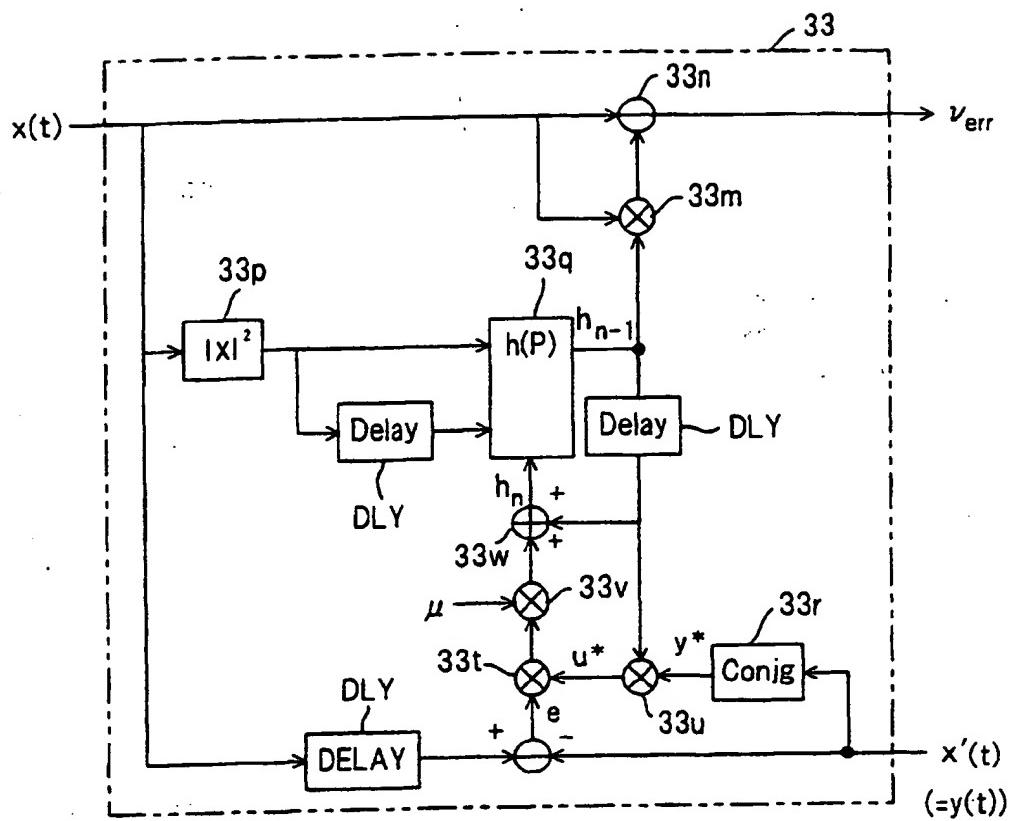


FIG. 12

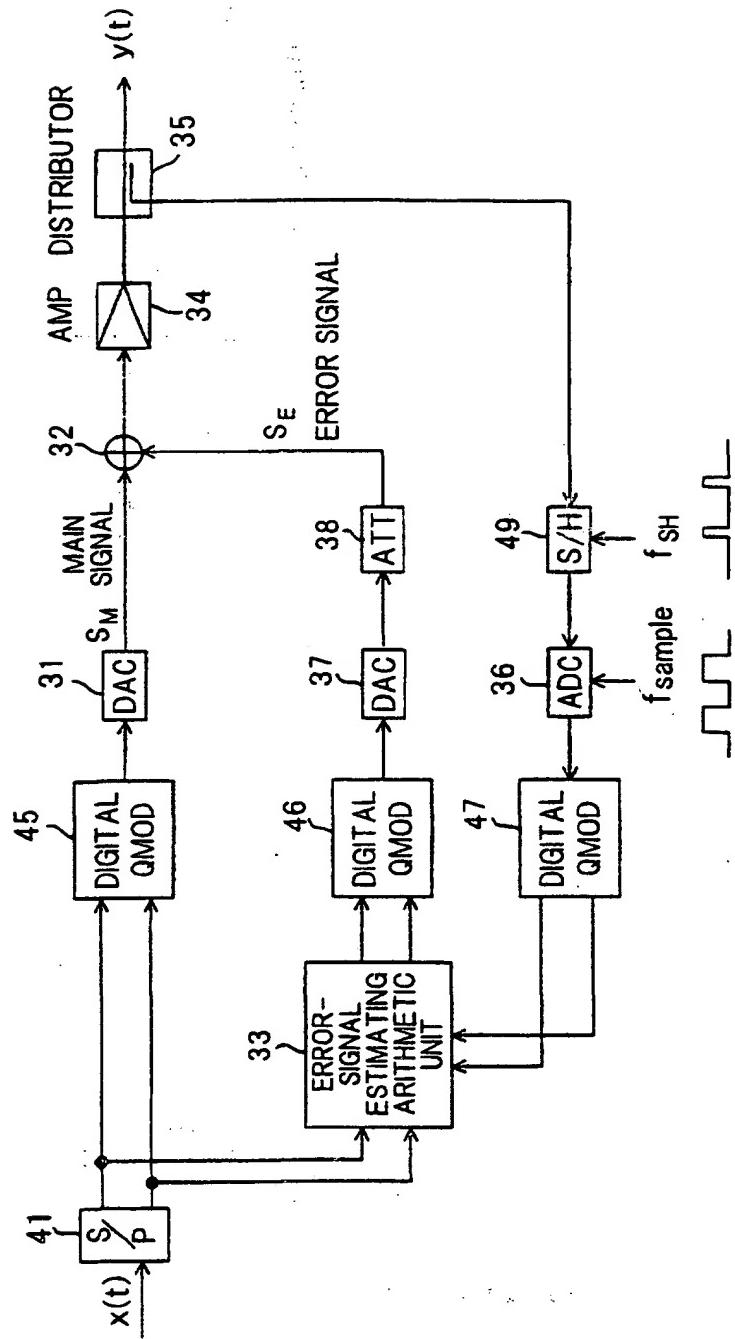


FIG. 13

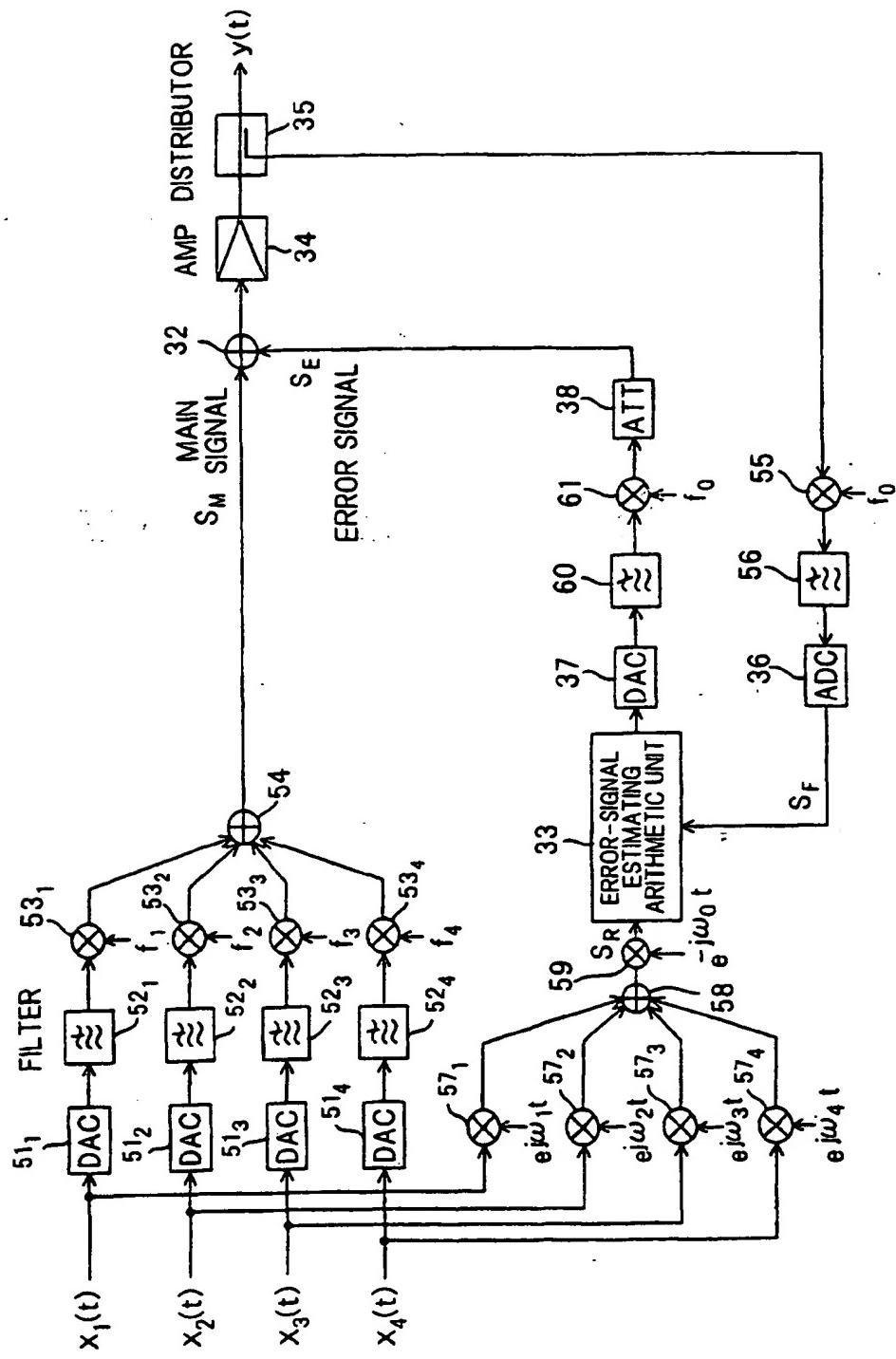


FIG. 14

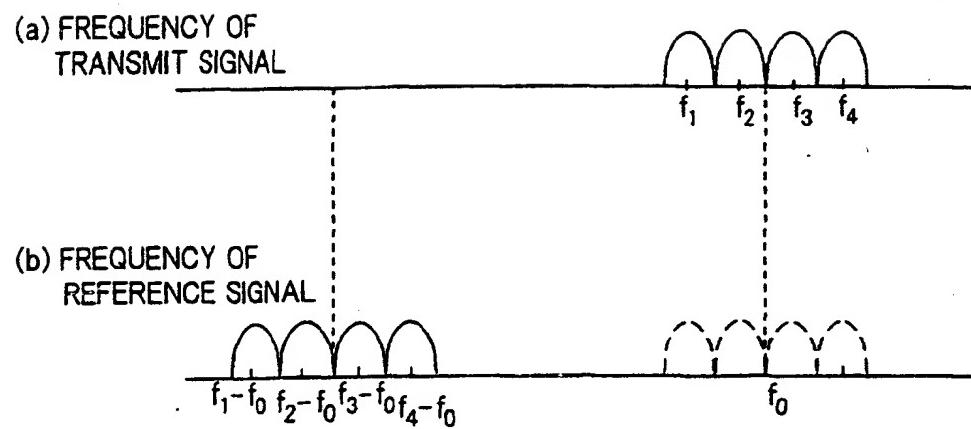


FIG. 15

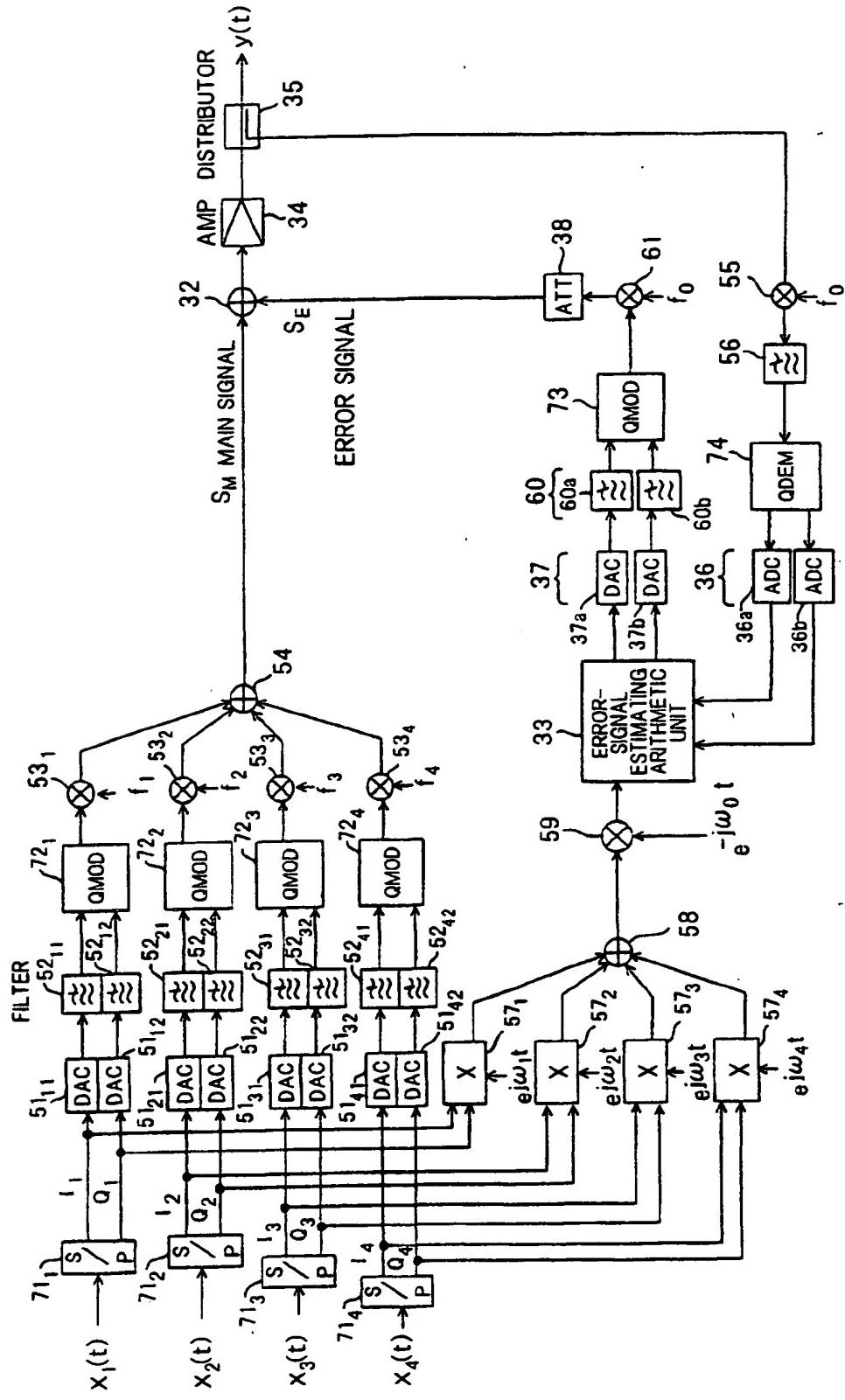


FIG. 16

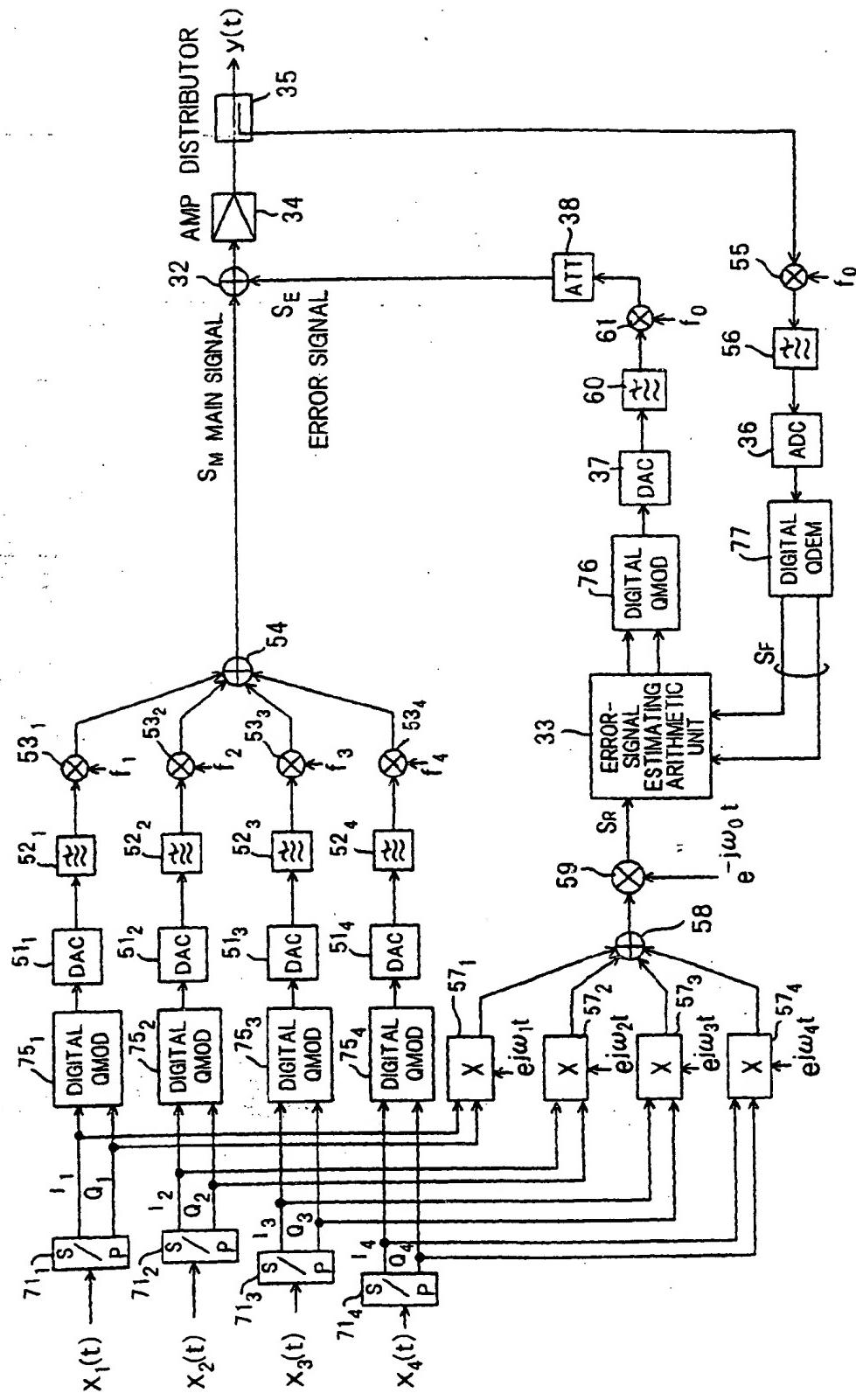


FIG. 17

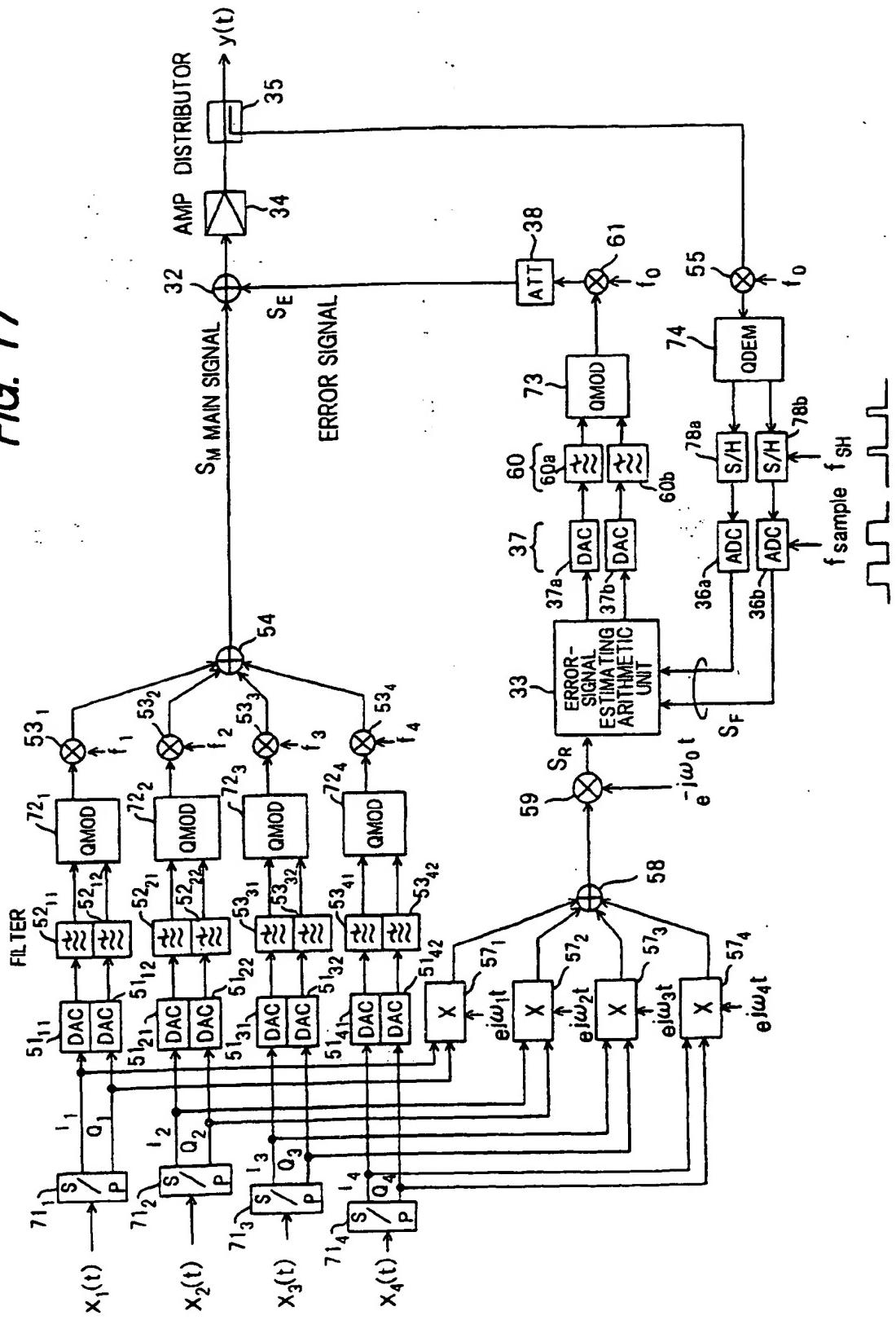


FIG. 18

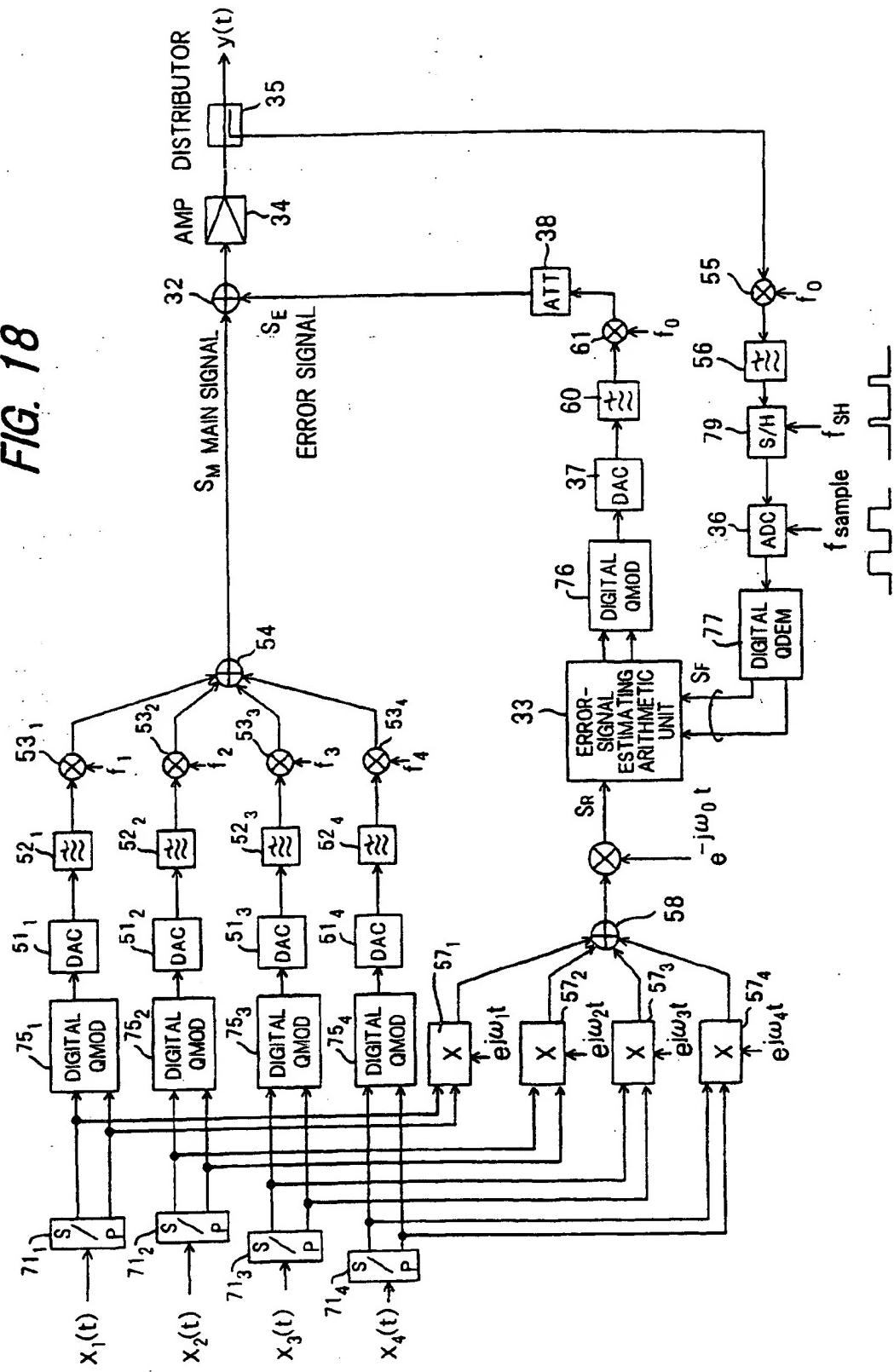


FIG. 19

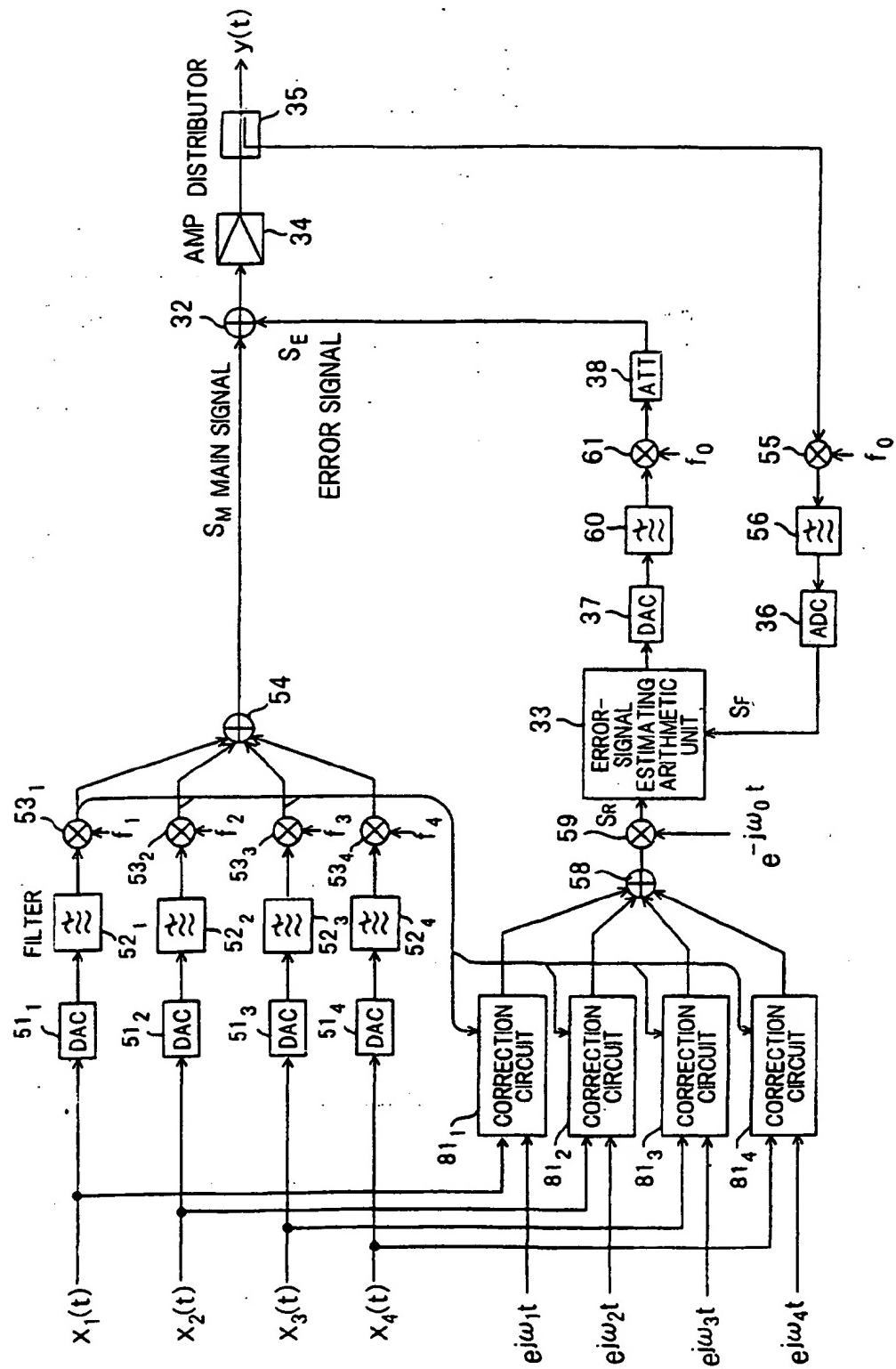


FIG. 20

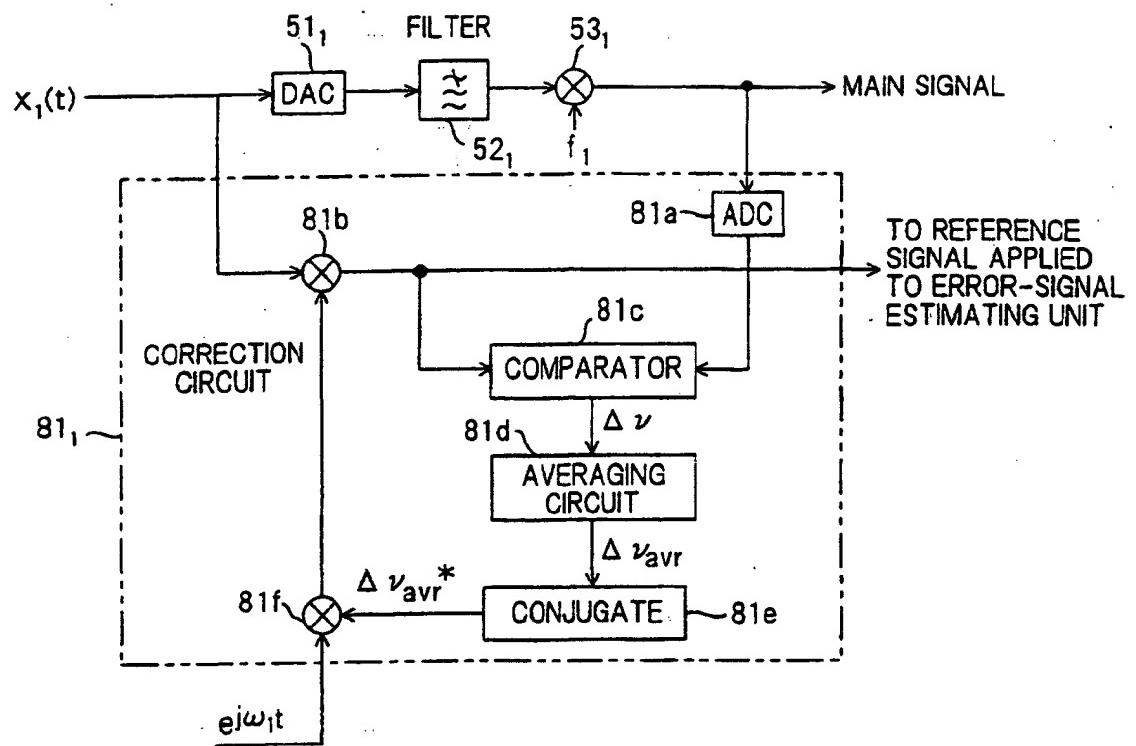


FIG. 21

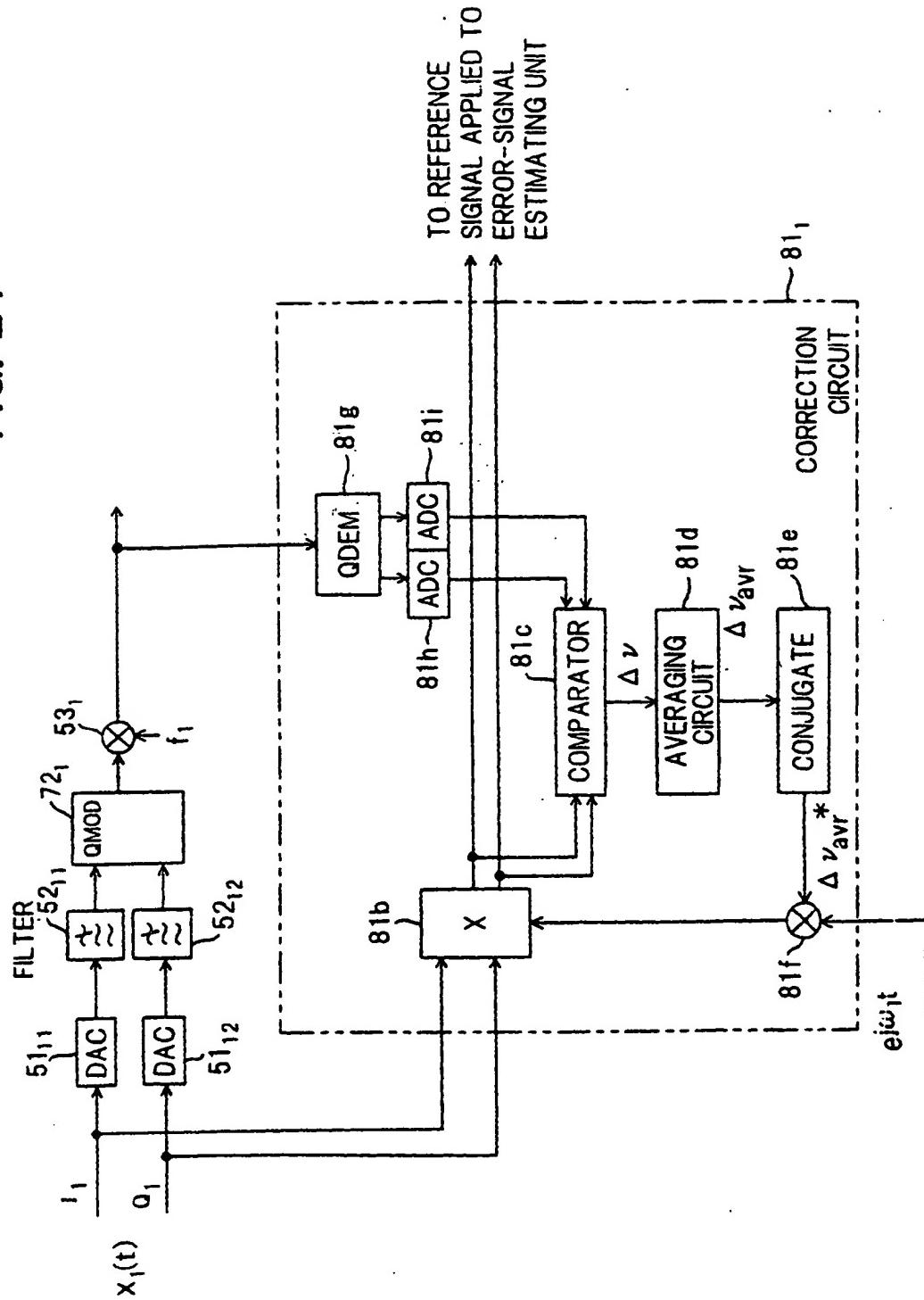


FIG. 22

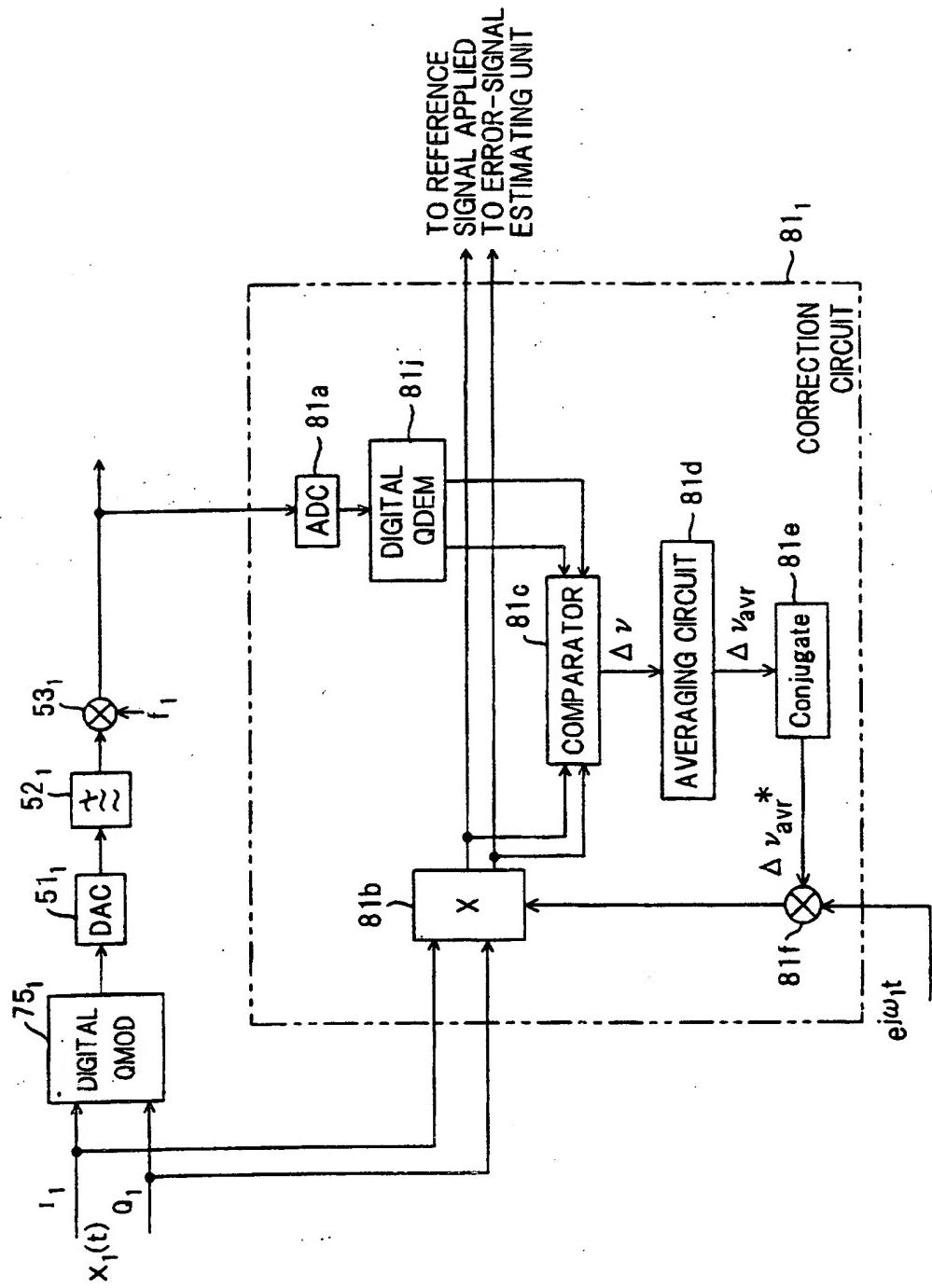


FIG. 23

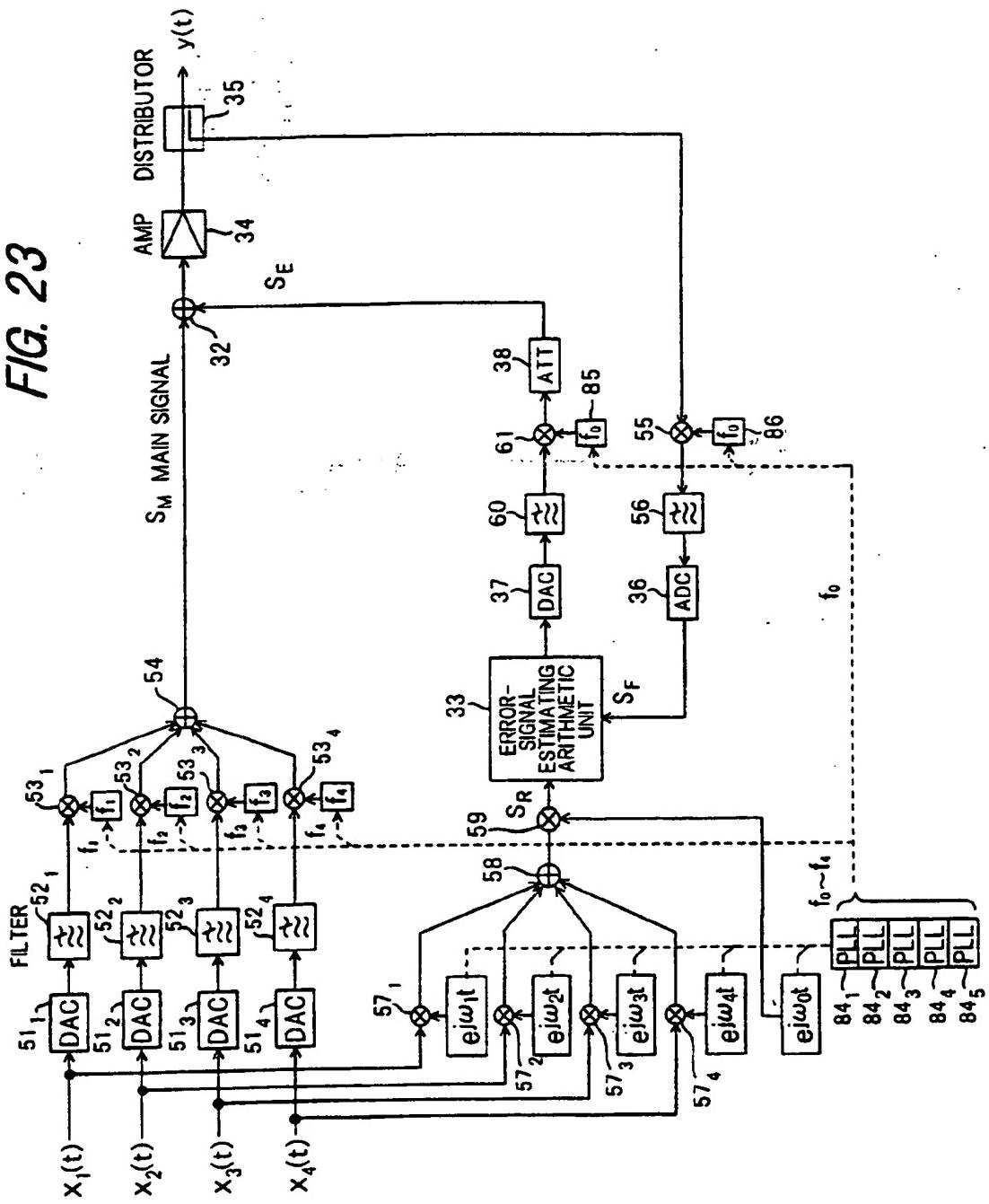


FIG. 24

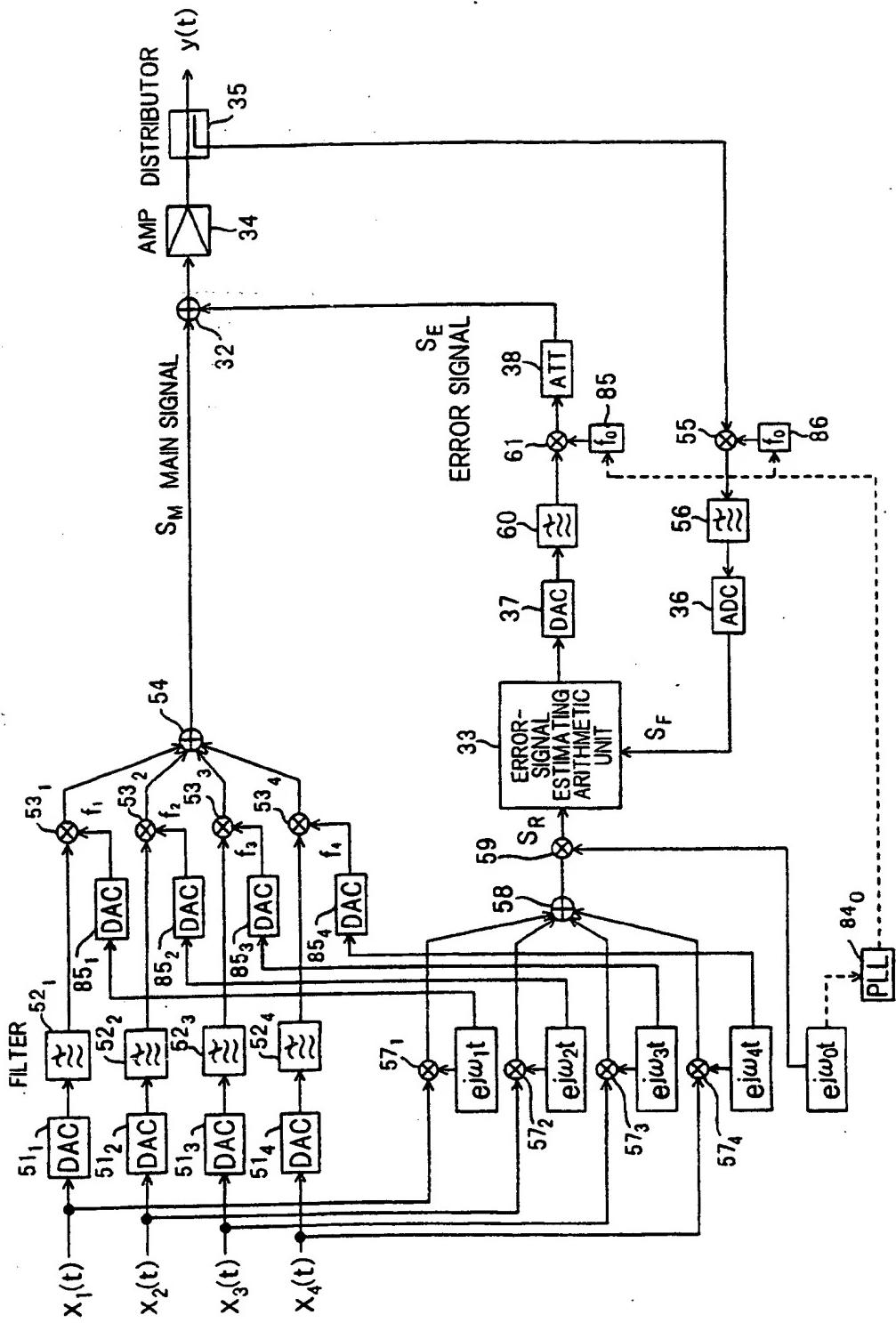


FIG. 25

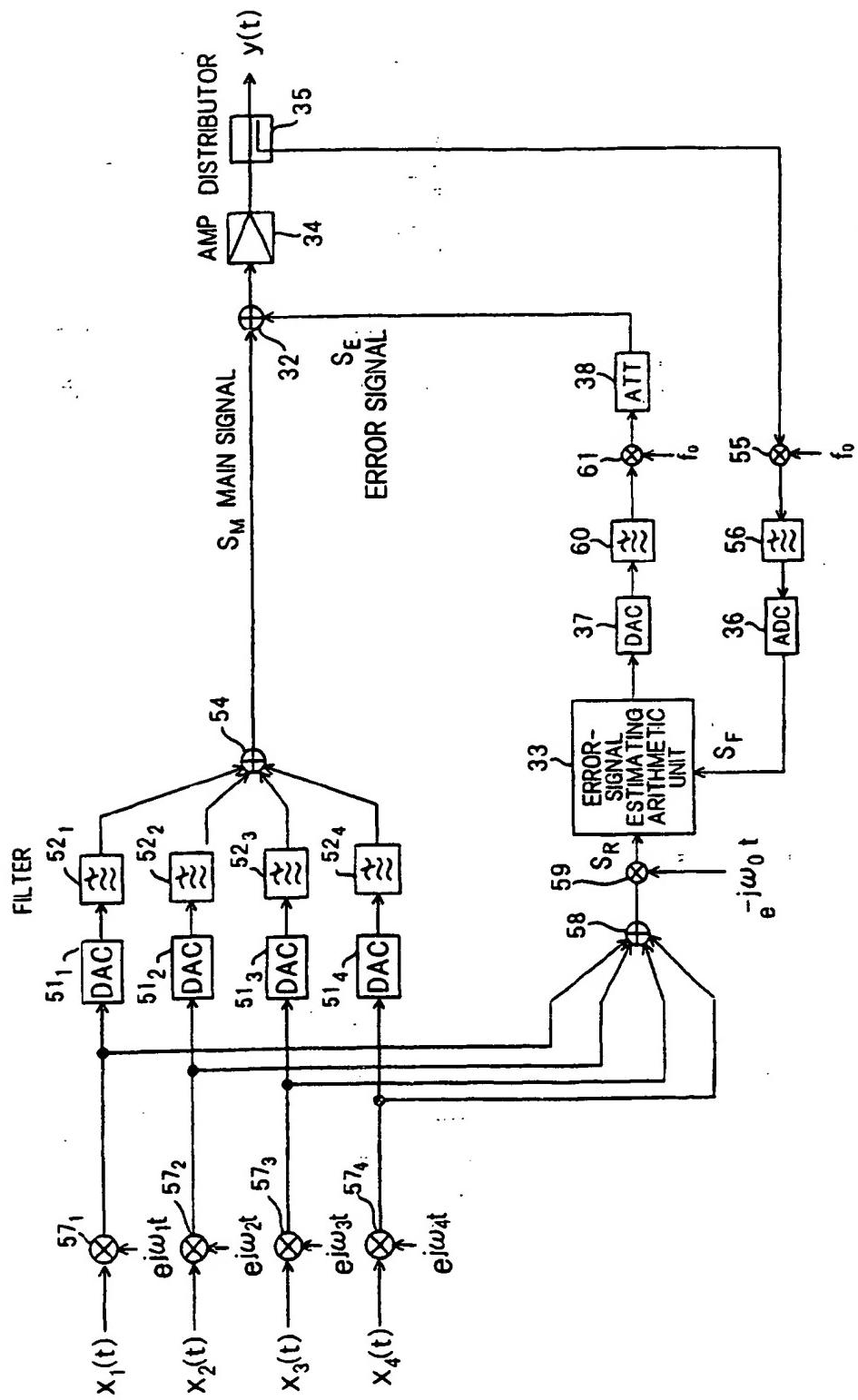


FIG. 26

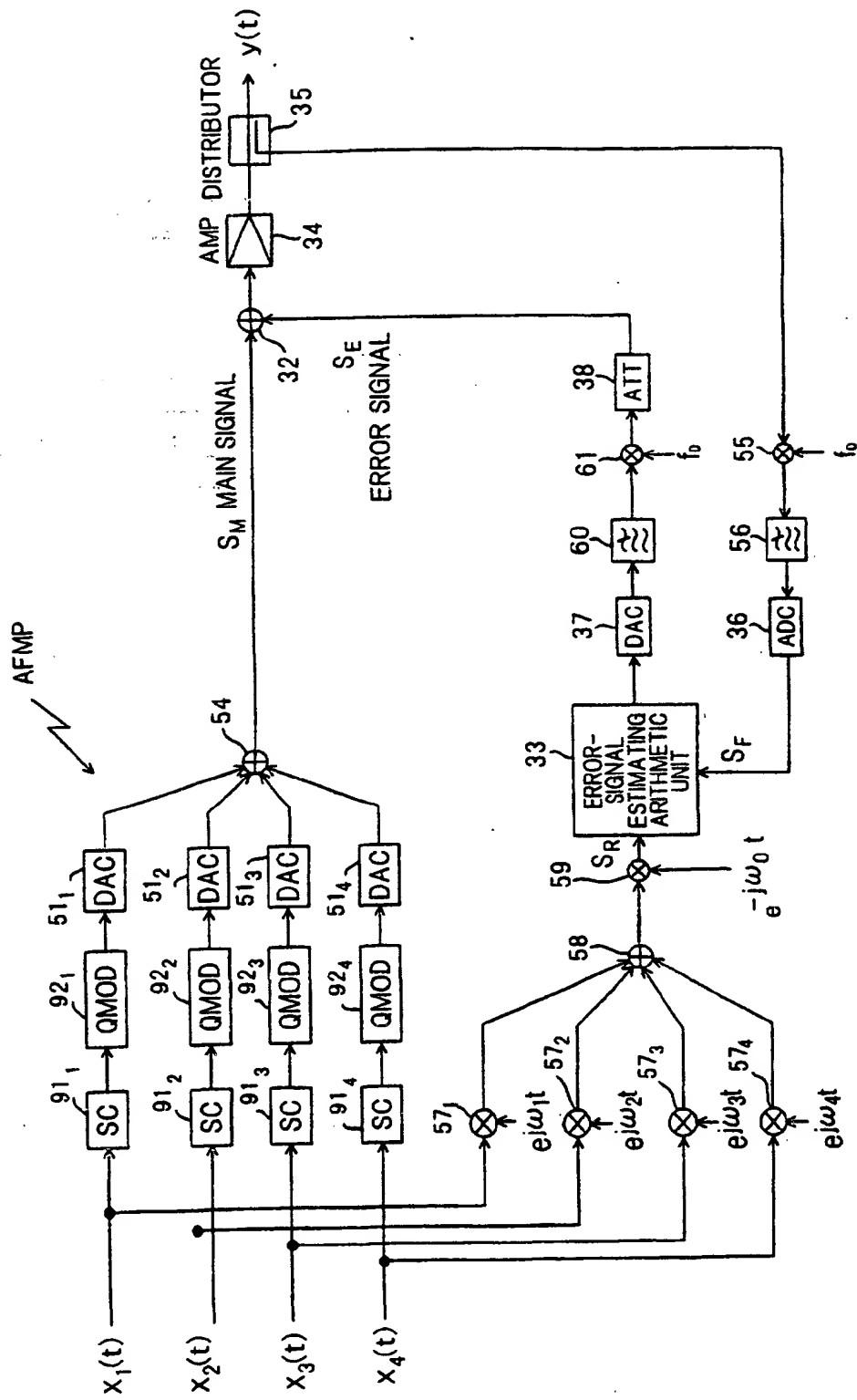


FIG. 27

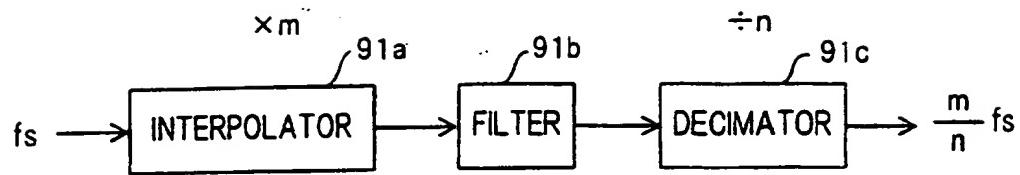


FIG. 28

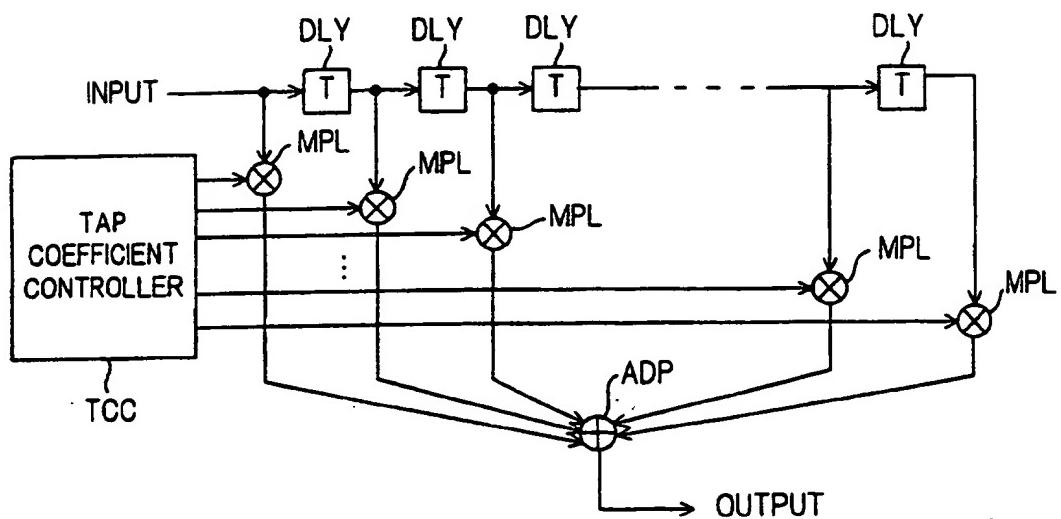


FIG. 29

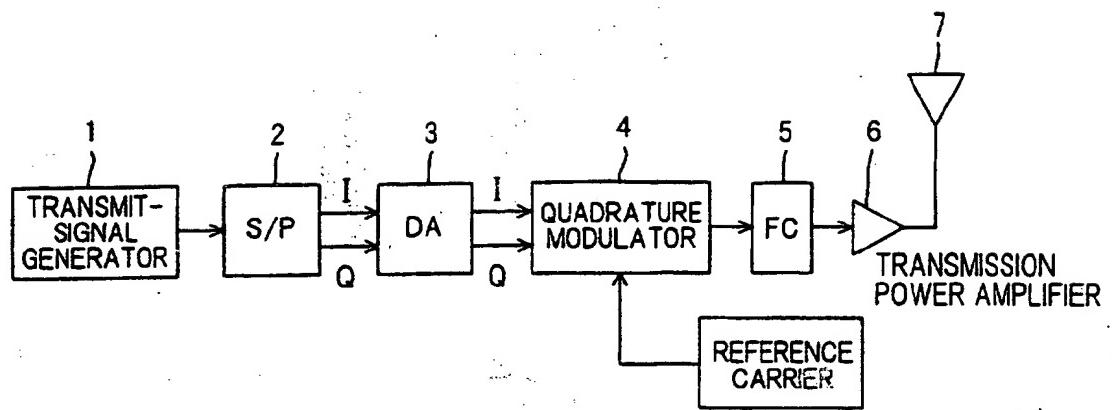


FIG. 30

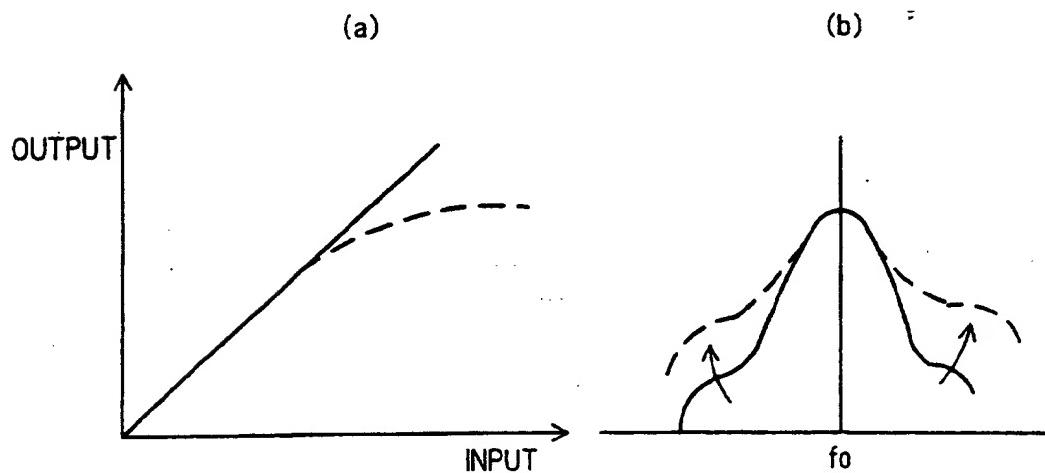


FIG. 31

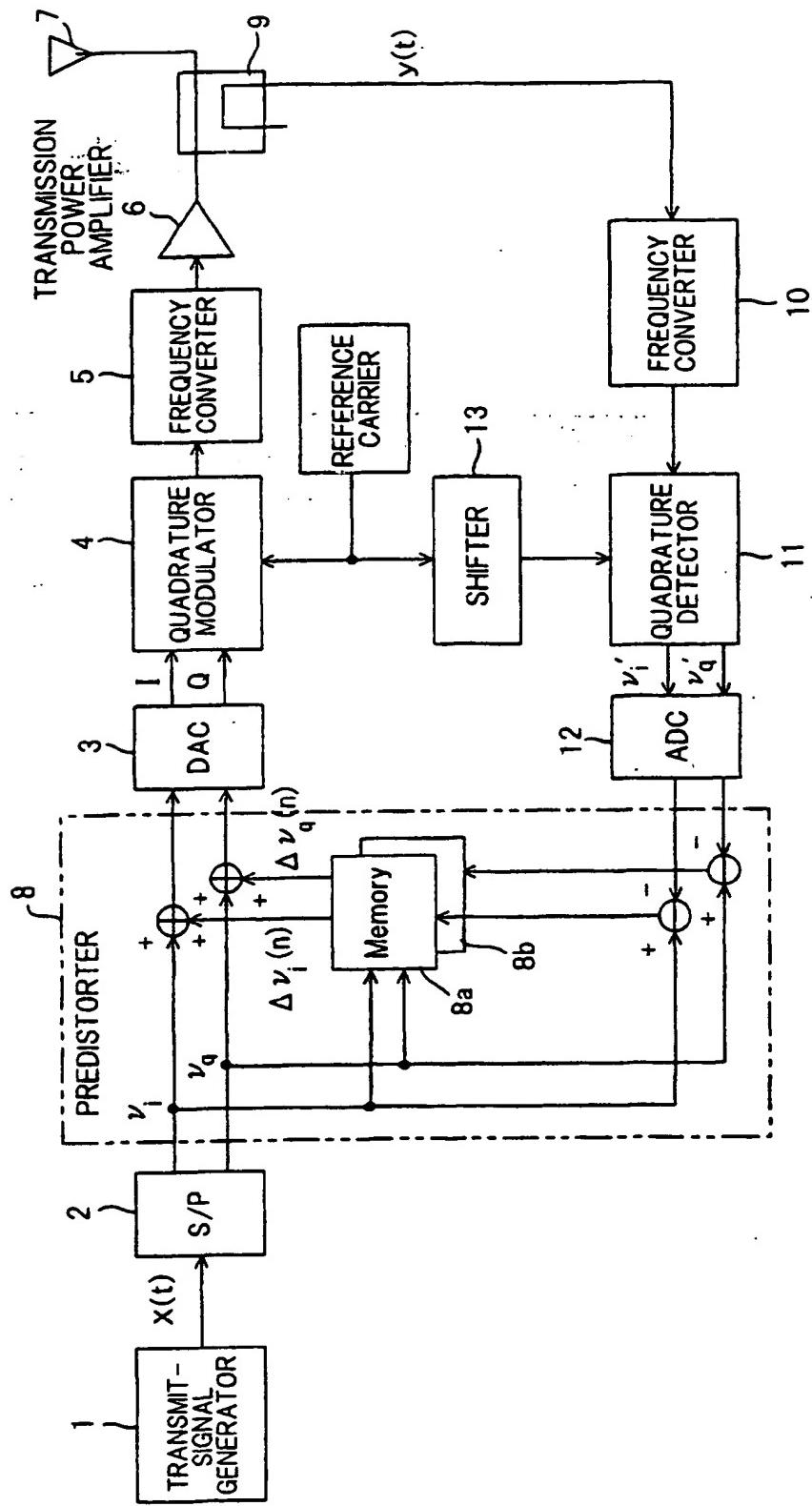
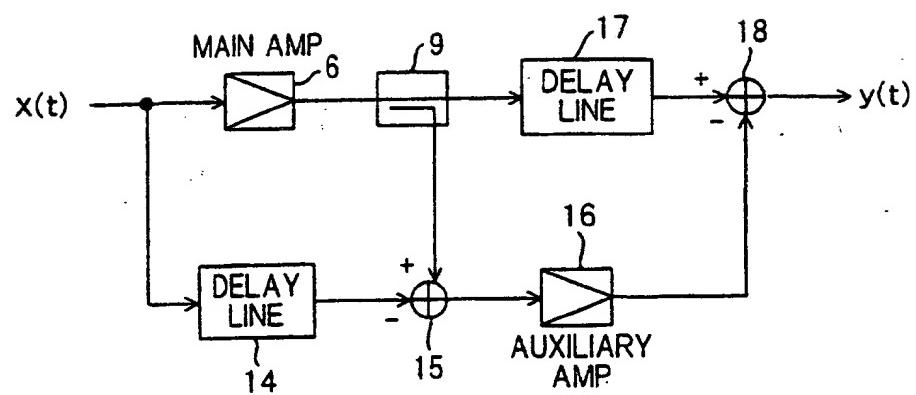


FIG. 32



INTERNATIONAL SEARCH REPORT		International application No. PCT/JP99/04036
A. CLASSIFICATION OF SUBJECT MATTER Int.Cl ⁶ H04B3/04, H04B7/005, H03F1/32, H03G3/30, H04L27/00, H04J1/00		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl ⁶ H04B3/04, H04B7/005, H03F1/32, H03G3/30, H04L27/00, H04J1/00		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Tokoku Jitsuyo Shinan Koho 1994-1999 Kokai Jitsuyo Shinan Koho 1971-1999 Jitsuyo Shinan Tokoku Koho 1996-1999		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 61-214843, A (NEC Corp.), 24 September, 1986 (24. 09. 86), Full text ; Figs. 1 to 10 & GB, 2173074, A & JP, 61220546, A & US, 4700151, A & GB, 2173074, B	1-21
Y	JP, 10-136048, A (Hitachi Electronics,Ltd.), 22 May, 1998 (22. 05. 98), Par. Nos. [0001] to [0006], [0046] to [0052], [0057] ; Figs. 1 to 11 (Family: none)	2-6, 11-12, 15-16, 18-21
Y	JP, 10-32435, A (Matra Communication), 3 February, 1998 (03. 02. 98), Full text ; Figs. 1 to 9 & EP, 797294, A & FR, 2746564, A & AU, 9716372, A & CA, 2200387, A & TW, 332365, A & US, 5903611, A	1-21
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search 26 October, 1999 (26. 10. 99)		Date of mailing of the international search report 9 November, 1999 (09. 11. 99)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

Form PCT/ISA/210 (second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP99/04036

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 62-139425, A (NEC Corp.), 23 June, 1987 (23. 06. 87), Page 2, upper left column, lines 1 to 5 ; page 4, upper left column, lines 1 to 19 ; Figs. 1 to 7 (Family: none)	1-21
Y	JP, 63-121326, A (NEC Corp.), 25 May, 1988 (25. 05. 88), Page 2, lines 7 to 12 ; page 4, upper left column, line 15 to upper right column, line 19 ; page 5, upper left column, lines 6 to 16 ; Figs. 1 to 10 (Family: none)	4
Y	JP, 10-200587, A (NEC Engineering K.K.), 31 July, 1998 (31. 07. 98), Figs. 1, 3, 4 (Family: none)	10, 12, 14
Y	JP, 53-116021, A (NEC Corp.), 11 October, 1978 (11. 10. 78), Page 2, upper left column, lines 9 to 19 ; Figs. 1, 2 (Family: none)	21
A	JP, 9-116474, A (Sony Corp.), 2 May, 1997 (02. 05. 97), Full text ; Figs. 1 to 8 (Family: none)	1-21
A	Kazuo Hase, Tokuro Kubo, Morihiko Minowa, Eisuke Fukuda, "Cartesian keiwai hoshou kairo no loop parameter kyoyouchi no kentou", Denshi Jouhou Tsuushin Gakkai Gijutsu Kenkyuu Houkoku (RCS92- 21-36), Vol. 92, No. 118 (26. 06. 1992) p.25-30	1-21
A	Man-Che Kim, Yoan Shin, Sungbin Im; "COMPENSATION OF NONLINEAR DISTORTION USING A PREDISTORTER BASED ON THE FIXED POINT APPROACH IN OFDM SYSTEMS" IEEE Vehicular Technology Conference, 48th, Vol. 3 (1998) p.2145-2149	2-6, 11-12, 15-16, 18-21

Form PCT/ISA/210 (continuation of second sheet) (July 1992)